

# リチウムイオン電池保護用(4セル直列用) Monolithic IC MM3114 Series

## 概要

本ICは、高耐圧CMOSプロセスによるリチウムイオン/リチウムポリマ2次電池の過充電、過放電保護機能、レギュレータの機能を1チップ化したICです。レギュレータを搭載しているため、他のガスゲージIC、セキュリティICなどと併用可能です。リチウムイオン/リチウムポリマ電池4セルの保護として過充電、過放電の検出が可能です。充電、放電制御は2つの外付けPch MOS FETを使用して制御します。

## 特長

- (1) 過充電検出電圧 4.0~4.5V 5mVステップで選択可能 精度±25mV
- (2) 過放電検出電圧 2.0~3.0V 100mVステップで選択可能 精度±80mV
- (3) 遅延時間用の外付けコンデンサ不要(遅延時間は内蔵回路にて設定)
- (4) レギュレータ部 出力電圧 2.0~4.0V 0.2Vステップで選択可能 精度 ±3%
- (5) レギュレータ部 負荷電流 100mA max.
- (6) 動作温度範囲 -40~85°C

## パッケージ

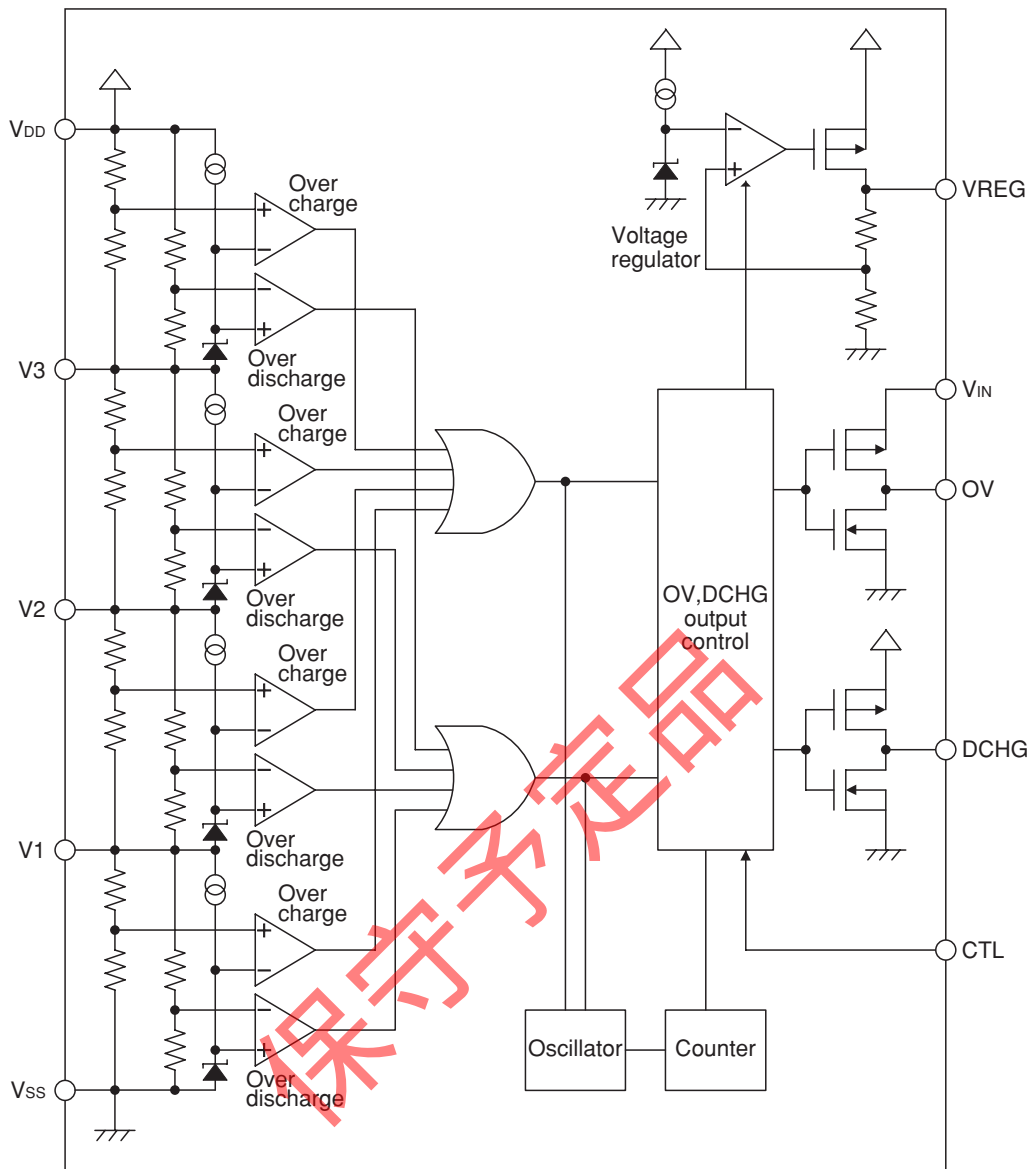
VSOP-10A

## 用途

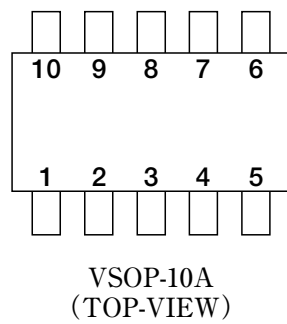
- (1) リチウムイオン4直電池バッテリーパック

保持予定品

ブロック図



端子接続図



1	DCHG
2	V <sub>DD</sub>
3	V <sub>3</sub>
4	V <sub>2</sub>
5	V <sub>1</sub>
6	V <sub>SS</sub>
7	VREG
8	CTL
9	V <sub>IN</sub>
10	OV

端子説明

ピンNo.	記号	入出力	機能
1	DCHG	出力	過放電検出出力端子。CMOS出力。 ・通常時 : “Low” ・過放電時 : “High”
2	V <sub>DD</sub>	入力	ICの電源及びV4セルのHighサイド電圧の入力端子。
3	V3	入力	V3セルのHighサイド電圧及びV4セルのLowサイド電圧の入力端子。
4	V2	入力	V2セルのHighサイド電圧及びV3セルのLowサイド電圧の入力端子。
5	V1	入力	V1セルのHighサイド電圧及びV2セルのLowサイド電圧の入力端子。
6	V <sub>SS</sub>	入力	ICのグラウンド及びV1セルのLowサイド電圧の入力端子。
7	VREG	出力	ボルテージレギュレータの出力端子。(3.3V)
8	CTL	入力	充電用FET及び放電用FETの制御端子。 ・CTL=“Low” :DCHG=“Low” 通常状態 :OV=“Low” 通常状態 ・CTL=“High”or“Open” :DCHG=“High” 放電禁止 :OV=“High” 充電禁止
9	V <sub>IN</sub>	入力	充電器電圧入力端子。
10	OV	出力	過充電検出出力端子。CMOS出力。 ・通常時 : “Low” ・過充電時 : “High”

最大定格

(Ta=25℃)

項目	記号	定格	単位
保存温度	T <sub>STG</sub>	-55~+125	℃
動作温度	T <sub>OPR</sub>	-40~+85	℃
電源電圧	V <sub>DD max.</sub>	V <sub>SS</sub> -0.3~V <sub>SS</sub> +24	V
V <sub>IN</sub> 端子印加電圧	V <sub>VIN max.</sub>	V <sub>SS</sub> -0.3~V <sub>SS</sub> +28	V
OV 端子印加電圧	V <sub>OV max.</sub>	V <sub>SS</sub> -0.3~V <sub>IN</sub> +0.3	V
DCHG 端子印加電圧	V <sub>DCHG max.</sub>	V <sub>SS</sub> -0.3~V <sub>DD</sub> +0.3	V
CTL 端子印加電圧	V <sub>CTL max.</sub>	V <sub>SS</sub> -0.3~V <sub>DD</sub> +0.3	V
許容損失	P <sub>d</sub>	300	mW

推奨動作条件

項目	記号	定格	単位
動作温度	T <sub>OPR</sub>	-40~+85	℃
電源電圧	V <sub>OPR</sub>	V <sub>SS</sub> +2.0~V <sub>SS</sub> +18	V

**電気的特性** (特記なき場合Ta=+25°C、VIN=VDD、VCELL=3.5V)

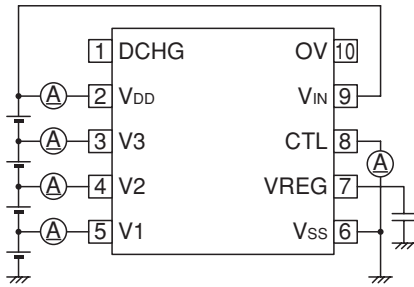
項目	記号	測定条件	最小	標準	最大	単位	測定回路※2
消費電流	IDD	VCELL=3.5V, IOUT=0mA		10	20	μA	A
スタンバイ電流	IS	VCELL=1.8V, IOUT=0mA VIN=VSS			0.1	μA	B
V3端子入力電流	IV3	VCELL=3.5V			±300	nA	A
V2端子入力電流	IV2	VCELL=3.5V			±300	nA	A
V1端子入力電流	IV1	VCELL=3.5V			±300	nA	A
過充電検出電圧	VCELLU	Ta=0~+50°C ※1 VCELL=3.5V→4.5V	4.325	4.35	4.375	V	C
過充電解除電圧	VCELLO	VCELL=4.5V→3.5V	VCELLU -260mV	VCELLU -200mV	VCELLU -140mV	V	C
過充電検知不感応時間	TOV	VCELL=3.5V→4.5V	50	100	150	ms	C
過充電復帰不感応時間	TOVREL	VCELL=4.5V→3.5V	10	20	40	ms	C
過放電検出電圧	VCELLS	VCELL=3.5V→1.8V	2.22	2.3	2.38	V	D
放電再開電圧	VCELLD	VIN=VDD VCELL=1.8V→3.5V	2.7	2.8	2.9	V	D
過放電検知不感応時間	TDCH	VCELL=3.5V→1.8V	20	40	60	ms	D
過放電復帰不感応時間	TDCHREL	VCELL=1.8V→3.5V	10	20	40	ms	D
DCHG端子ソース電流	ISODCH	VCELL < VCELLS VDCHG=VDD-0.5V VIN=VSS	20			μA	E
DCHG端子シンク電流	ISIDCH	VDCHG=0.5V	20			μA	F
DCHG端子出力電圧H	VTHDcH	VCELL < VCELLS VDD-VDCHG ISO=20μA VIN=VSS			0.5	V	E
DCHG端子出力電圧L	VTHDcL	VDCHG-VSS ISI=-20μA			0.5	V	F
OV端子ソース電流	ISOOV	VCELL > VCELLU VOV=VIN-0.5V	20			μA	G
OV端子シンク電流	ISOVL	VOV=0.5V Ta=-40~85°C ※1	20			μA	F
OV端子出力電圧H	VTHOVH	VCELL > VCELLU VIN-VOV ISO=20μA			0.5	V	G
OV端子出力電圧L	VTHOVL	VOV-VSS ISI=-20μA Ta=-40~85°C ※1			0.5	V	F
CTL端子H電流	ICTLH	VCELL=3.5V, VCTL=VDD			0.1	μA	H
CTL端子L電流	ICTLL	VCELL=3.5V, VCTL=VSS	-1	-0.5		μA	A
CTL端子H電圧	VCTLH		VDD×0.8			V	I
CTL端子L電圧	VCTLL				VDD×0.2	V	I
VREG出力電圧	VOUT	VCELL=3.5V, IOUT=1mA	3.221	3.300	3.379	V	J
VREG入力安定度	ΔVOUT1	VCELL=2.4V→6V, IOUT=1mA		5	15	mV	J
VREG負荷安定度	ΔVOUT2	VCELL=3.5V, IOUT=1→20mA		40	80	mV	J

※1:設計保証値となります。

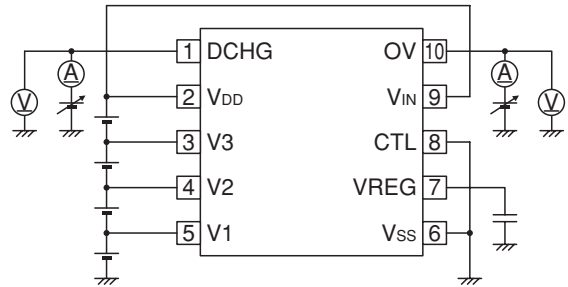
※2:次ページの測定回路に対応した記号です。

測定回路図

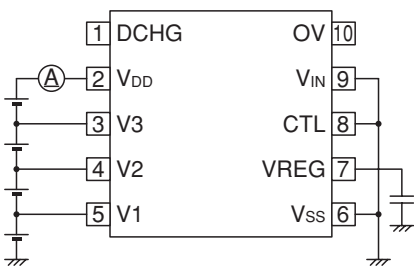
A



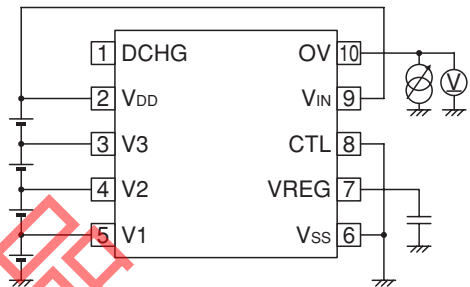
F



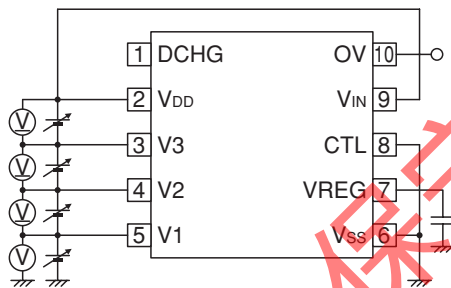
B



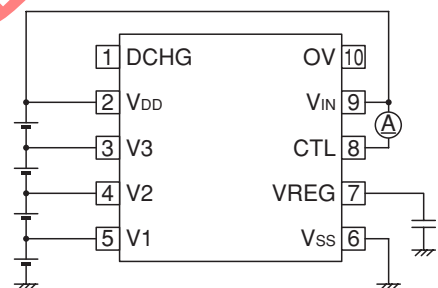
G



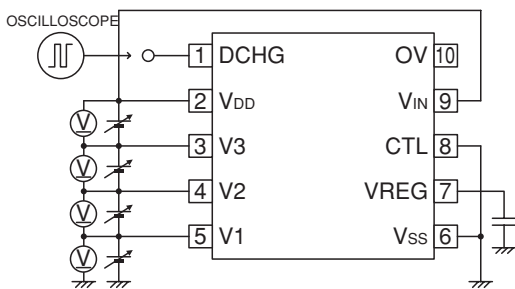
C



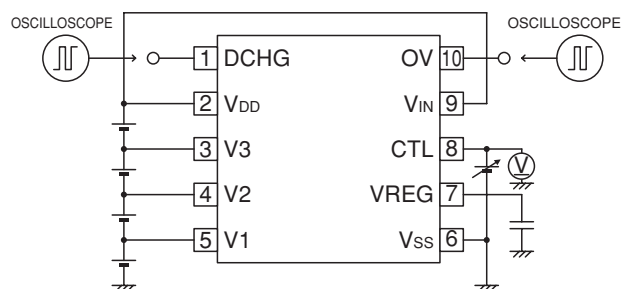
H



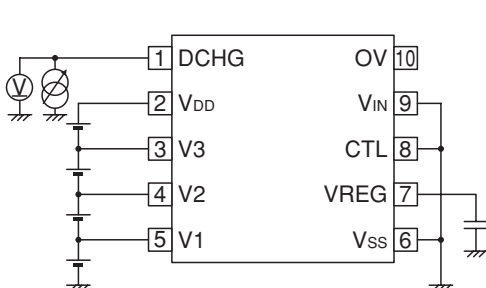
D



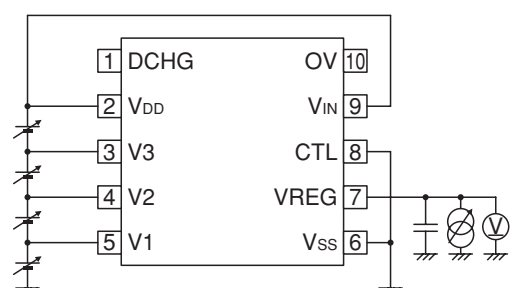
I



E

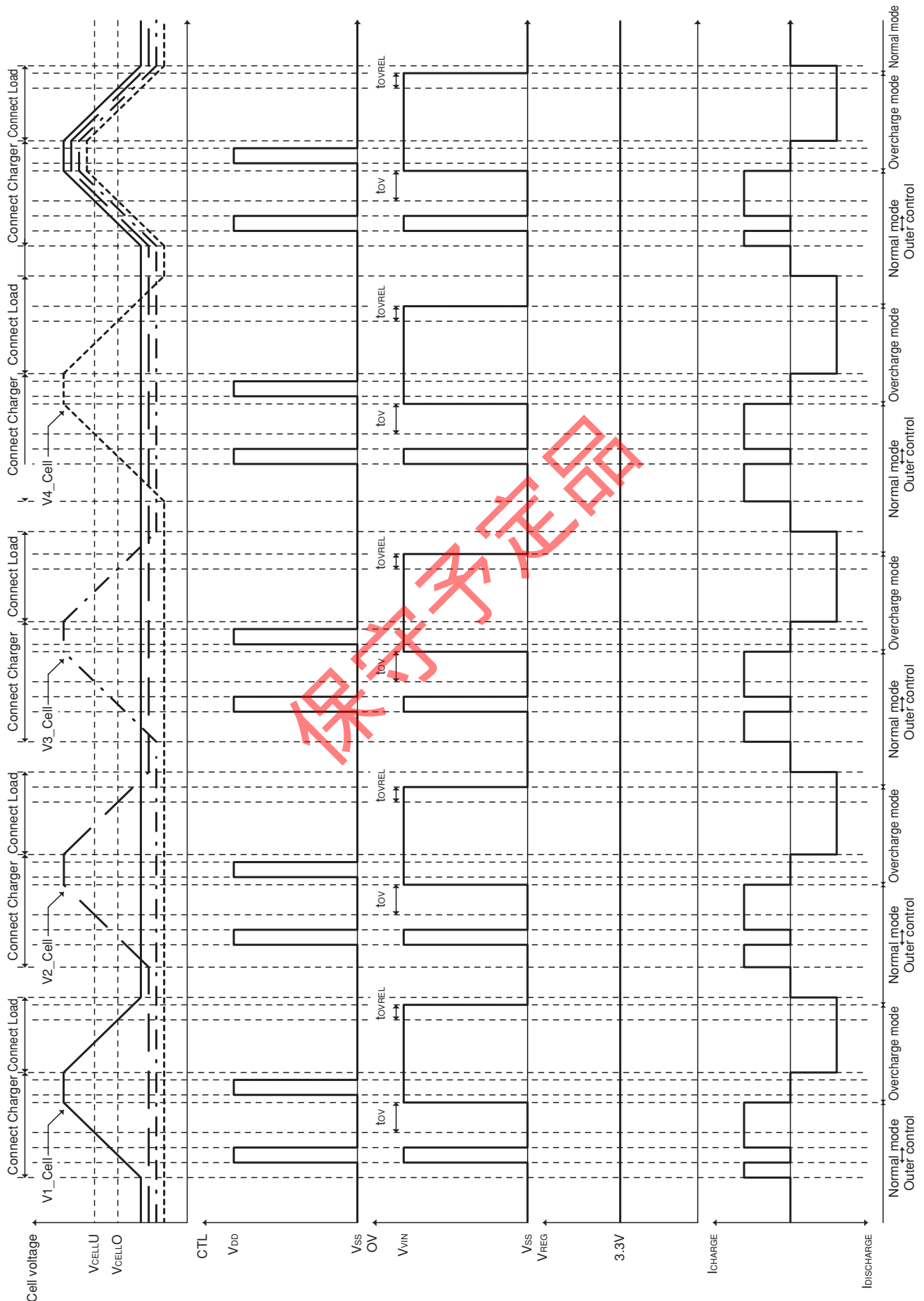


J

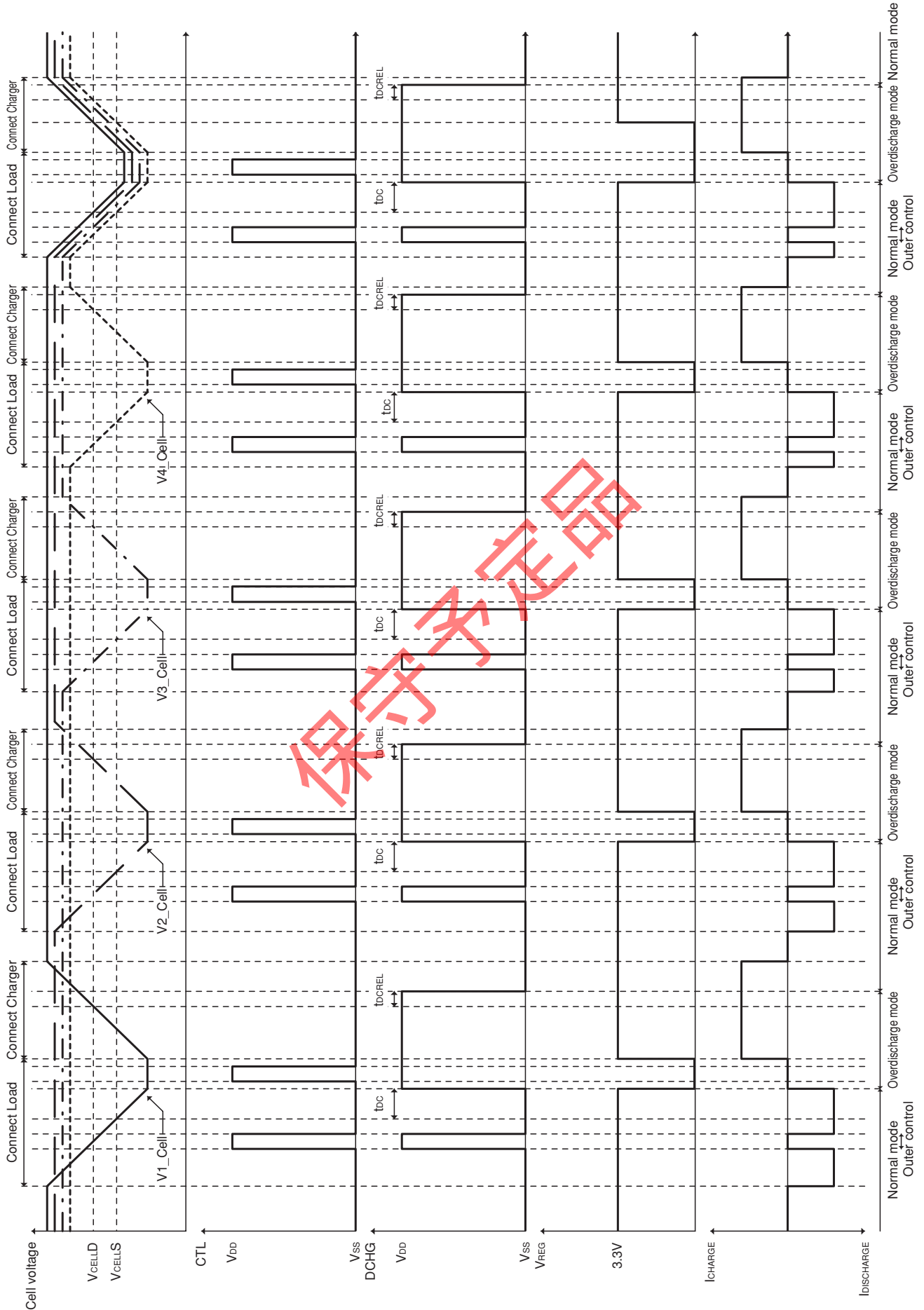


タイミングチャート

Overcharge Function



Overdischarge Function



## 機能説明

### 1. 過充電検出回路

- ・電池の充電時に各々の電池電圧を監視し、どれか一つの電池電圧が過充電検出電圧(4.35V typ.)よりも高くなることによって過充電状態を検出し、OV端子がHレベルとなり、外付けPch MOS FETをOFFすることによって充電を停止することができます。
- ・過充電を検出した後、全ての電池電圧が過充電復帰電圧(4.15V typ.)よりも低くなることによって過充電検出状態から復帰して、OV端子がLレベルとなり、外付けPch MOS FETをONすることによって充電可能状態となります。
- ・電池電圧が過充電検出電圧以上の時に充電器をはずした状態で負荷を接続すると、OV端子はHレベルが出力されていますが、外付けPch MOS FETの寄生ダイオードを介して負荷電流を流す事ができます。その後、電池電圧が過充電検出電圧よりも低くなった時点で、OV端子はLレベルになり、外付けPch MOS FETをONすることによって充電可能状態となります。
- ・過充電検出時と過充電復帰時にはIC内部で設定された遅延時間が存在します。電池電圧が過充電検出電圧以上になっても、過充電検出遅延時間内(100ms typ.)に過充電検出電圧よりも低くなると、過充電検出状態にはなりません。また、過充電を検出した後、電池電圧が過充電復帰電圧よりも低い状態で、充電器をはずした後負荷を接続しても、過充電復帰遅延時間内(20ms typ.)に過充電復帰電圧以上に戻ると、過充電からの復帰はしません。
- ・OV端子の出力段にはレベルシフト回路が内蔵されており、Hレベルは $V_{IN}$ 端子電圧が出力されます。OV端子の出力形態は $V_{SS}$ と $V_{IN}$ の間のCMOS出力です。

### 2. 過放電検出回路

- ・電池の放電時に各々の電池電圧を監視し、どれか一つの電池電圧が過放電検出電圧(2.30V typ.)以下になると過放電検出状態となってDCHG端子からHレベルを出力し、外付けPch MOS FETをOFFすることによって放電を停止することができます。
- ・過放電状態からの復帰は、充電器を接続することによってのみ行われます。充電器を接続した時に、電池電圧が過放電検出電圧以下の場合、外付けPch MOS FETの寄生ダイオードを介して充電電流が流れ、電池電圧が過放電検出電圧よりも高くなった時点で、DCHG端子はLレベルになり、外付けPch MOS FETをONすることによって放電可能状態となります。充電器を接続した時に、電池電圧が過放電検出電圧よりも高い場合は、ただちにDCHG端子はLレベルになります。
- ・電池電圧が0Vの時には、充電器の電圧が0V充電最低動作電圧( $V_{st}$ )のmax.値以上であれば、 $C_{OUT}$ 端子がHレベルになり充電電流を流す事ができます。
- ・過放電検出時の遅延時間は内部で設定されています(40ms typ.)。電池電圧が過放電検出電圧以下になっても、遅延時間内に過放電検出電圧よりも高くなると、過放電検出状態にはなりません。また、過放電復帰時にも遅延時間が設定されています(20ms typ.)。
- ・過放電を検出した後は、全ての回路を停止させてスタンバイ状態とし、ICが消費する電流(スタンバイ電流)を極力低減させています( $V_{CELL}=2V$ 時, 0.1mA max.)。
- ・DCHG端子の出力形態は $V_{DD}$ と $V_{SS}$ の間のCMOS出力です。

### 3. 放電過電流検出回路、短絡検出回路(VD3, Short Detector)

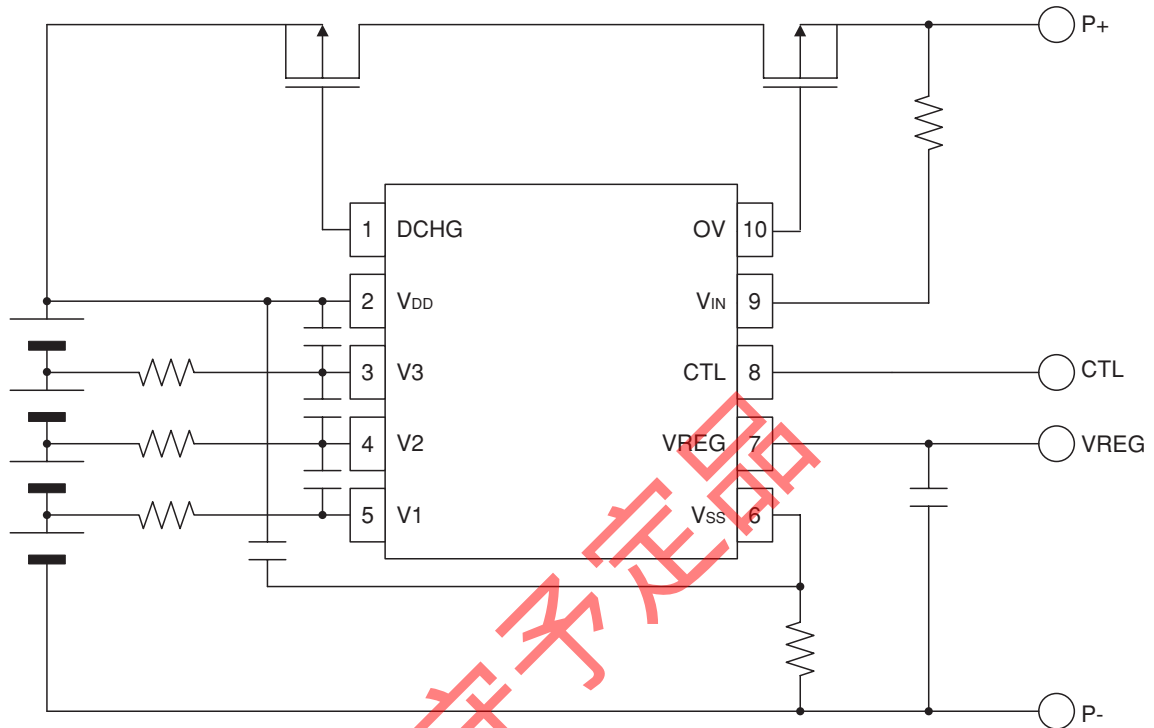
- ・充放電可能状態の時にV-端子電圧を監視し、負荷短絡等によってV-端子電圧が放電過電流検出電圧(0.150V typ.)以上短絡検出電圧( $V_{DD}-0.9V$  typ.)未満になると放電過電流検出状態、V-端子電圧が短絡検出電圧以上になると短絡検出状態となって、 $D_{OUT}$ 端子からLレベルを出力し、外付けNch MOS FETをOFFすることによって回路に大電流が流れることを防ぎます。
- ・放電過電流検出時の遅延時間は内部で設定されています(12ms typ.)。V-端子電圧が放電過電流検出電圧以上短絡検出電圧未満になっても、遅延時間内に放電過電流検出電圧よりも低くなると、放電過電流検出状態にはなりません。また、放電過電流復帰時にも遅延時間が設定されています(4ms typ.)。
- ・短絡検出時にもIC内部で設定された遅延時間が存在します(400ms typ.)。
- ・V-端子と $V_{SS}$ 端子との間には放電過電流復帰抵抗(50k $\Omega$  typ.)が内蔵されており、放電過電流または短絡検出後に負荷が解放されてオープン状態になると、V-端子は放電過電流復帰抵抗を介して $V_{SS}$ 端子電位に引かれ、V-端子電圧が放電過電流検出電圧以下となった時点で、放電過電流または短絡検出状態から自動復帰します。放電過電流復帰抵抗は放電過電流もしくは短絡を検出した時にONします。通常時(充放電可能時)はOFFしています。



4. DS (遅延短縮) 機能

- ・DS端子にV<sub>DD</sub>電圧レベルを印加することによって、過充電、過放電、放電過電流の検出および復帰時の遅延時間を短縮することができます。
- ・DS端子には、13kΩのプルダウン抵抗がV<sub>SS</sub>との間に接続されています。
- ・通常使用時は、DS端子はオープンにしてください。

応用回路図



- ・これらの回路は参考例として代表的な応用例を示したもので、実際にご使用する場合は、十分ご検討して使用して頂くようお願いします。
- ・これらの回路を使用した事に起因する事故あるいは損害等につきましては、当社はその責を負いかねますのでご了承下さい。
- ・これらの回路を使用した事により、弊社または第三者の工業所有権に対する侵害が発生した場合、弊社はその責を負いかねますのでご了承願います。