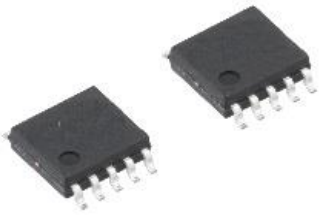
AC-DCフライバック電源用　高耐圧レギュレータ内蔵　1次側PWM IC

MM3665 シリーズ



概要

MM3665はUSB-PD等の急速充電アダプター用途に開発した、電流モードのフライバックPWM制御ICです。
USB-PDアダプターにおける、VBUS電圧の変化に伴うトランスの補助巻線電圧の変化を内蔵レギュレータにより吸収して、電源電圧を一定に保持します。
これにより、外付けの電圧レギュレータ回路が不要となります。
また、VBUS電圧の変化に伴う過電流保護動作負荷電流の変化を、外付け抵抗によって補正、調整出来ます。
740V高耐圧プロセスを使用した起動回路、消費電流の最適化により、待機時電力を大幅に削減することが出来ます。
重負荷時にはPWM固定周波数動作、中～軽負荷時には擬似共振によるボトムターンオン、ボトムスキップによって周波数低減動作を行なうことで、それぞれの負荷条件に合わせて電力損失を最小限に抑え、平均効率をアップさせます。
その他、全域周波数ジッタリング機能、Xコンデンサ放電機能は、EMI対策を容易にします。
各種保護機能を有し、電源の安全設計をサポートします。

特長

- USB-PD対応ACアダプターやプリンタ電源等、出力電圧可変電源に最適な1次側制御IC
- 740V高耐圧起動回路により、待機電力を低減
- 140V耐圧レギュレータ内蔵により、外付けレギュレータ不要
- 固定周波数と擬似共振のハイブリッド動作による、平均効率アップとトランス小型化を両立
- 出力電圧に応じたフレキシブルな過電圧保護機能を内蔵
- AC入力電圧によらずフラットな特性の過電流保護機能を内蔵
- 出力電圧に応じた過電流保護を、外付け抵抗により設定可
- 周波数ジッター機能により、ノイズ拡散、フィルタ小型化に貢献
- Xコンデンサ放電機能により、待機時電力を増大させることなくEMI対策が可能
- AC入力電圧ブラウンアウト機能内蔵
- 各種保護機能、温度保護機能を内蔵
- USB-PDアダプター向けの特殊機能を一部取り除いた、汎用用途向けのランクも展開

主な仕様

- 起動端子最大入力電圧　：　推奨 Max. 600V (絶対最大定格740V)
- 電源端子入力電圧範囲　：　推奨 10V to 90V (絶対最大定格140V)
- ブラウンイン/ブラウンアウト電圧　：　Typ. 72VAC/61VAC
- VDD端子レギュレート電圧　：　Typ. 12V
- 消費電流　：　Typ. 0.75mA　ラッチ時0.2mA
- 最高発振周波数　：　Typ. 66kHz

パッケージ

- SOP-10A

用途

- USB-PD対応ACアダプター
- 急速充電規格対応ACアダプター
- プリンタ電源等、出力電圧可変電源

■ 本リーフレットに記載の会社名・社名ロゴ・商品名・製品名・サービス名等は、各社・各団体の商標または登録商標です。
■ 記載された製品は改良などにより、外観及び記載事項の一部を予告なく変更することがあります。
■ 記載内容は実際にご注文される時点での個別の製品の仕様を保証するものではありませんので、ご使用にあたりましては、必ず製品仕様書・製品規格をご請求の上、確認して頂きますようお願い致します。

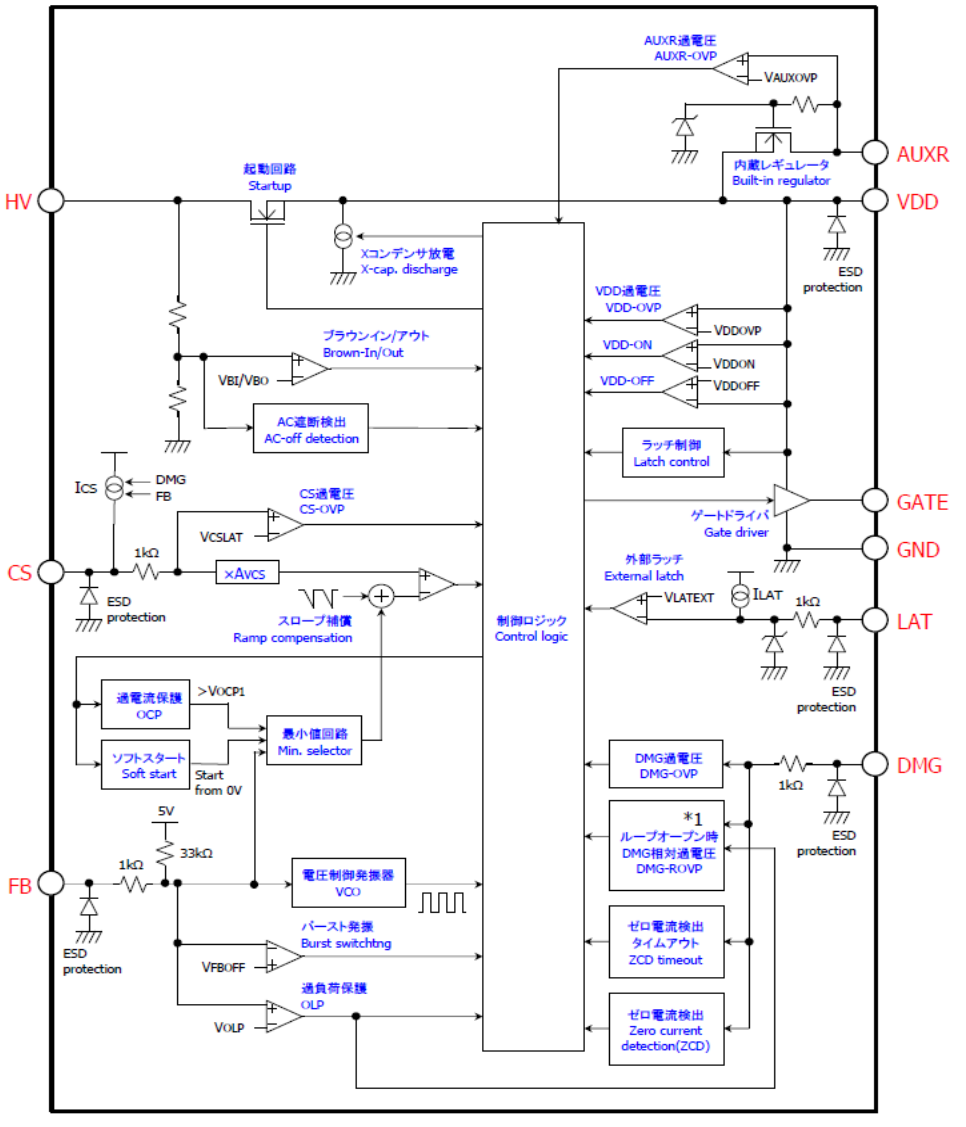
機種名

M	M	3	6	6	5	X	F	F	E	H
シリーズ名						(A)	(B)	(C)	(D)	(E)

(A)	
機能形式	
A	過負荷保護（OLP）動作、及びループオープン時 DMG相対過電圧保護（ROVP）動作 リスタート
B	過負荷保護（OLP）動作、及びループオープン時 DMG相対過電圧保護（ROVP）動作 ラッチ
C	過負荷保護（OLP）動作　リスタート ※DMG相対過電圧保護未搭載
D	過負荷保護（OLP）動作　ラッチ ※DMG相対過電圧保護未搭載

（B）　パッケージ　：　SOP-10A
（C）　梱包仕様　：　F収納
（D）　Emboss Tape
（E）　Halogen-free

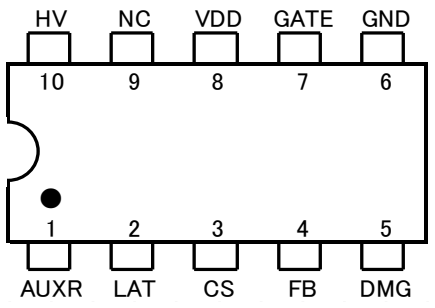
ブロック図



注釈
*1　ループオープン時DMG相対過電圧は、
A、Bランクのみ搭載

ピン配置 / 端子説明

■ SOP-10A



端子 No.	端子名称	機能
1	AUXR	内蔵レギュレータ入力端子
2	LAT	外部ラッチ入力端子
3	CS	電流検出端子
4	FB	フィードバック入力端子
5	DMG	ゼロ電流検出端子
6	GND	グラウンド端子
7	GATE	出力端子
8	VDD	電源入力端子
9	NC	未接続
10	HV	高電圧起動端子

絶対最大定格

（特記なき場合 TA=25℃）

項目	記号	最小	最大	単位
保存温度	TSTG	-40	150	℃
動作温度	TOPR	-40	125	℃
HV端子電圧	VHV	-0.3	740	V
AUXR端子電圧	VAUXR	-0.3	140	V
VDD端子電圧	VDD	-0.3	34	V
LAT端子電圧	VLAT	-0.3	5.5	V
CS端子電圧	VCS	-0.3	5.5	V
FB端子電圧	VFB	-0.3	5.5	V
DMG端子電圧 *2	VDMG	-	5.5	V
DMG端子電流 *2	IDMGSOURCE	-2	-	mA
GATE端子電圧	VGATE	-0.3	VDD	V
GATE端子ピーク電流	IOH	-0.4	-	A
	IOL	-	0.8	A
許容損失 （単体）	PDIC	-	350	mW
許容損失 （PWB実装時） *3	PDPWB	-	890	mW

注釈 / NOTES

*2 DMG端子に負電圧が印加されると、ESD保護素子のダイオードがオンするため、
端子電圧が約-0.6Vにクランプされます。この際のDMG端子電流が定格を超えないよう、
外付け抵抗を調整してください。

*3 PWBのパターンにより異なります。表記の値は、下記PWBへの実装時の特性です。
基板サイズ57.3mm×57.3mm、材質CEM-3、両面パターン、板厚1.0mm、銅箔20%
この条件下では、ジャンクション-周囲間の熱抵抗θ_{JA}は 140°C/W となります。

推奨動作範囲

項目	記号	最小	最大	単位
HV端子入力電圧	VHVOP	115	600	V
AUXR端子入力電圧	VAUXROP	10	90	V
VDD端子入力電圧	VDDOP	7.5	24	V
HV端子接続抵抗	RHV	2.2	22	kΩ
Xコンデンサ容量	CX	0.1	5	uF
AUXR端子容量	CAUXR	2.2	100	uF
VDD端子容量	CVDD	0.47	100	uF
GATE端子負荷容量	CL	-	3000	pF
動作周囲温度	TOP	-40	105	℃

電気的特性

(特記なき場合 T_A=25°C, V_{HV}=120V, V_{DD}=V_{AUXR}=12V, V_{FB}=2V, V_{CS}=1V, V_{DMG}=1V)

項目	記号	条件	最小	標準	最大	単位	*4
高圧入力部 （HV端子）							
HV入力電流	I_{HVI}	動作時 V_{HV}=450V, V_{DD}=23V	10	16	27	uA	A
起動時HV入力電流	I_{HVSU}	起動時 V_{DD}=7V	4	6.1	9	mA	A
ブラウンイン電圧	V_{BI}	V_{DD}=23V	91	101	111	V	A
ブラウンアウト電圧	V_{BO}		76	86	96	V	A
ブラウンアウト検出ヒステリシス電圧	V_{BOHYS}		-	15	-	V	A
ブラウンアウト検出遅延時間	t_{BO}		40	60	80	ms	A
AC遮断検出電圧レベル	A_{ACOFF}	V_{HV}=175Vピーク時	-	75	-	%	A
AC遮断検出遅延時間	t_{ACOFF}		20	30	40	ms	A
Xコンデンサ放電電流	I_{XC}	V_{DD}=19V	1.4	-	-	mA	A
電源入力部 （VDD端子）							
動作開始電圧	V_{DDON}		18.5	21	23.5	V	A
動作停止電圧	V_{DDOFF}		6	6.5	7	V	A
動作時消費電流	I_{DD1}	C_L=open	0.55	0.75	0.95	mA	A
発振停止時消費電流	I_{DD2}	V_{FB}=0V	0.25	0.35	0.48	mA	A
起動時ソース電流	I_{CH}	V_{DD}=7V	-8.9	-5.9	-3.6	mA	A
ラッチ時上限電圧	V_{DDLATU}	ラッチ時	-	16	-	V	A
ラッチ時下限電圧	V_{DDLATL}	ラッチ時	-	11	-	V	A
ラッチ時消費電流	I_{DDLAT}	ラッチ時 V_{DD}=13.5V	0.12	0.2	0.28	mA	A
ラッチ時ソース電流	I_{CHLAT}	ラッチ時 V_{DD}=V_{DDLATL}	-8.9	-5.9	-3.6	mA	A
VDD過電圧検出電圧	V_{DDOVP}		25	27	29	V	A
VDD過電圧検出サイクル *5	N_{VDDOVP}		-	4	-	cycle	-
内蔵レギュレータ部 （AUXR端子、VDD端子）							
VDD出力クランプ電圧	V_{DDULIM}	V_{AUXR}=20V I_{DD}=-5mA	10	11.6	15.5	V	B
VDD出力電圧	V_{DDOUT}	V_{AUXR}=10V I_{DD}=-1mA	7.3	7.8	9	V	B
AUXR過電圧検出電圧	$V_{AUXROVP}$		115	127	139	V	A
AUXR過電圧検出サイクル *5	$N_{AUXROVP}$		-	4	-	cycle	-
出力部 （GATE端子）							
L出力電圧	V_{OL}	I_{OL}=100mA	0.5	1.2	2.2	V	C
H出力電圧	V_{OH}	I_{OH}=-20mA	9.4	10.4	11.4	V	C
立上がり時間	t_{RISE}	C_L=1nF, V_{GATE}=10% to 90%	150	210	270	ns	D
立下がり時間	t_{FALL}	C_L=1nF, V_{GATE}=90% to 10%	20	40	70	ns	D

電気的特性

(特記なき場合 TA=25°C, VHV=120V, VDD=VAUXR=12V, VFB=2V, VCS=1V, VDMG=1V)

項目	記号	条件	最小	標準	最大	単位	*4
発振器部							
最高発振周波数	F_{MAX}	V_{FB}=2V	60	66	72	kHz	A
最低発振周波数	F_{MIN}	V_{FB}=1V	20	22	24	kHz	A
発振周波数電源変動率	A_{FVDD}	V_{DD}=10V to 24V	-2	-	2	%	A
発振周波数温度変動率 *5	A_{FTEMP}	T_A=-40°C to 125 °C	-5	-	5	%	-
ジッタ変動比率	A_{FJR}	V_{FB}=2V	±3	±5.5	±8	%	A
最大オンデューティ	D_{MAX}	V_{CS}=0V	75	84	91	%	A
フィードバック部 （FB端子）							
FBソース電流	I_{FB}	V_{FB}=0V	-200	-150	-100	uA	A
発振停止電圧	V_{FBOFF}		0.42	0.5	0.58	V	A
発振停止ヒステリシス電圧	V_{FBHYS}		-	0.06	-	V	A
発振周波数低下開始電圧	$V_{FBENTRY}$	freq < F_{MAX} × 0.99	1.58	1.64	1.7	V	A
発振周波数低下終了電圧	V_{FBEND}	freq > F_{MIN} × 1.01	1.13	1.19	1.25	V	A
過負荷検出電圧	V_{OLP}		3.5	4	4.5	V	A
過負荷検出遅延時間	t_{OLP}		190	250	310	ms	A
リスタート時間	t_{ARS}	A,Cランクのみ	1.5	2	2.5	s	A
電流検出部 （CS端子）							
電圧ゲイン	A_{VCS}		-	4.8	-	V/V	A
GATEターンオフ遅延時間 *5	t_{OFF}		-	200	-	ns	-
最短オン時間1	t_{MIN1}	ソフトスタート終了後 V_{FB} < V_{OLP}	400	600	800	ns	A
最短オン時間2	t_{MIN2}	ソフトスタート時 V_{FB} > V_{OLP}	200	300	400	ns	A
ソフトスタート時間 *5	t_{SS}		-	4.8	-	ms	-
過電流検出電圧1	V_{OCP1}	duty=0%	0.355	0.375	0.395	V	A
過電流検出電圧2	V_{OCP2}	duty=45%	0.605	0.640	0.675	V	A
CSラッチ停止電圧	V_{CSLAT}		1.1	1.2	1.3	V	A
CSラッチ停止検出サイクル *5	N_{CSLAT}		-	4	-	cycle	-
CSソース電流1	I_{CS1}	V_{DMG}=0.7V, V_{FB}=3V	-55	-45	-35	uA	A
CSソース電流2	I_{CS2}	V_{DMG}=2.9V, V_{FB}=3V	-	-0.8	-	uA	A

電気的特性

(特記なき場合 TA=25°C, VHV=120V, VDD=VAUXR=12V, VFB=2V, VCS=1V, VDMG=1V)

項目	記号	条件	最小	標準	最大	単位	*4
ゼロ電流、2次側出力電圧検出部 （DMG端子）							
ゼロ電流検出電圧	V_{ZCD}		40	90	150	mV	A
ゼロ電流検出ヒステリシス電圧	V_{ZCDHYS}		-	80	-	mV	A
GATEターンオン遅延時間 *5	t_{ON}		-	240	-	ns	-
タイムアウト開始電圧	V_{TO}		0.4	0.5	0.6	V	A
タイムアウトヒステリシス電圧	V_{TOHYS}		-	0.1	-	V	A
タイムアウト時間	t_{TO}		5.5	8.5	11.5	us	A
DMG固定過電圧検出電圧	V_{DMGOVP}		3.2	3.4	3.6	V	A
DMG過電圧検出ブランキング時間	$t_{DMGBLANK}$	FB=2V	1.9	2.7	3.5	us	A
DMG過電圧検出サイクル *5	N_{DMGOVP}		-	4	-	cycle	-
ループオープン時DMG相対過電圧	ΔV_{ROVP}	*6 A,Bランクのみ	0.3	0.375	0.45	V	A
ループオープン時DMG上限過電圧	$V_{ROVPMAX}$	*7 A,Bランクのみ	2.8	3	3.2	V	A
ループオープン時DMG下限過電圧	$V_{ROVPMIN}$	*8 A,Bランクのみ	1.15	1.3	1.45	V	A
ループオープン時DMG相対過電圧検出サイクル *5	N_{ROVP}	A,Bランクのみ	-	4	-	cycle	-
外部ラッチ入力部 （LAT端子）							
LATソース電流	I_{LAT}		-36	-32	-28	uA	A
外部ラッチ停止電圧	V_{LATEXT}		0.32	0.36	0.4	V	A
外部ラッチ検出サイクル *5	N_{LATEXT}		-	4	-	cycle	-
LAT端子オープン時電圧	$V_{LATOPEN}$	LAT=open	-	1.8	-	V	E
温度保護部							
過熱保護検出ジャンクション温度 *5	T_{OTP}		-	150	-	°C	-
過熱保護検出サイクル *5	N_{OTP}		-	4	-	cycle	-

注釈 / NOTES

*4 測定回路の回路図を示す記号です。

*5 設計保証

*6 下記(a)～(d)の手順で検査を行っています。

(a) $V_{FB} < V_{OLP}$, $V_{DMG} = 1.8V$

(b) $V_{FB} > V_{OLP}$

(c) V_{DMG}を上昇

(d) スイッチング停止時のV_{DMG}に対し、$\Delta V_{ROVP} = V_{DMG} - 1.8V$

*7 下記(a)～(d)の手順で検査を行っています。

(a) $V_{FB} < V_{OLP}$, $V_{DMG} = 2.8V$

(b) $V_{FB} > V_{OLP}$

(c) V_{DMG}を上昇

(d) スイッチング停止時のV_{DMG}に対し、$V_{ROVPMAX} = V_{DMG}$

*8 下記(a)～(d)の手順で検査を行っています。

(a) $V_{FB} < V_{OLP}$, $V_{DMG} = 0V$

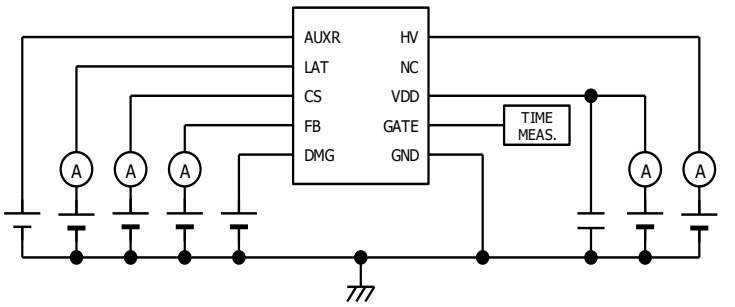
(b) $V_{FB} > V_{OLP}$

(c) V_{DMG}を上昇

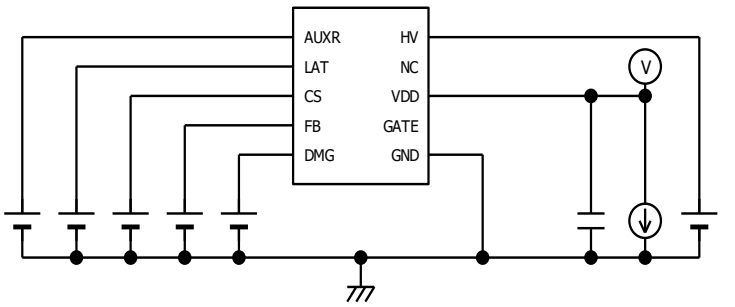
(d) スイッチング停止時のV_{DMG}に対し、$V_{ROVPMIN} = V_{DMG}$

測定回路図

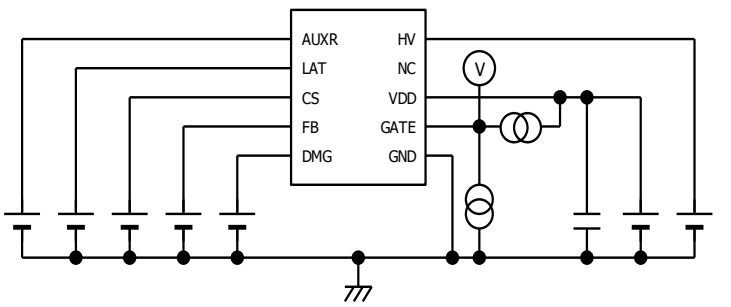
測定回路A



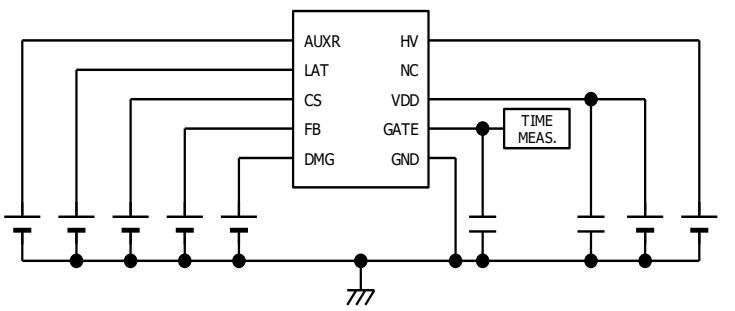
測定回路B



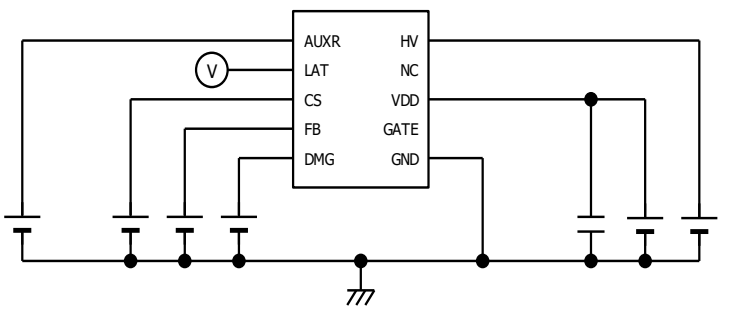
測定回路C



測定回路D

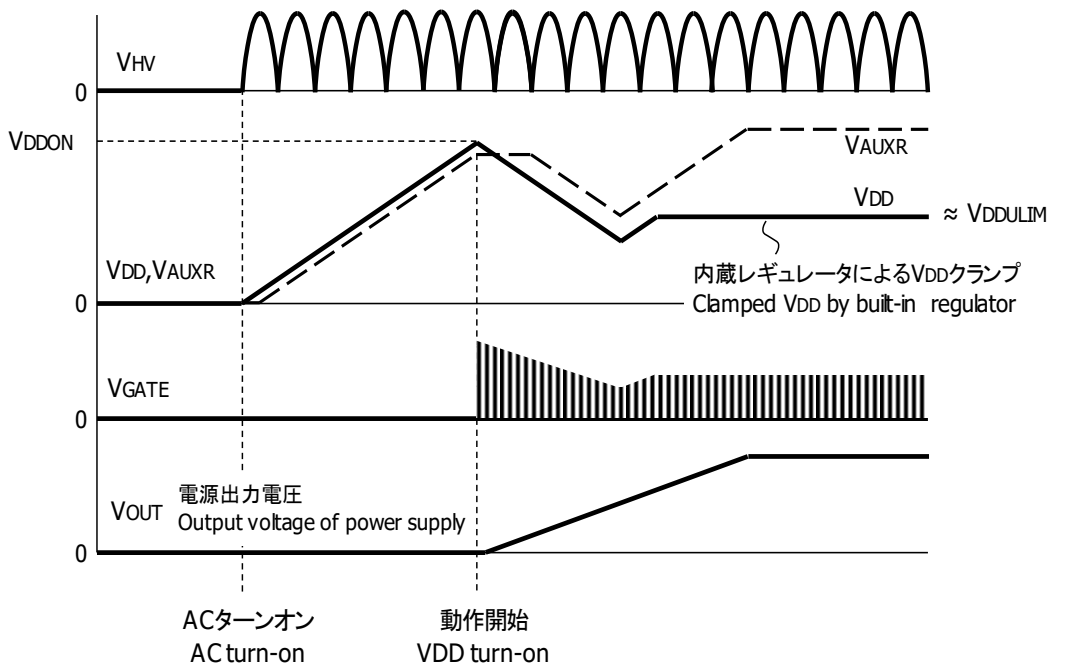


測定回路E

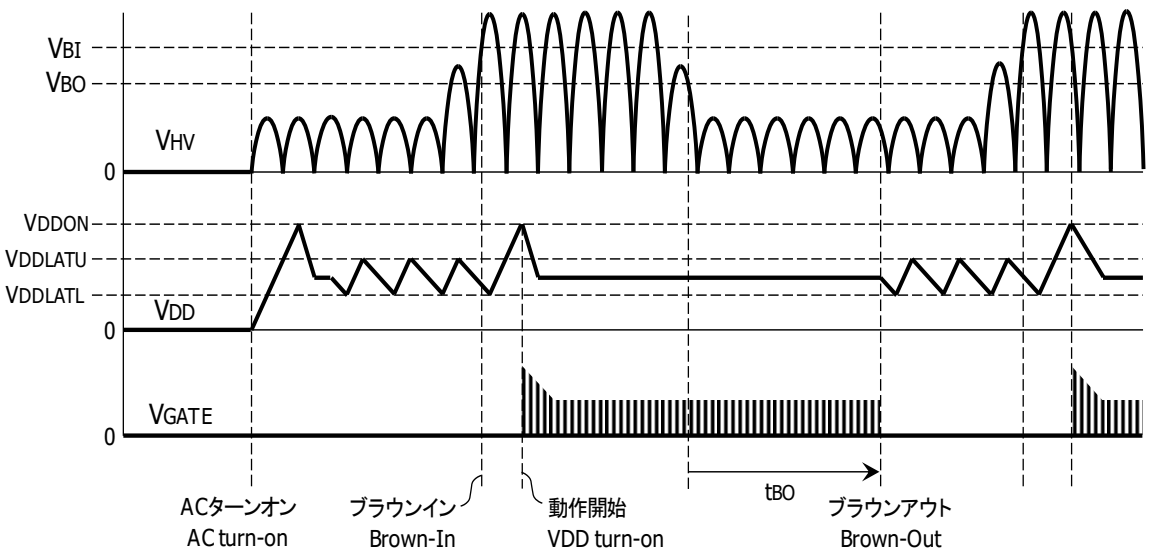


タイミングチャート

起動

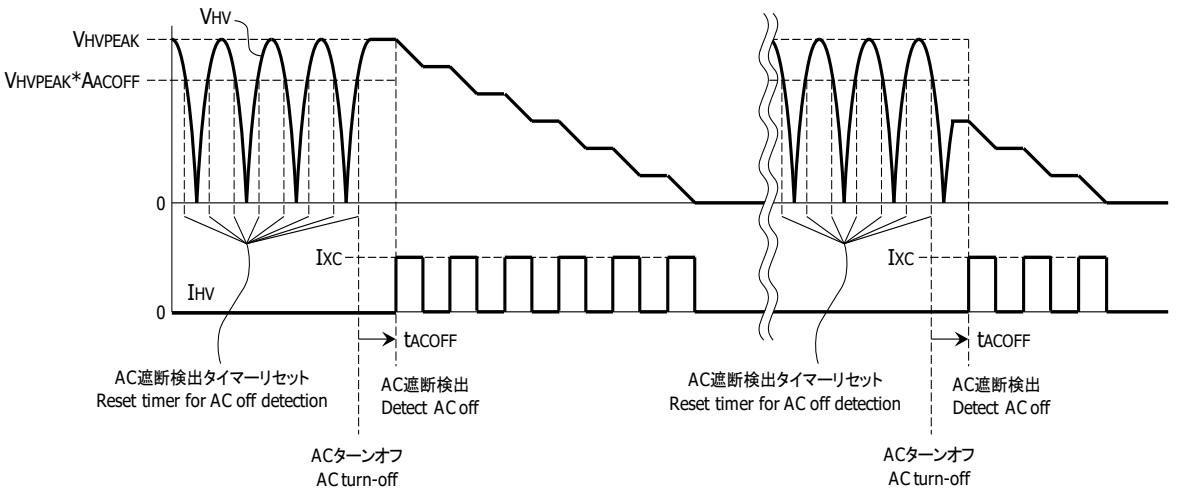


ブラウンイン、ブラウンアウト

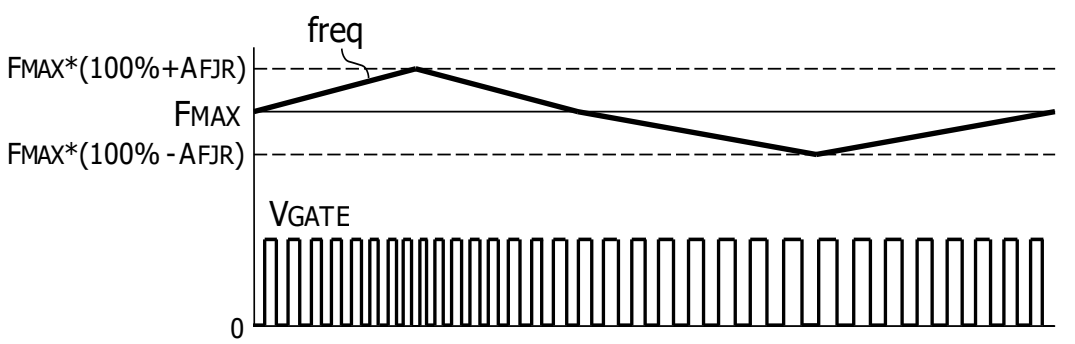


タイミングチャート

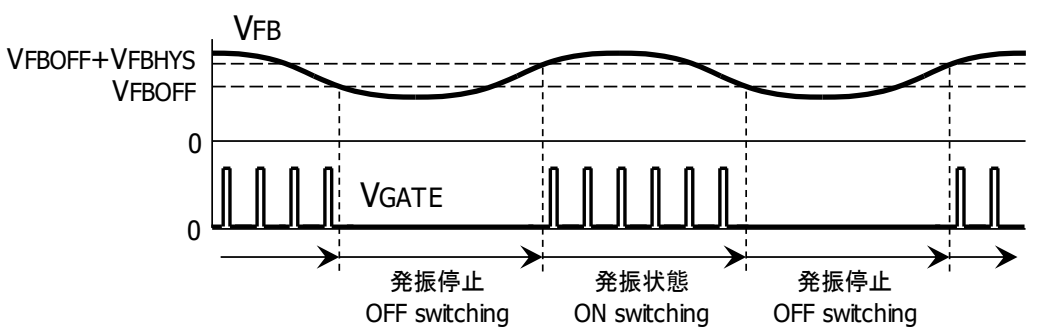
Xコンデンサ放電



周波数ジッタ

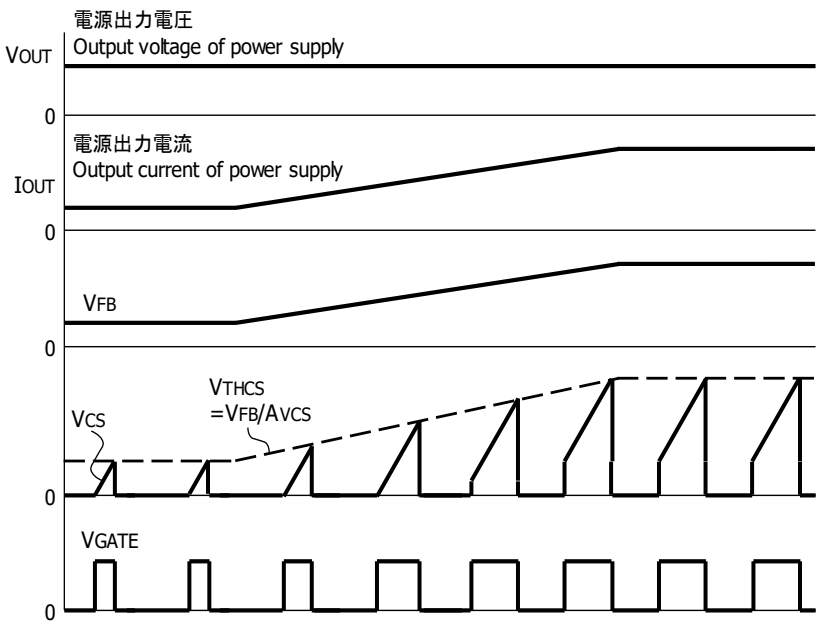


バースト発振

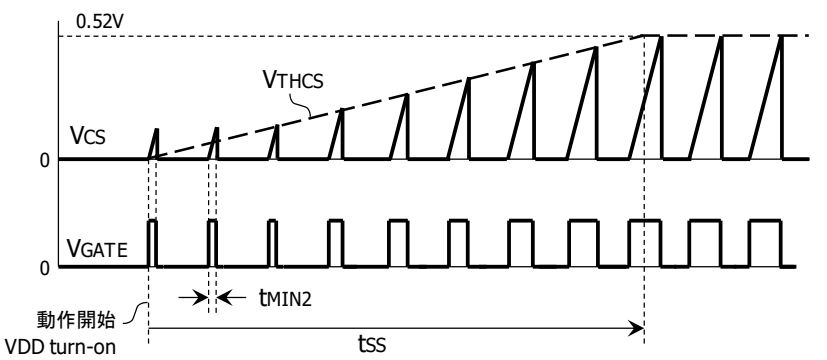


タイミングチャート

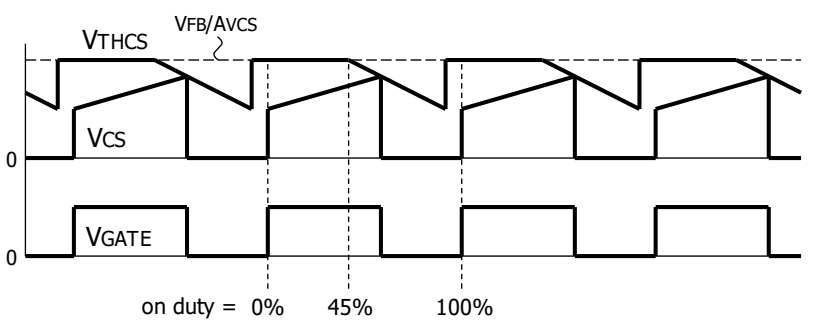
電流モード制御



ソフトスタート

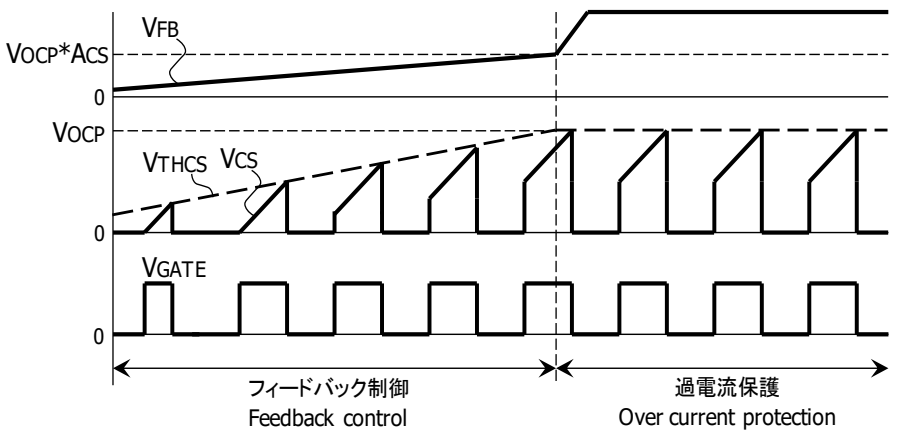


スロープ補償

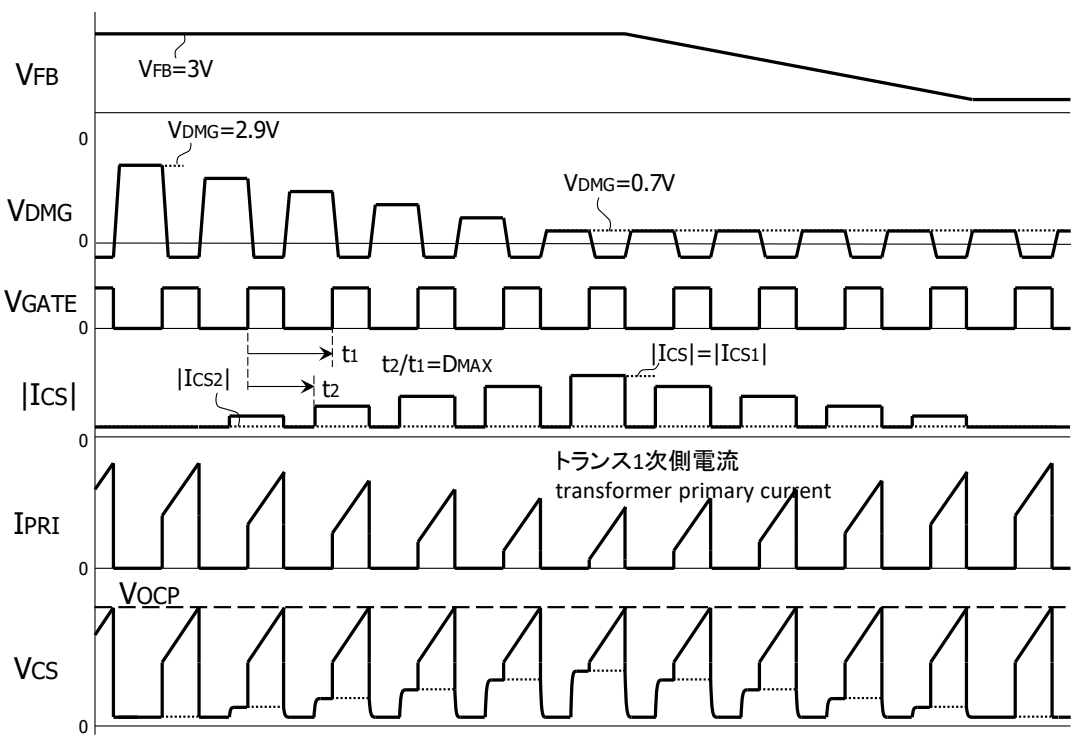


タイミングチャート

過電流保護

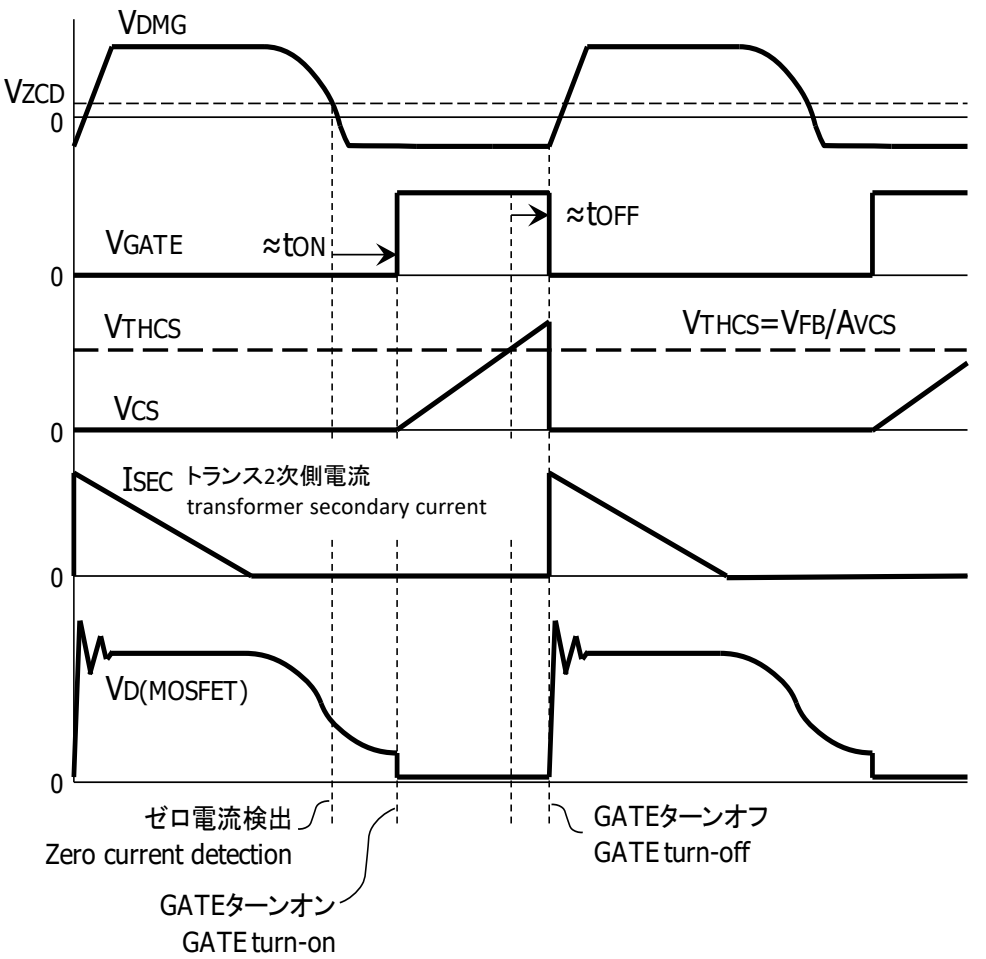


出力電圧に応じたOCP補正

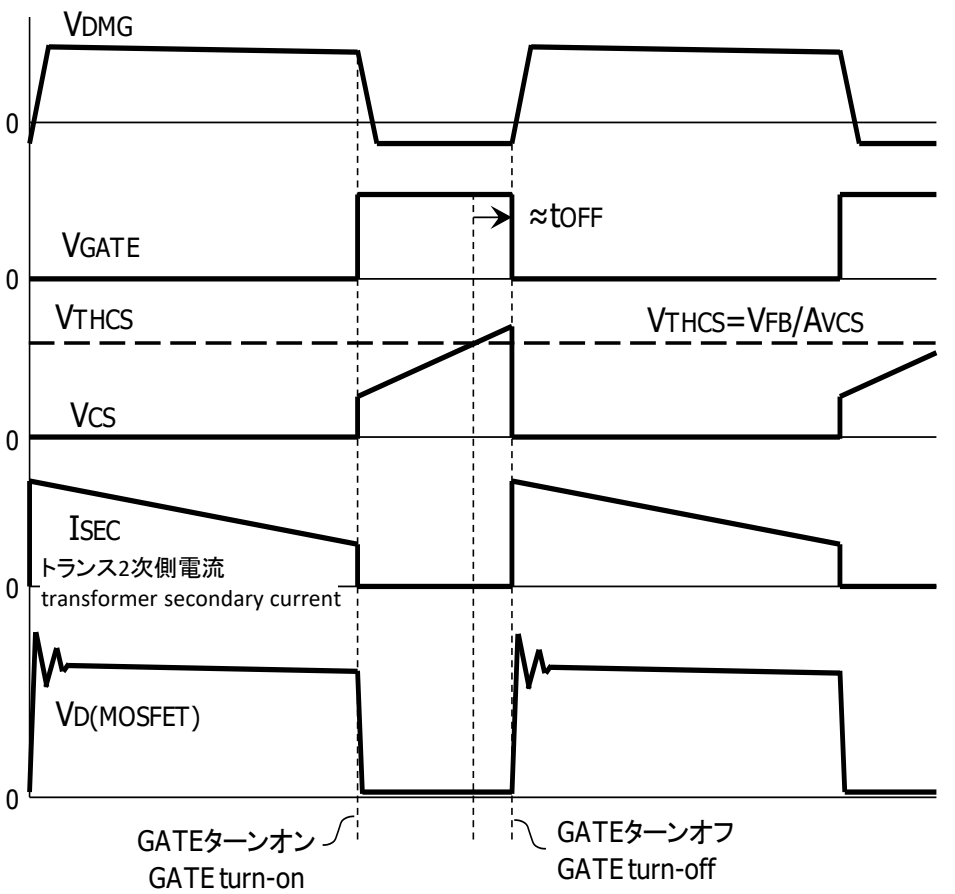


タイミングチャート

疑似共振モード

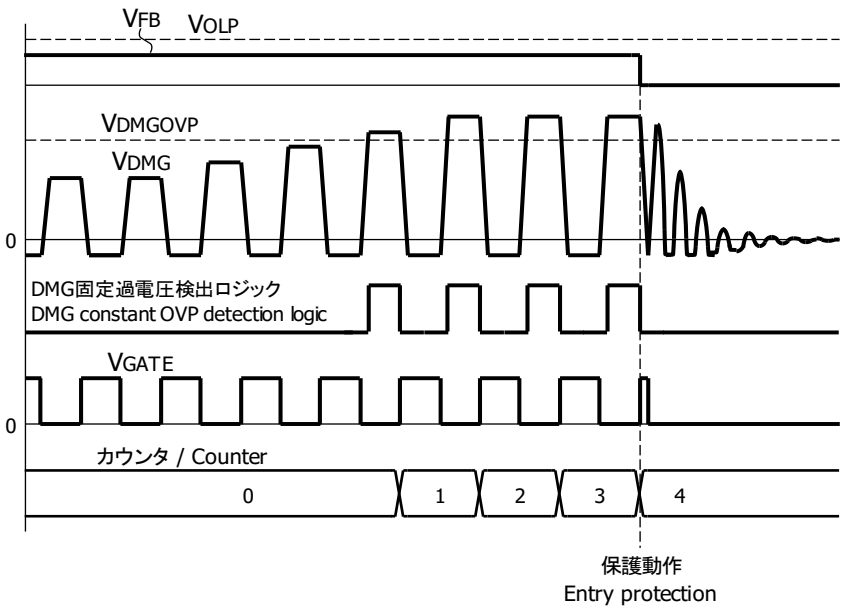


電流連続モード

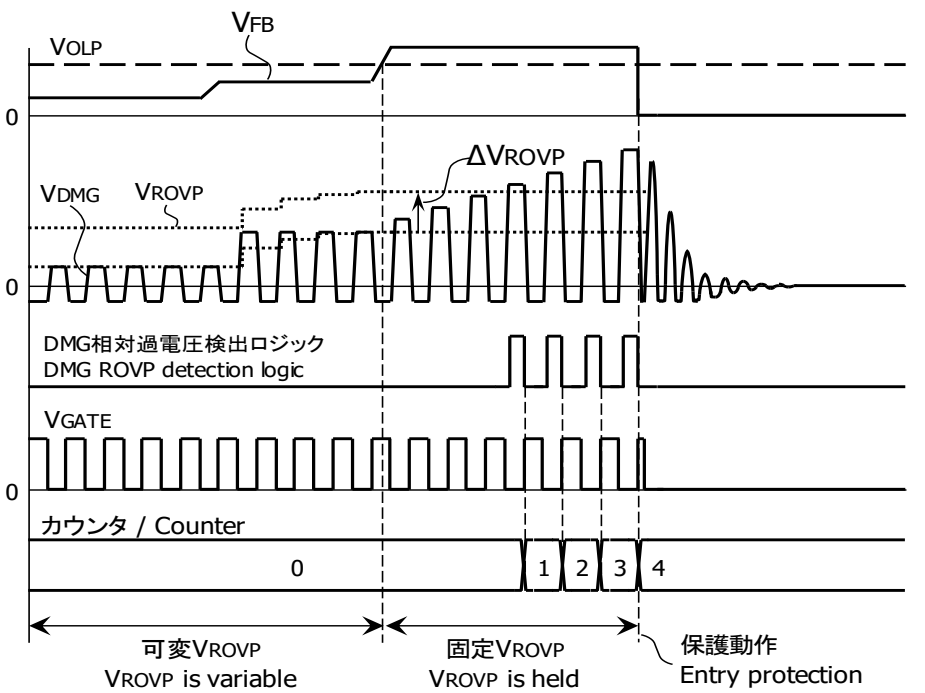


タイミングチャート

DMG固定過電圧保護



ループオープン時DMG相対過電圧保護

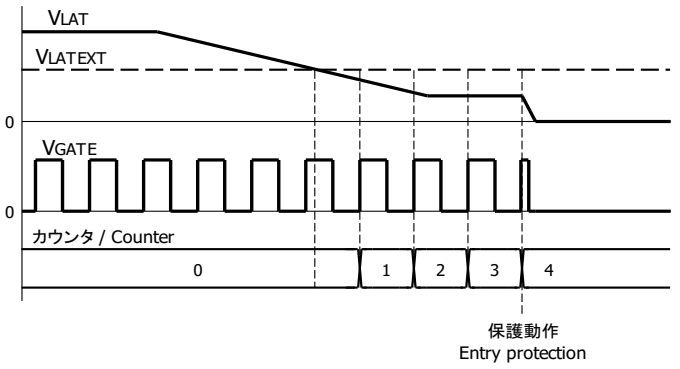


$V_{ROVP}<V_{ROVPMIN}$ となる場合、保護スレッショルド電圧は $V_{ROVPMIN}$ となります。
$V_{ROVP}>V_{ROVPMAX}$ となる場合、保護スレッショルド電圧は $V_{ROVPMAX}$ となります。
ソフトスタート期間中はV_{ROVP}は固定されません。

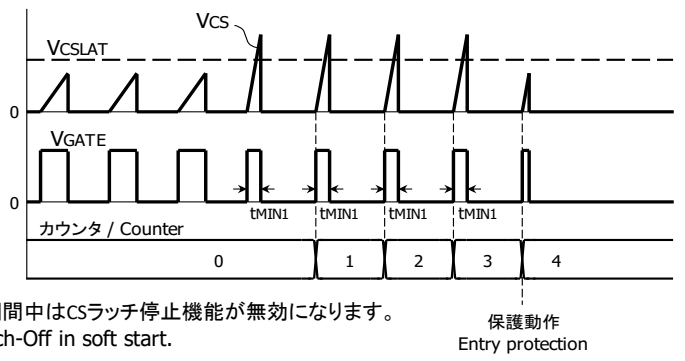
When $V_{ROVP}<V_{ROVPMIN}$, protection threshold voltage is clamped to $V_{ROVPMIN}$.
When $V_{ROVP}>V_{ROVPMAX}$, protection threshold voltage is clamped to $V_{ROVPMAX}$.
In soft start, V_{ROVP} is not held.

タイミングチャート

外部ラッチ

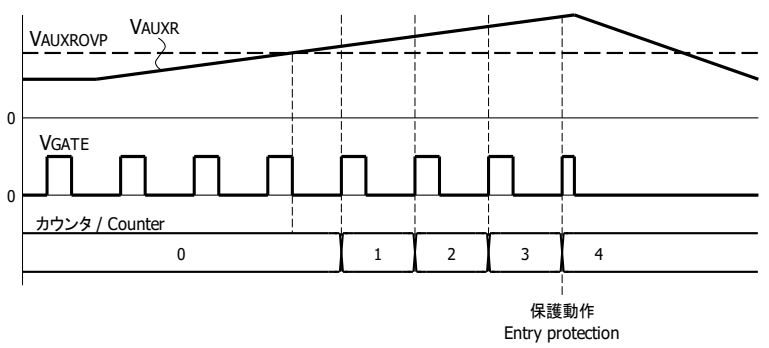


CSラッチ停止

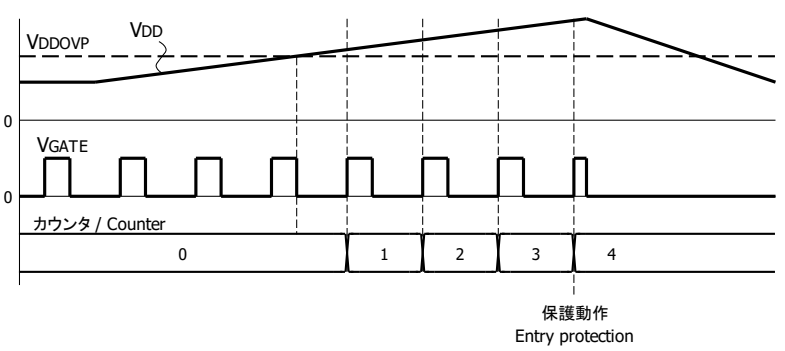


ソフトスタート期間中はCSラッチ停止機能が無効になります。
Invalid CS Latch-Off in soft start.

AUXR過電圧保護

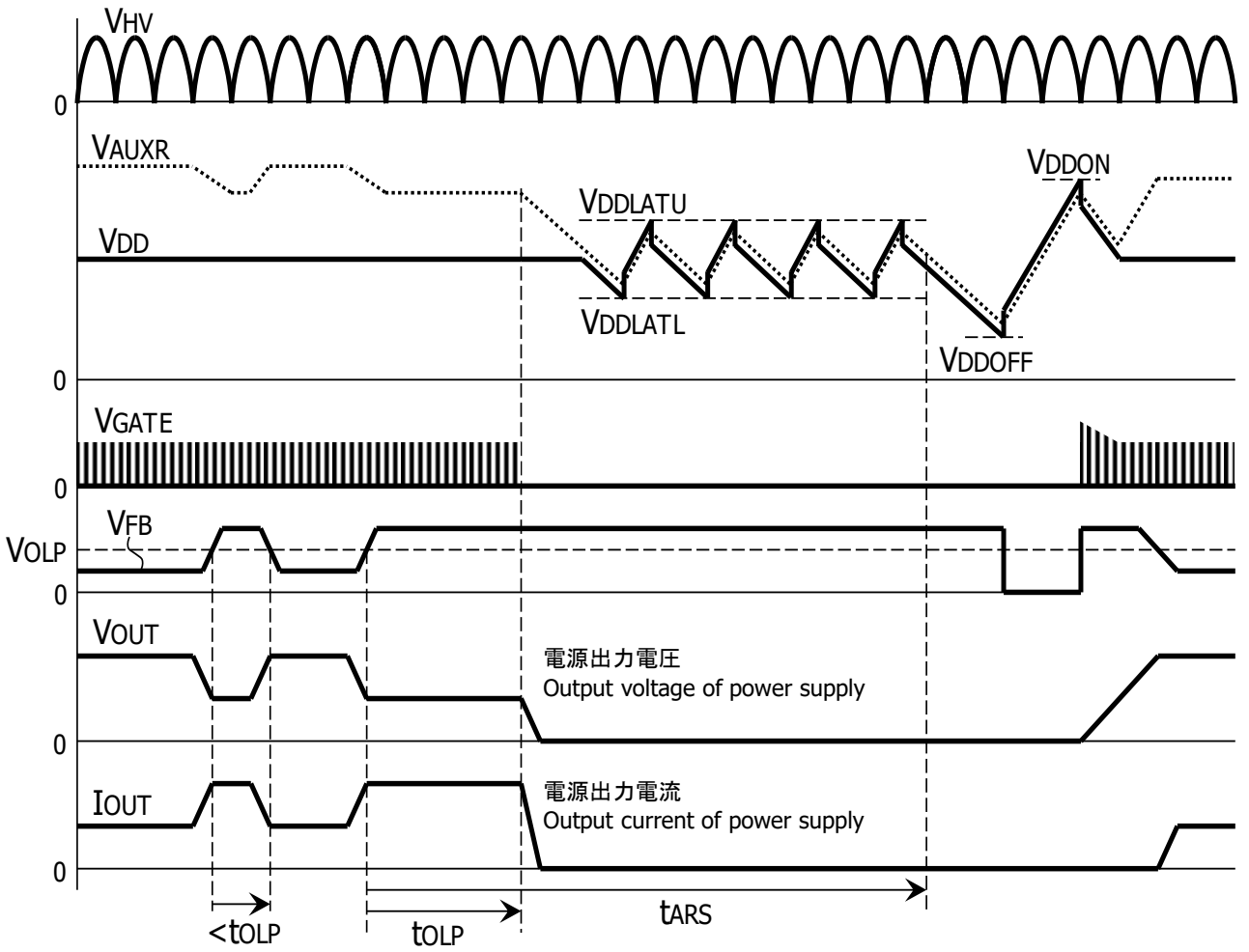


VDD過電圧保護

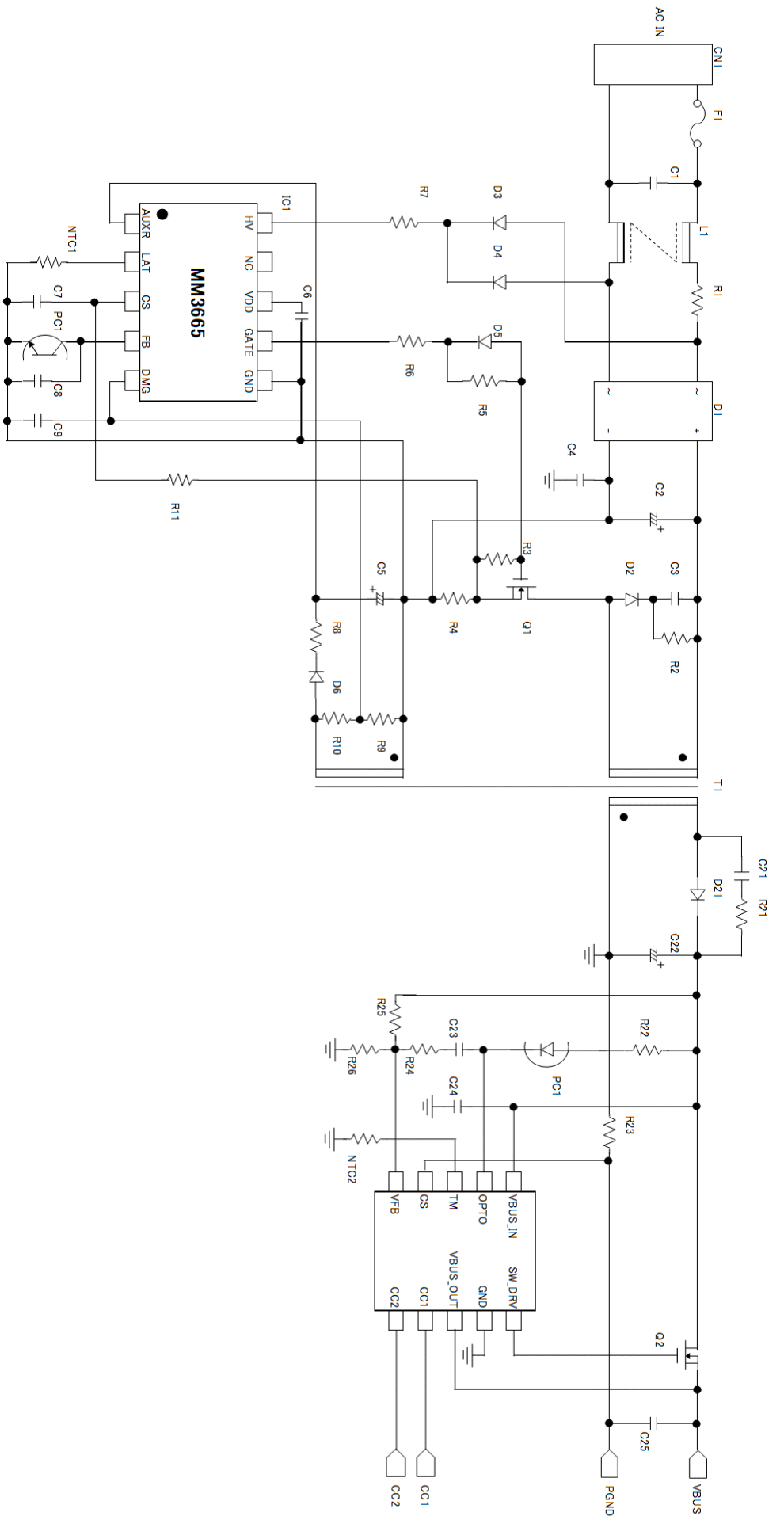


タイミングチャート

過負荷時リスタート動作（A,Cランクのみ）



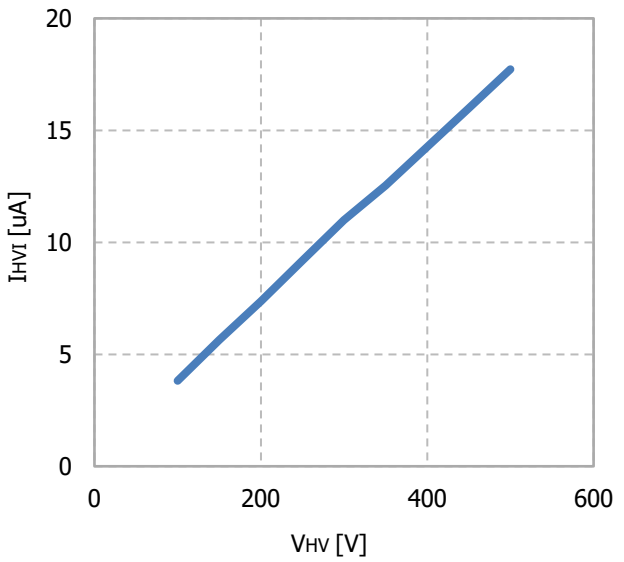
応用回路例


AC IN
CN1
F1
C1
L1
R1
D1
C4
C2
C3
D2
R2
R3
Q1
R4
R5
D5
R6
D4
D3
R7
IC1
MM3665
HV
NC
VDD
GATE
GND
AUXR
LAT
CS
FB
DMG
C6
NTC1
C7
PC1
C8
C9
R11
C5
R8
D6
R10
R9
T1
C21
R21
D21
C22
R22
R23
PC1
C23
C24
R24
R25
R26
NTC2
VFB
CS
TM
OPTO
VBUS_IN
SW_DRV
VBUS_OUT
GND
CC1
CC2
Q2
C25
VBUS
PGND
CC1
CC2

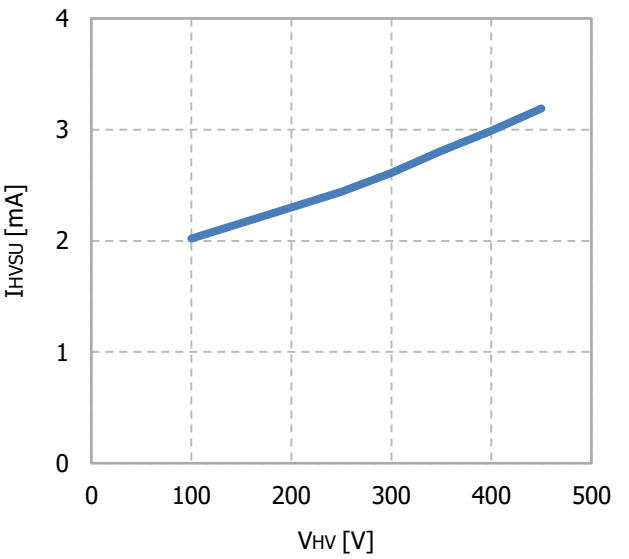
基本特性

（特記なき場合 TA=25℃）

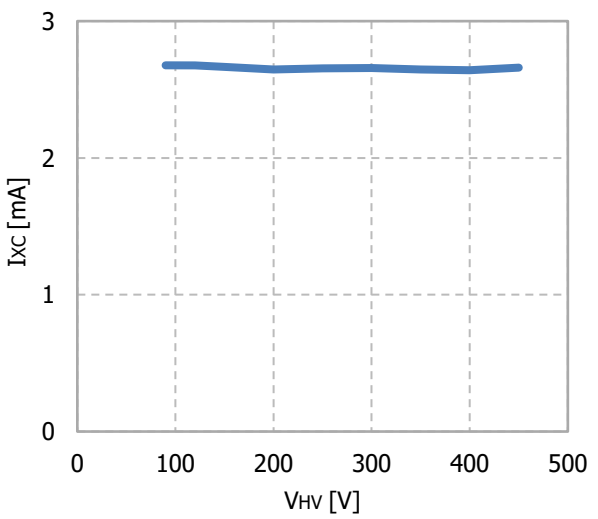
HV端子電圧　対　HV入力電流



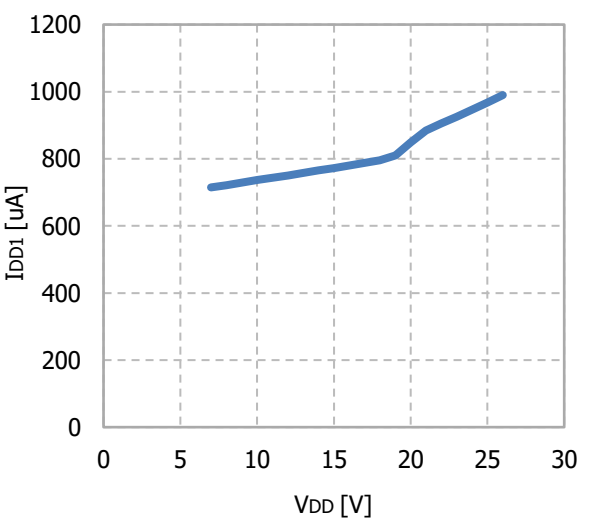
HV端子電圧　対　起動時HV入力電流



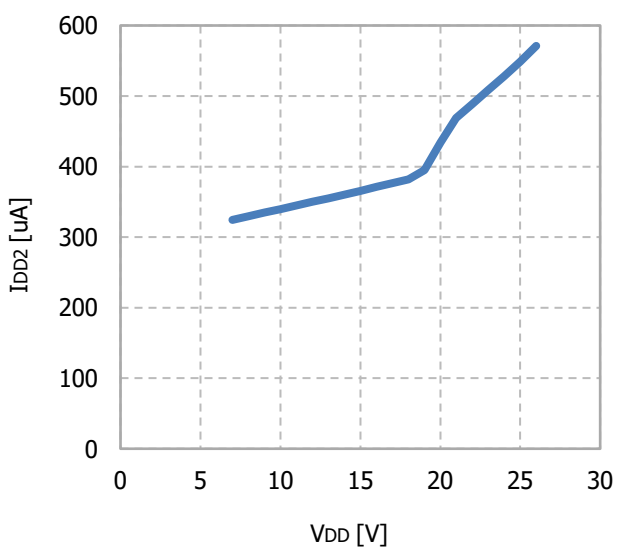
HV端子電圧　対　Xコンデンサ放電電流



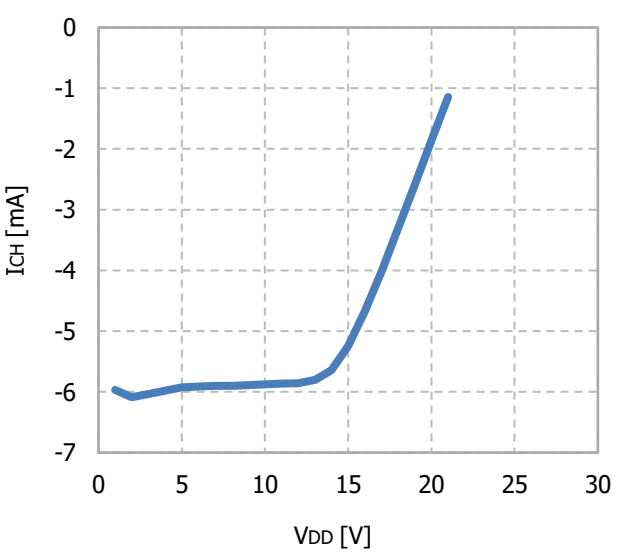
VDD端子電圧　対　動作時消費電流



VDD端子電圧　対　発振停止時消費電流



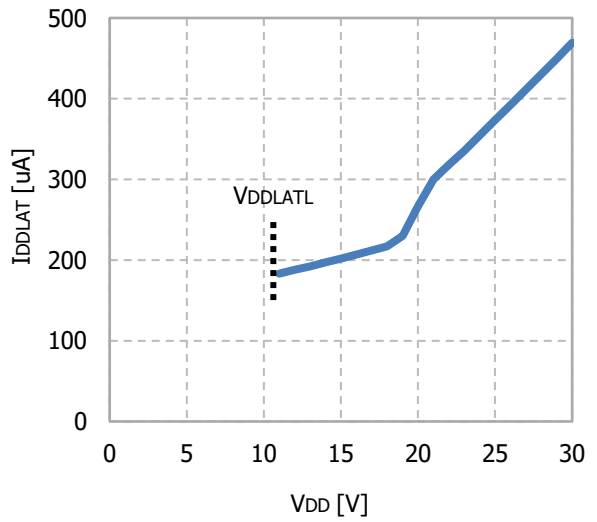
VDD端子電圧　対　起動時ソース電流



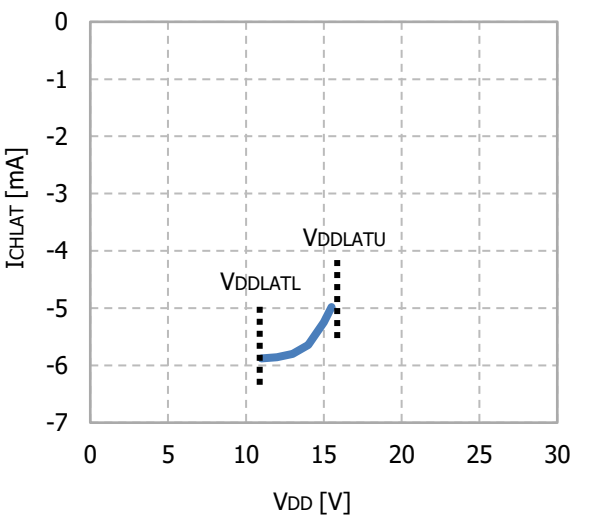
基本特性

（特記なき場合 TA=25℃）

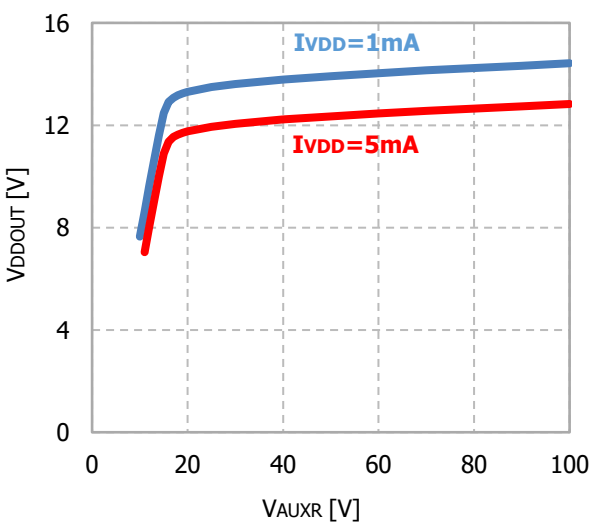
VDD端子電圧　対　ラッチ時消費電流



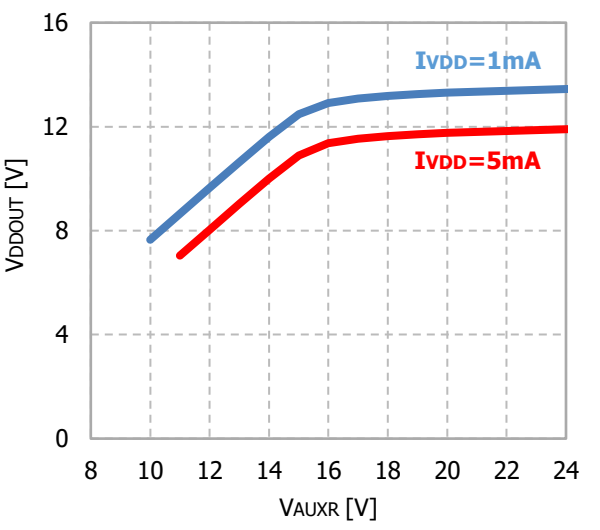
VDD端子電圧　対　ラッチ時ソース電流



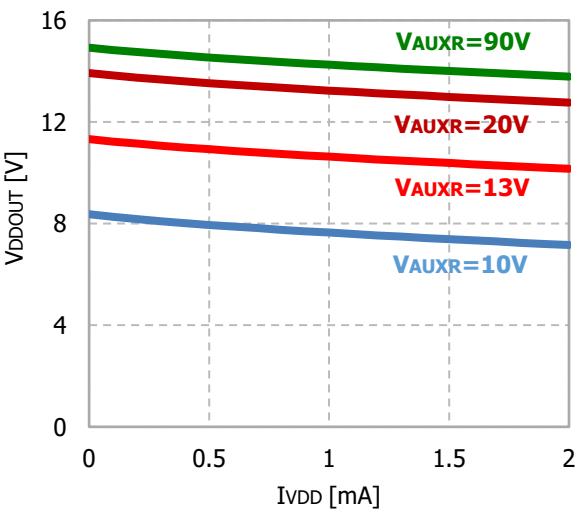
内蔵レギュレータ　ラインレギュレーション



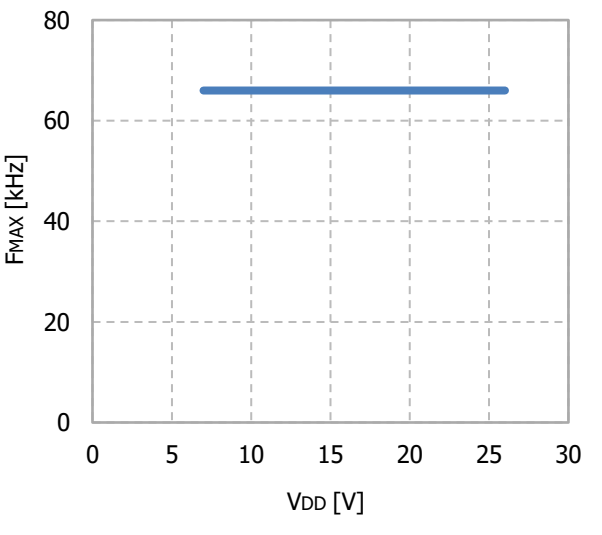
内蔵レギュレータ　ラインレギュレーション



内蔵レギュレータ　ロードレギュレーション



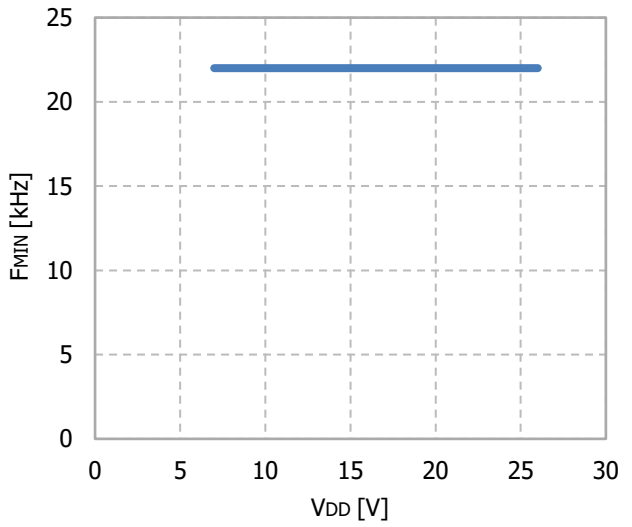
VDD端子電圧　対　最高発振周波数



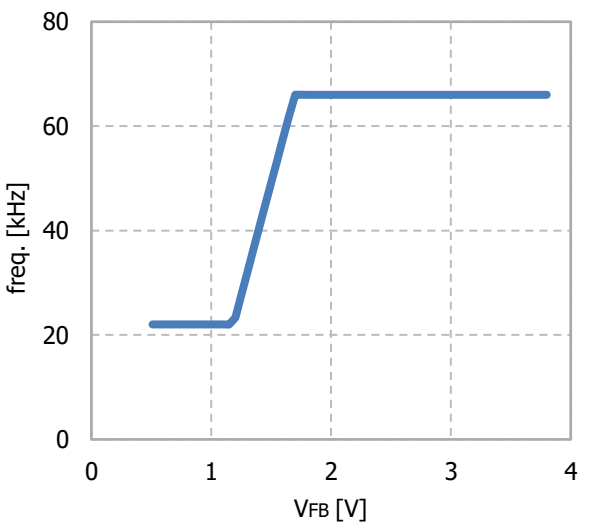
基本特性

（特記なき場合 TA=25℃）

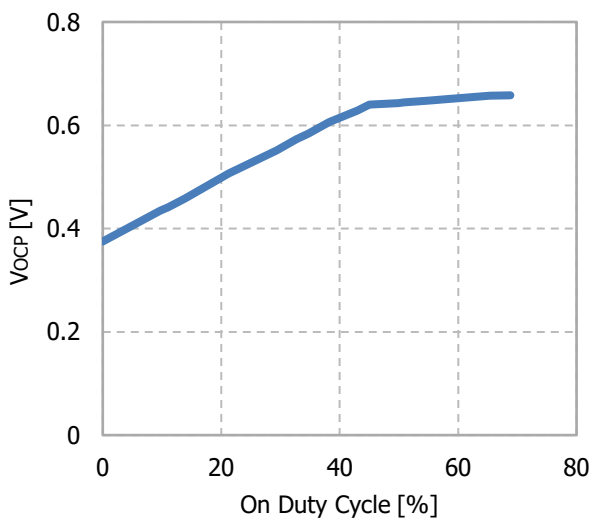
VDD端子電圧　対　最低発振周波数



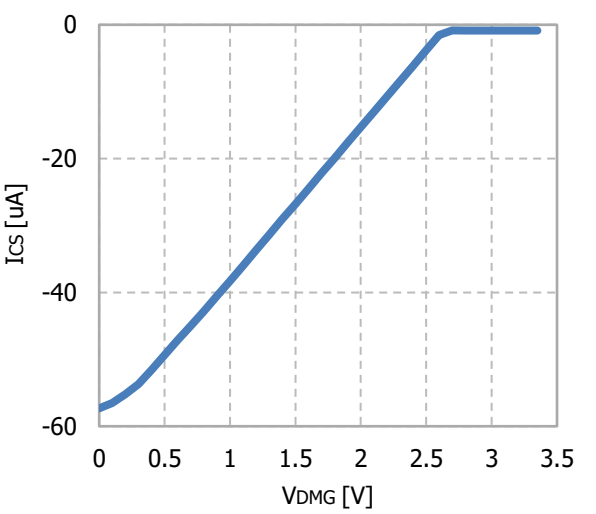
FB端子電圧　対　発振周波数



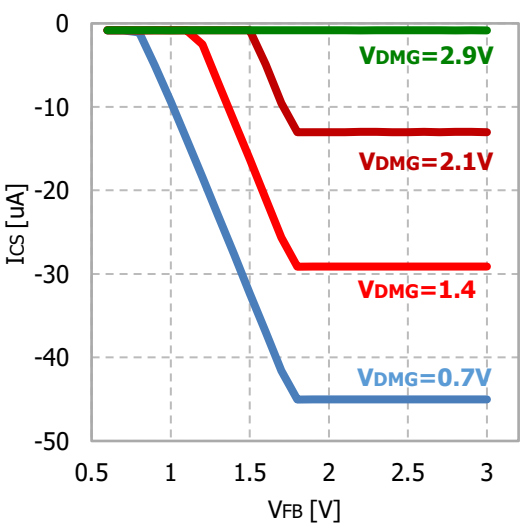
オンデューティ　対　過電流検出電圧



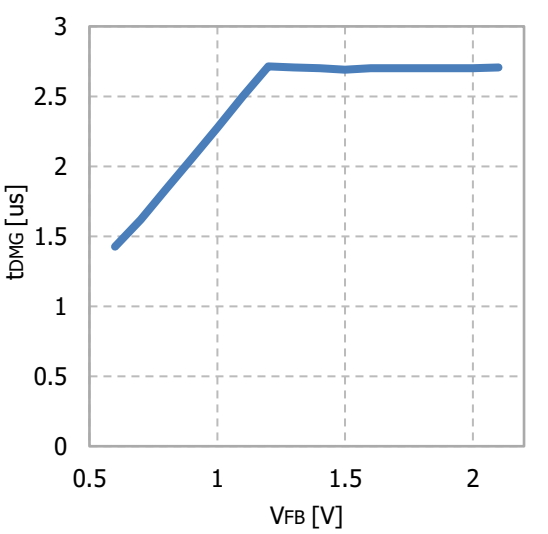
DMG端子電圧　対　CSソース電流



FB端子電圧　対　CSソース電流



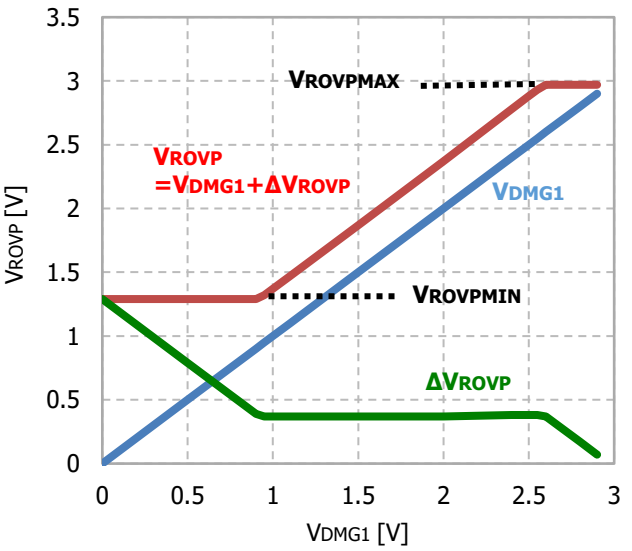
FB端子電圧　対　DMG過電圧検出ブランキング時間



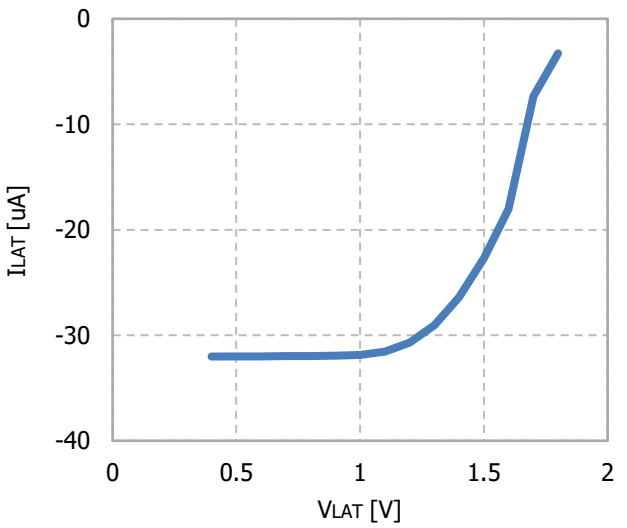
基本特性

（特記なき場合 TA=25℃）

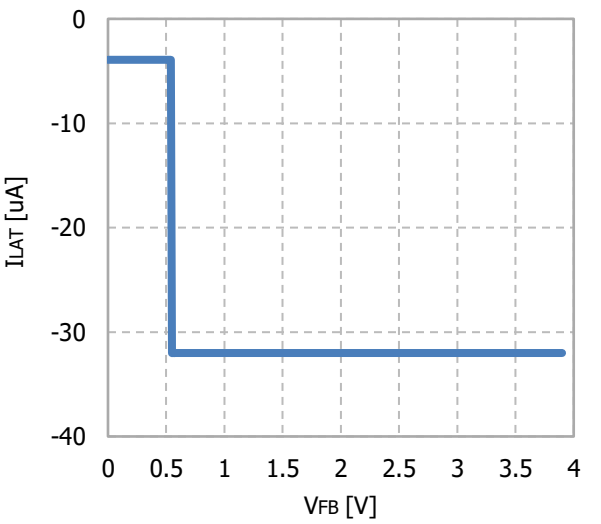
ループオープン直前のDMG端子電圧(VDMG1) 対 ループオープン時DMG相対過電圧検出電圧(VROVP)



LAT端子電圧 対 LATソース電流

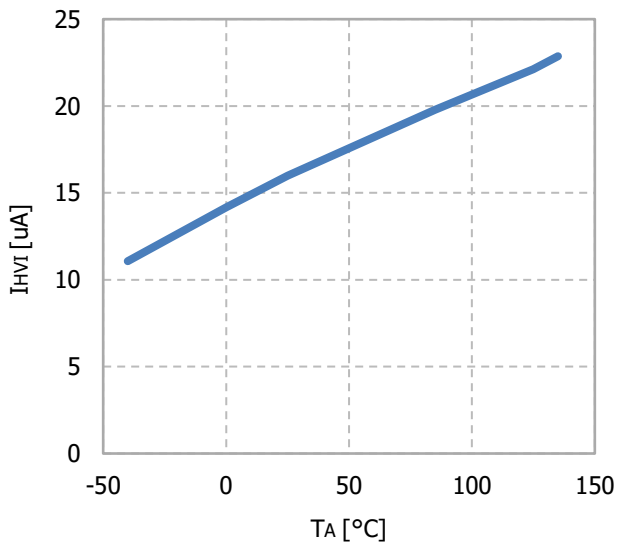


FB端子電圧 対 LATソース電流

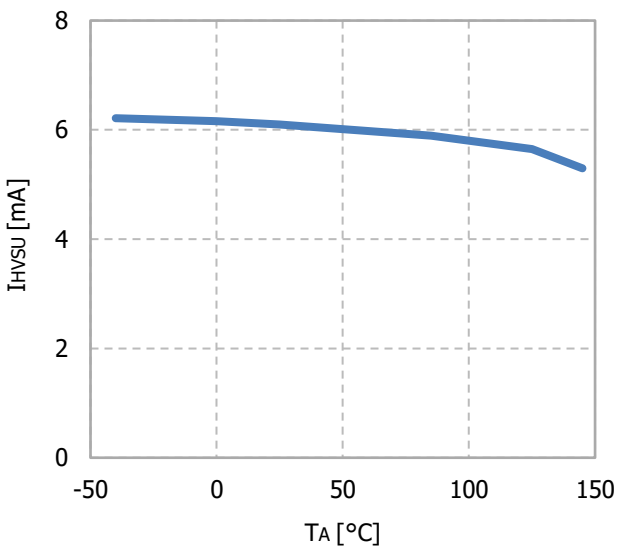


基本特性

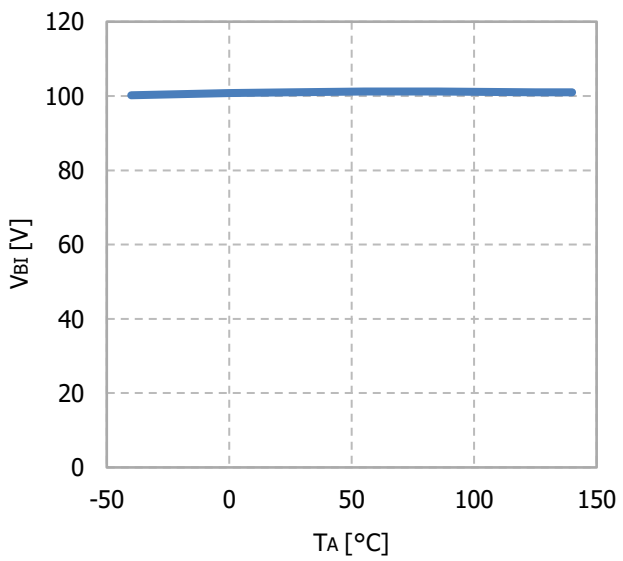
HV入力電流　温度特性



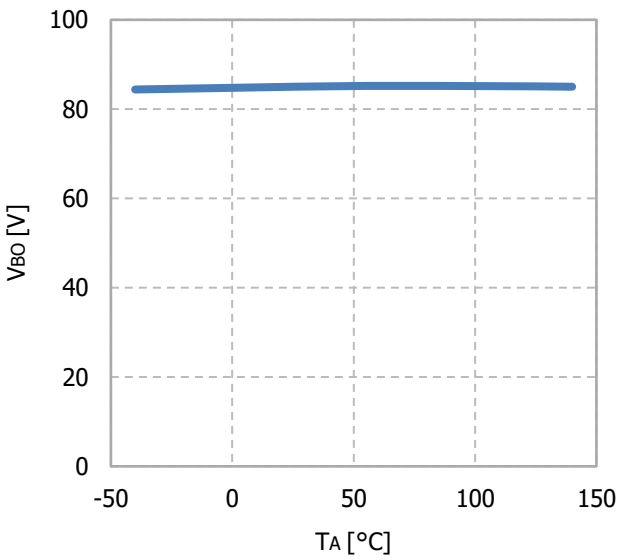
起動時HV入力電流　温度特性



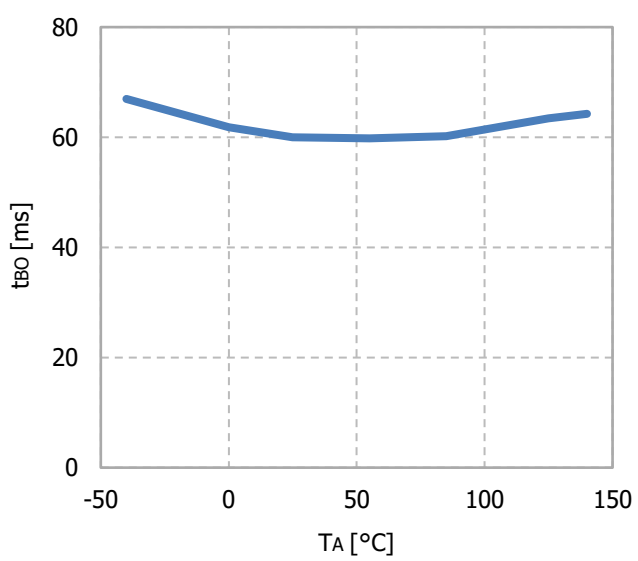
ブラウンイン電圧　温度特性



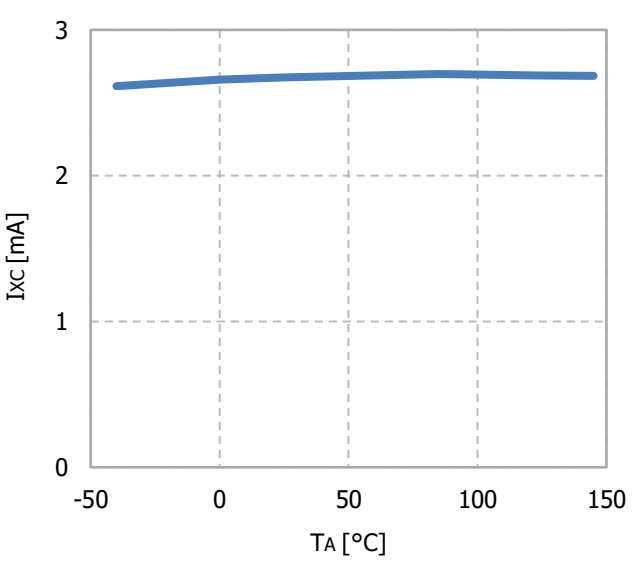
ブラウンアウト電圧　温度特性



ブラウンアウト検出遅延時間　温度特性

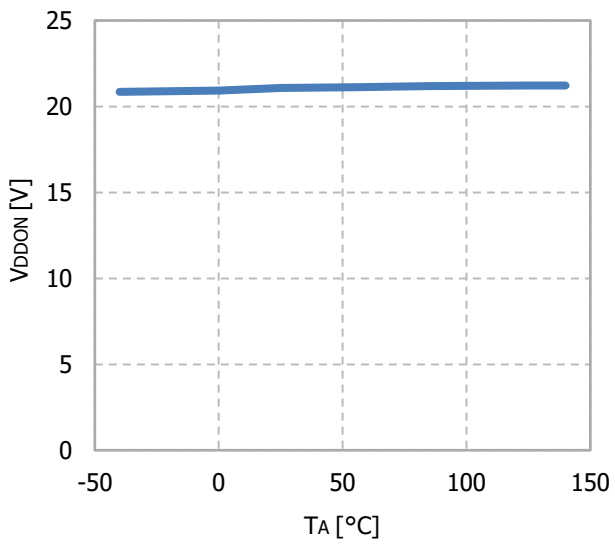


Xコンデンサ放電電流　温度特性

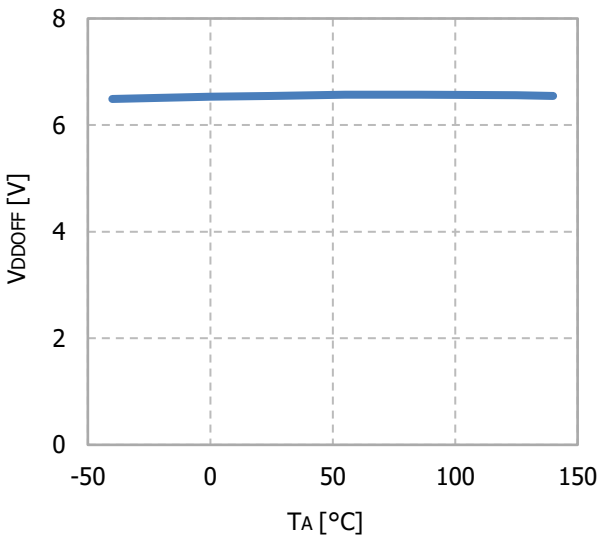


基本特性

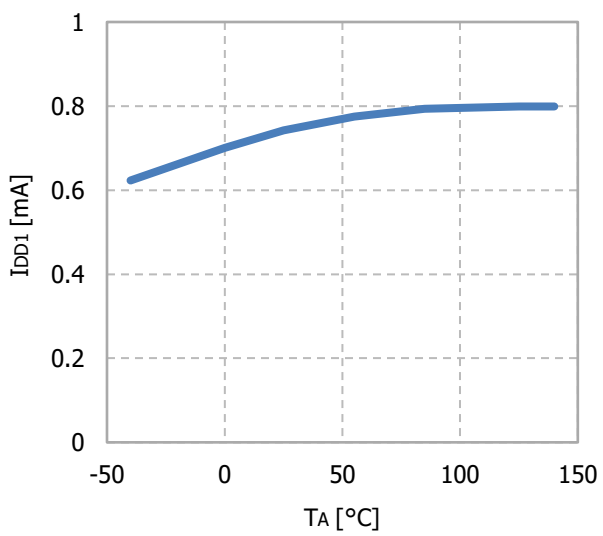
動作開始電圧　温度特性



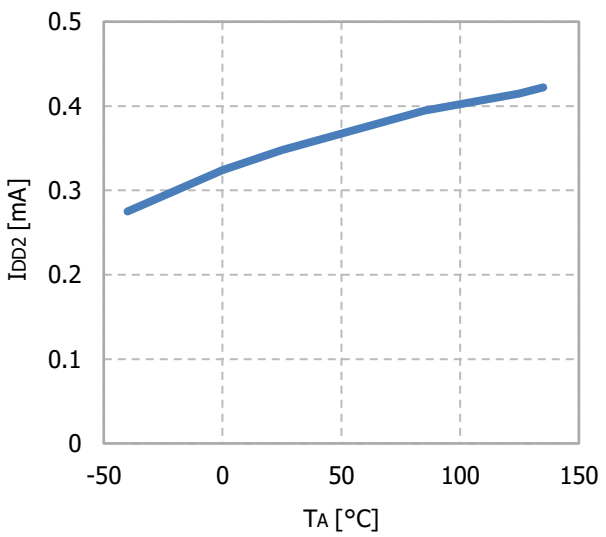
動作停止電圧　温度特性



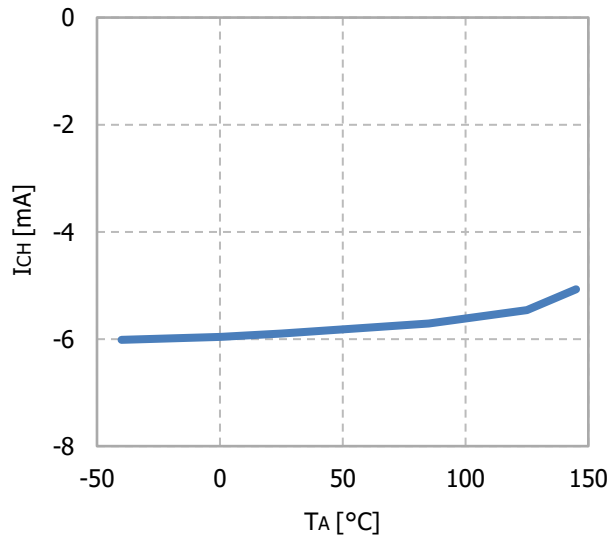
動作時消費電流　温度特性



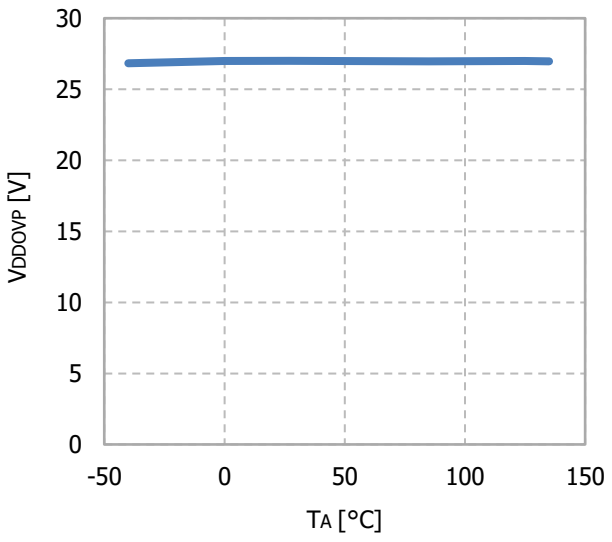
発振停止時消費電流　温度特性



起動時ソース電流　温度特性

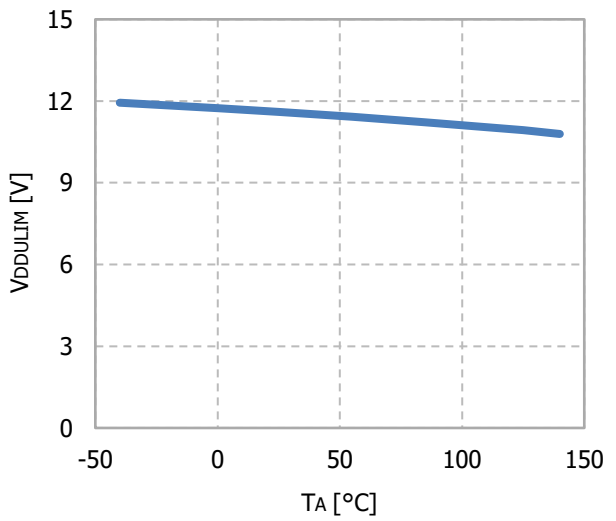


VDD過電圧検出電圧　温度特性

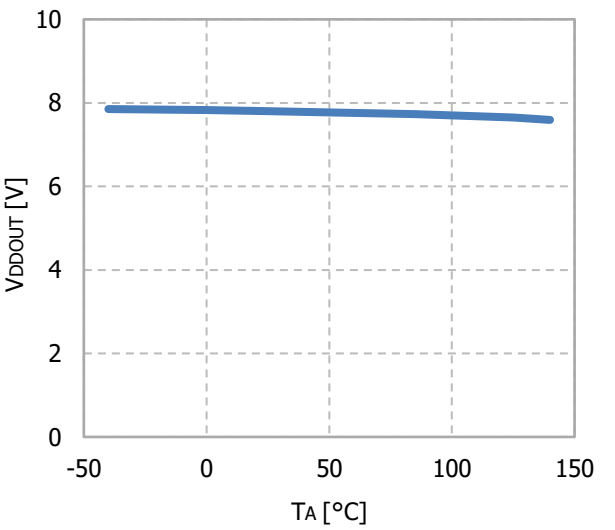


基本特性

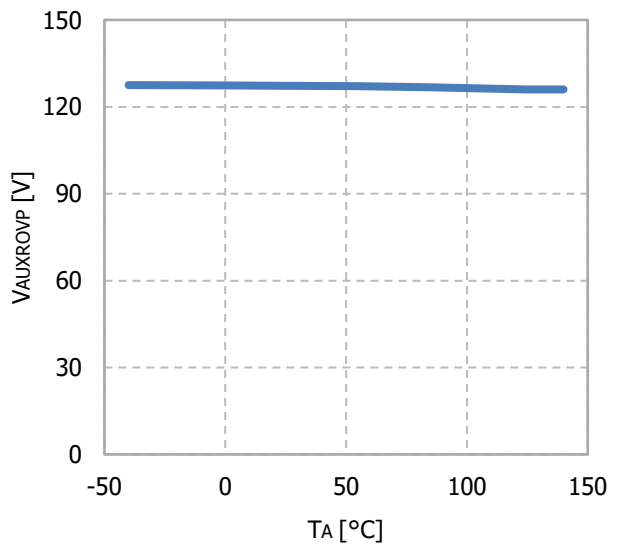
内蔵レギュレータ VDD出力クランプ電圧 温度特性



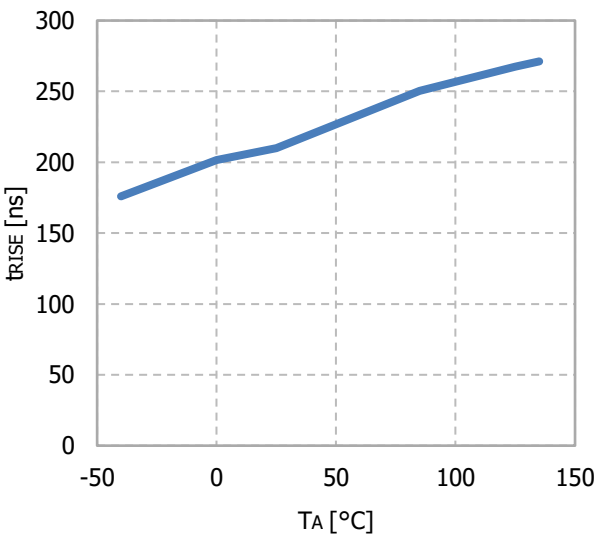
内蔵レギュレータ VDD出力電圧 温度特性



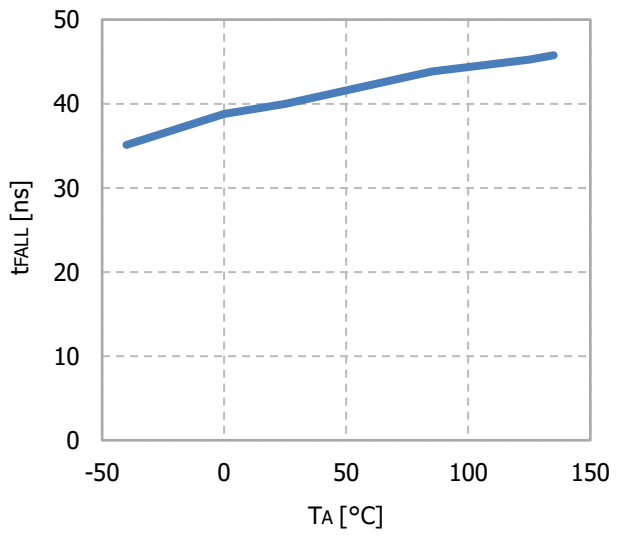
AUXR過電圧検出電圧 温度特性



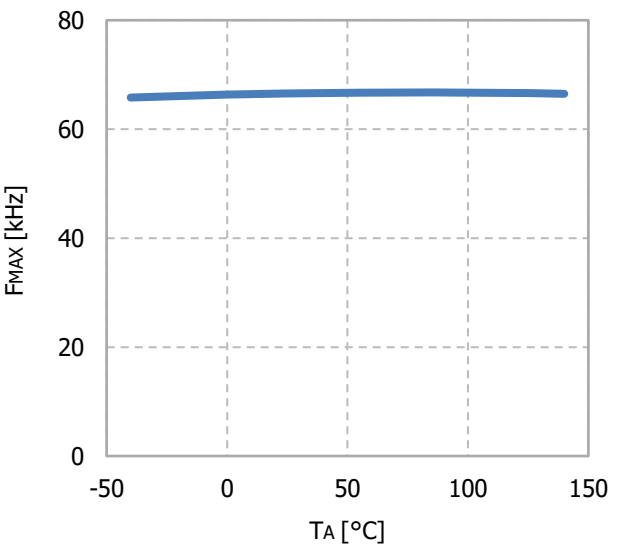
立上がり時間 温度特性



立下がり時間 温度特性

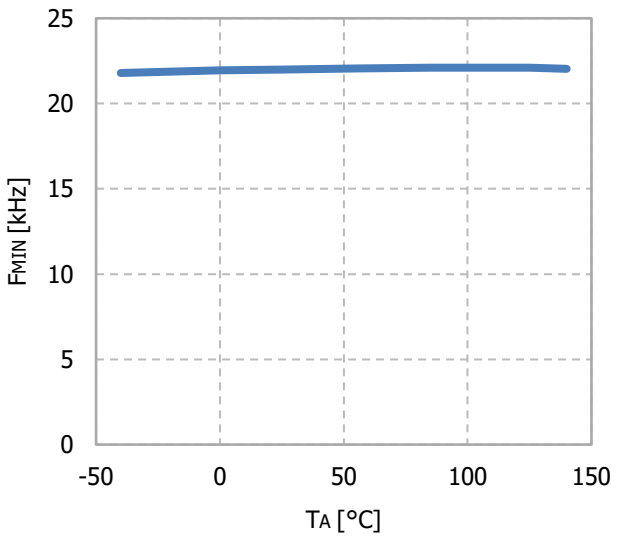


最高発振周波数 温度特性

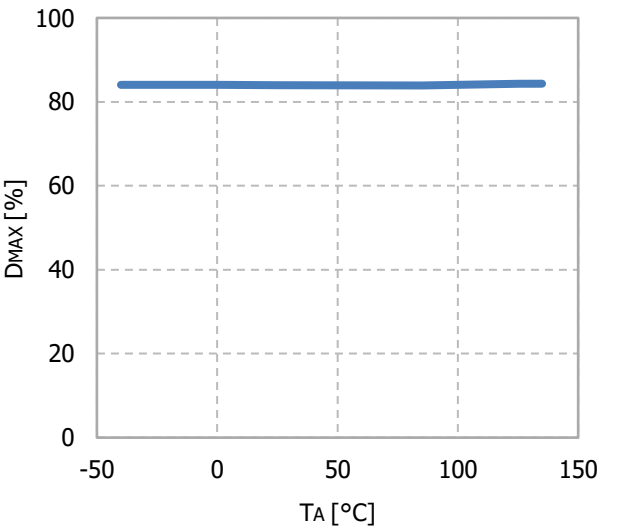


基本特性

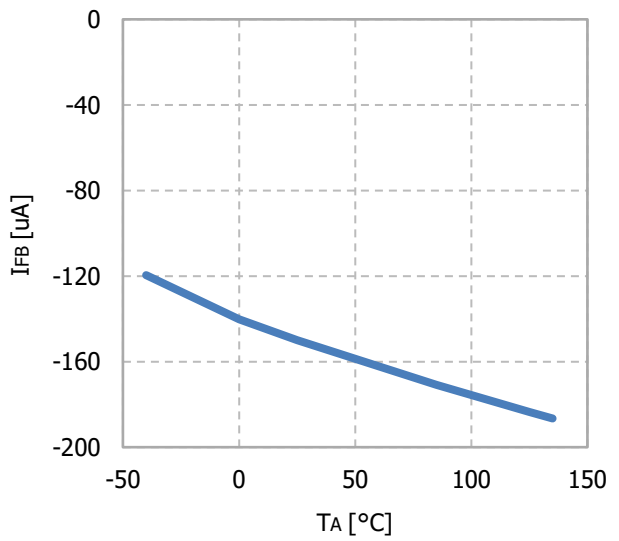
最低発振周波数　温度特性



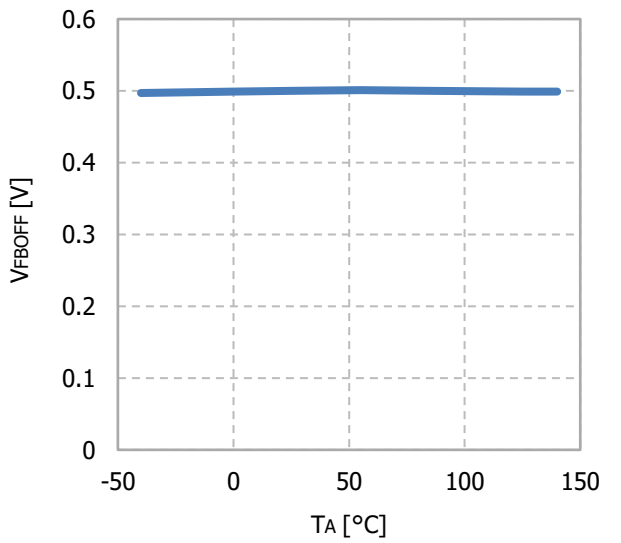
最大オンデューティ　温度特性



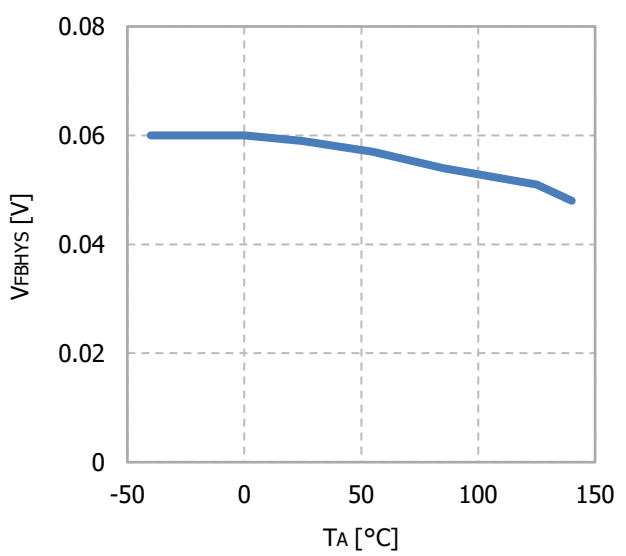
FBソース電流　温度特性



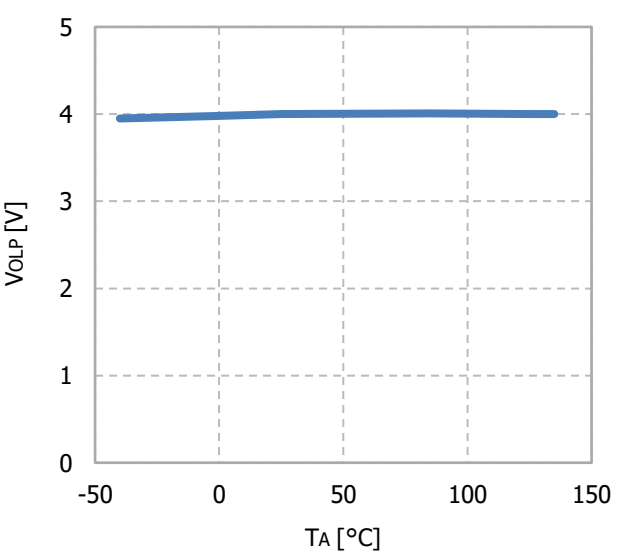
発振停止電圧　温度特性



発振停止ヒステリシス電圧　温度特性

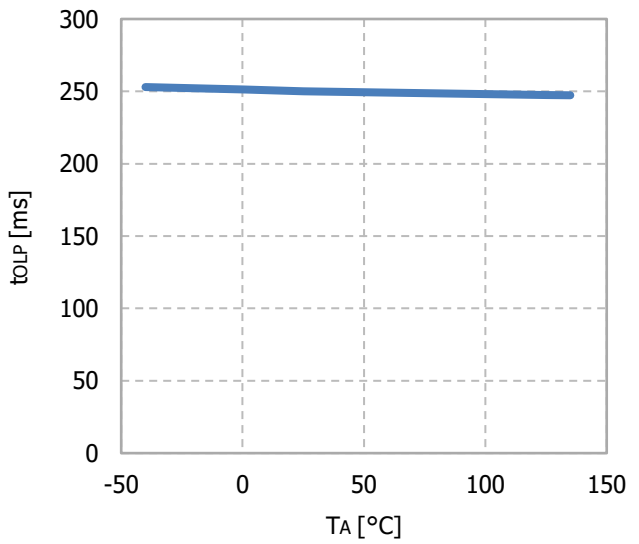


過負荷検出電圧　温度特性

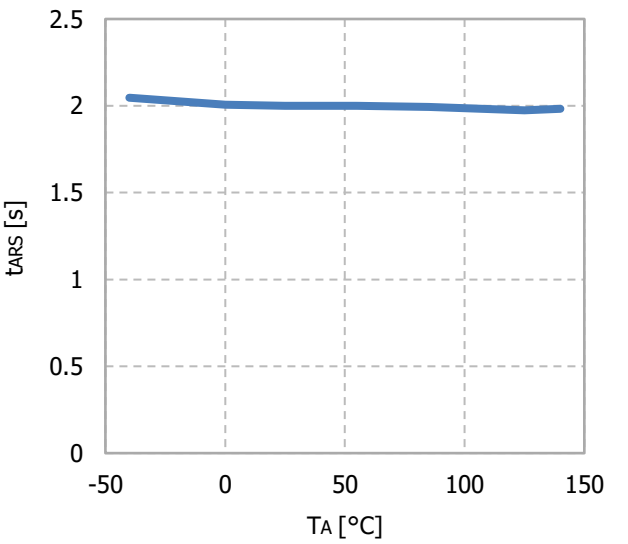


基本特性

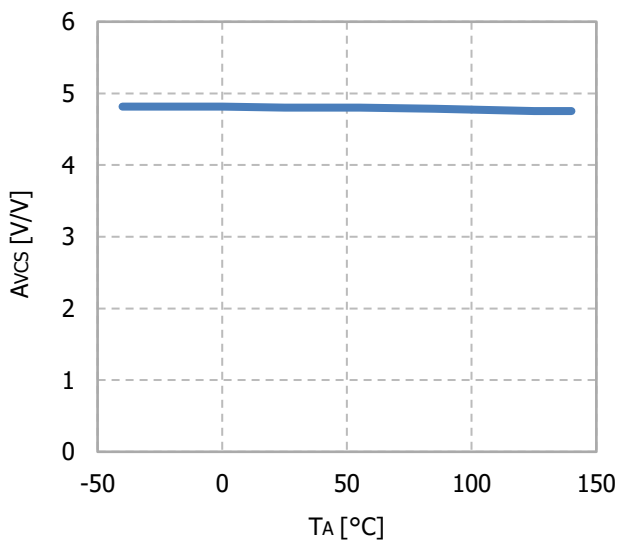
過負荷検出遅延時間　温度特性



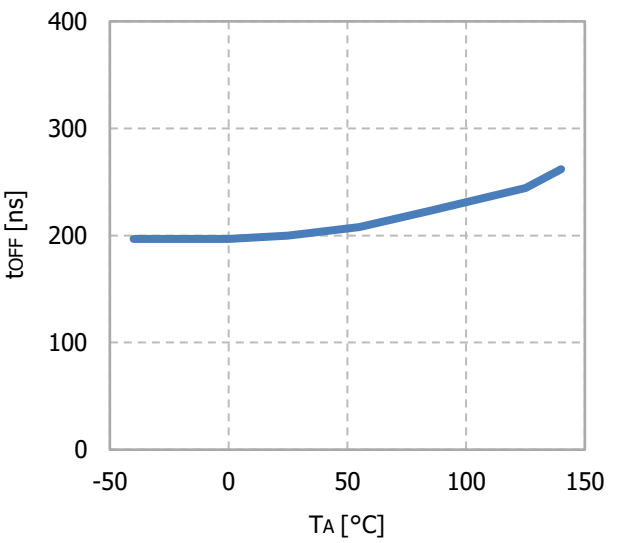
リスタート時間　温度特性



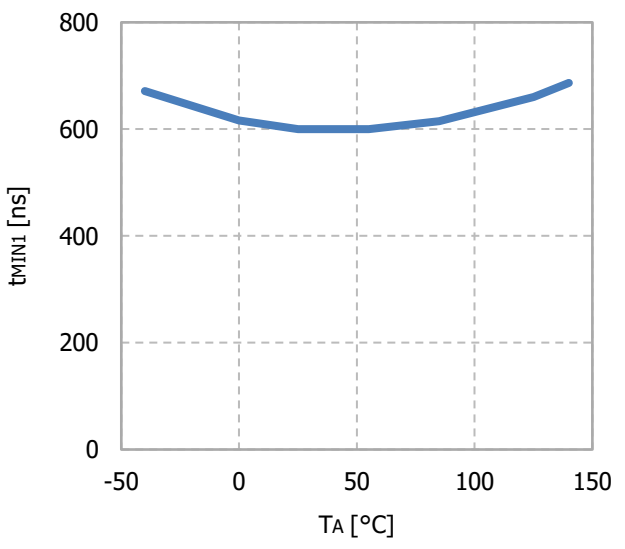
電圧ゲイン　温度特性



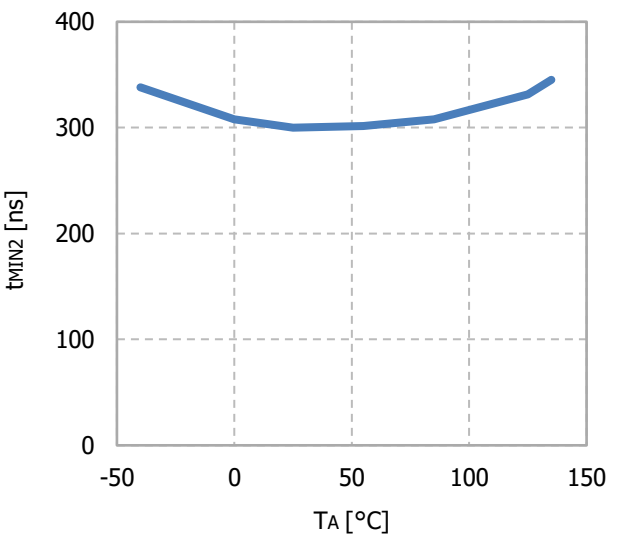
GATEターンオフ遅延時間　温度特性



最短オン時間1　温度特性

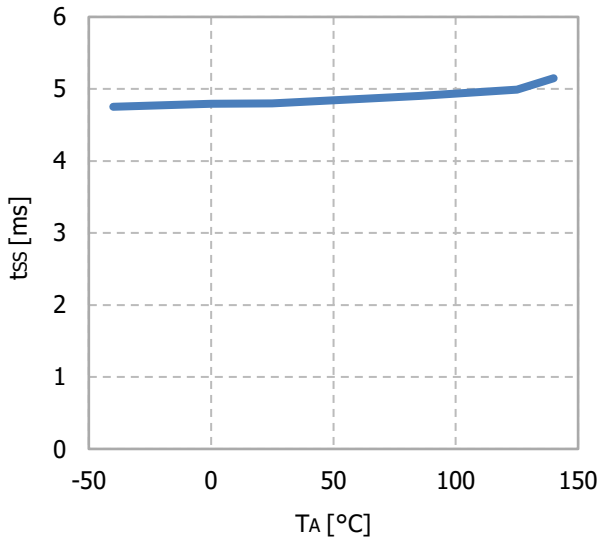


最短オン時間2　温度特性

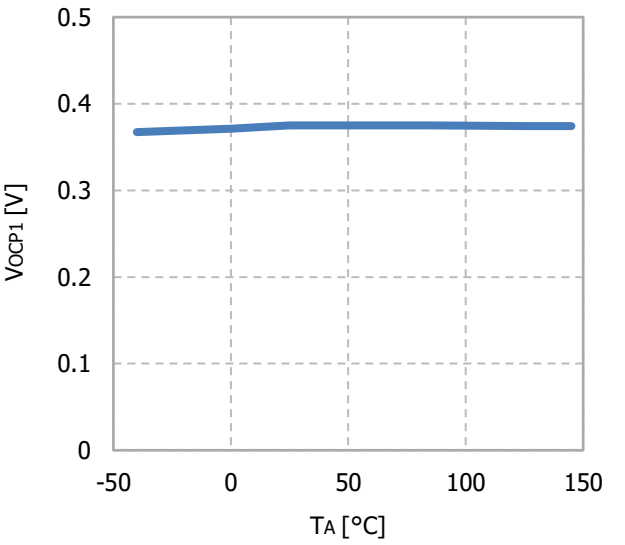


基本特性

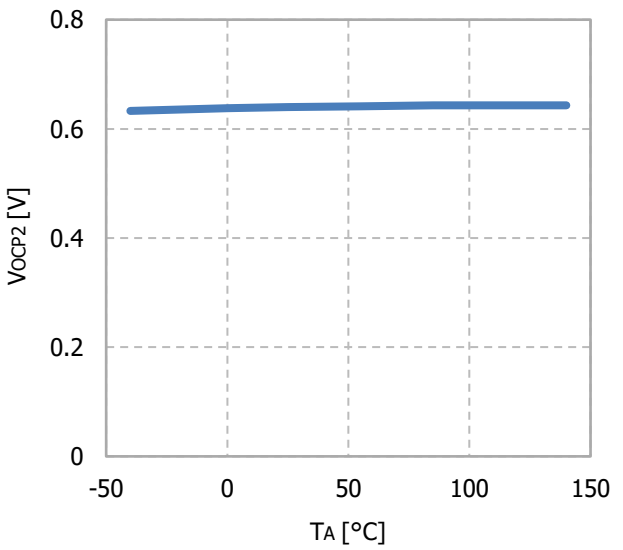
ソフトスタート時間　温度特性



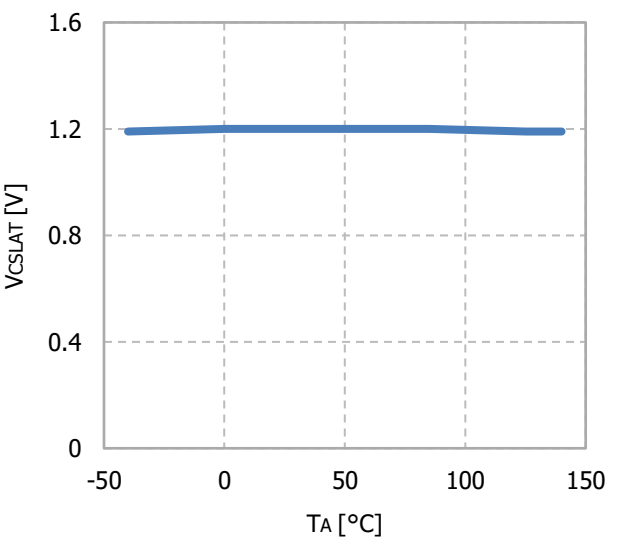
過電流検出電圧1　温度特性



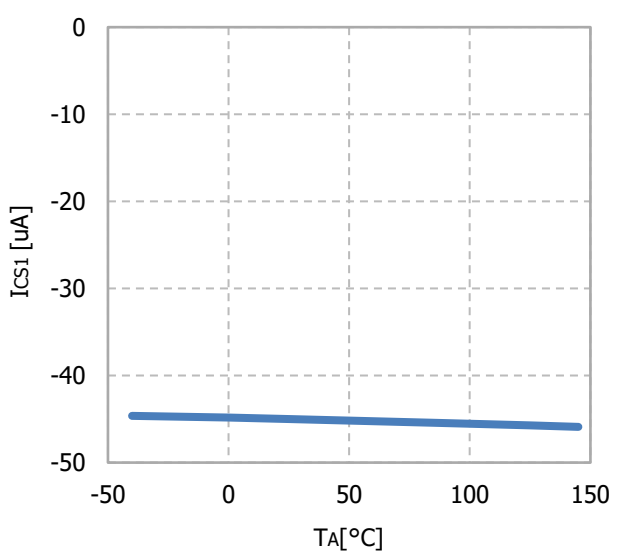
過電流検出電圧2　温度特性



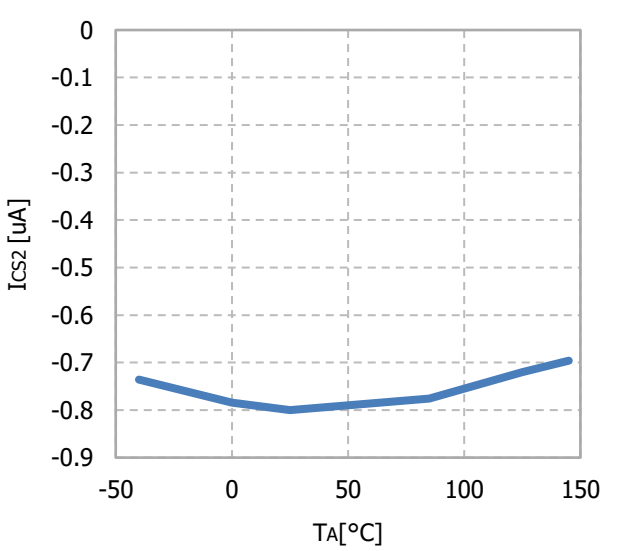
CSラッチ停止電圧　温度特性



CSソース電流1　温度特性

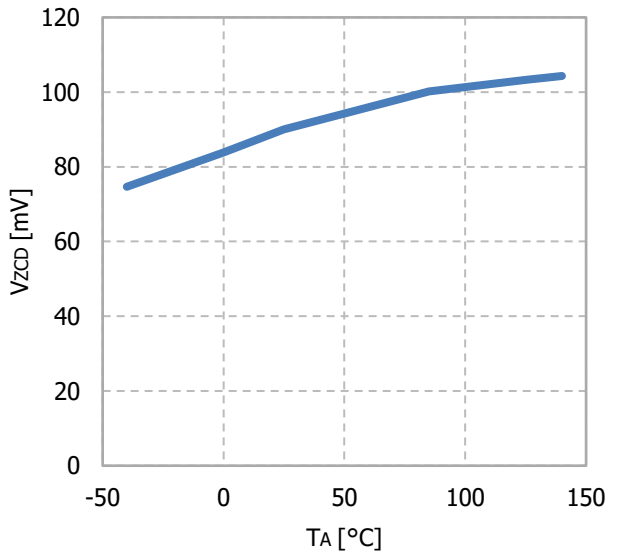


CSソース電流2　温度特性

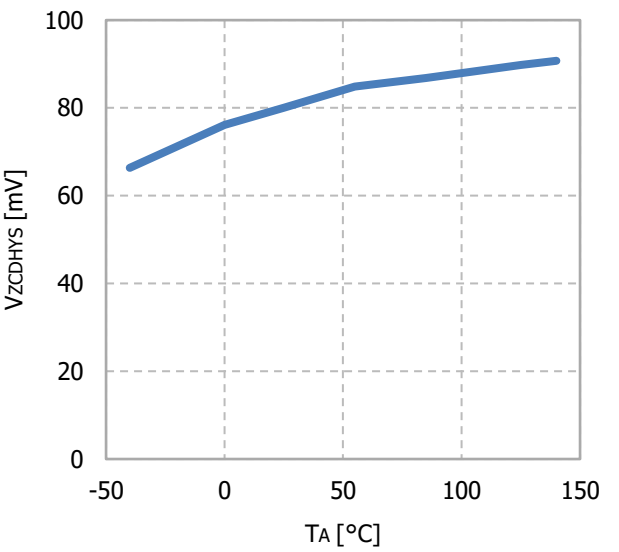


基本特性

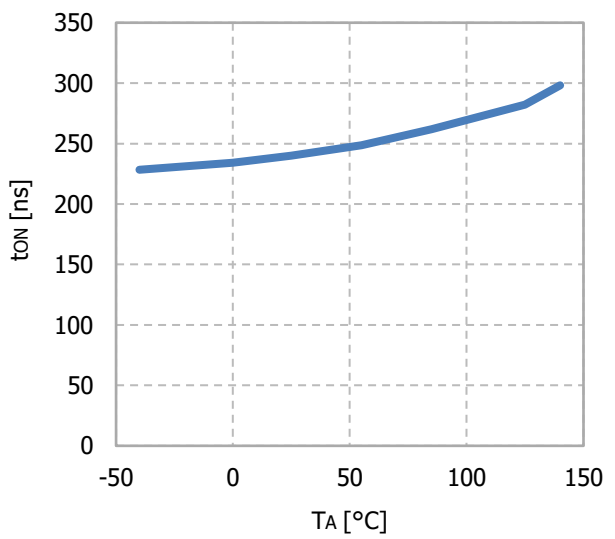
ゼロ電流検出電圧　温度特性



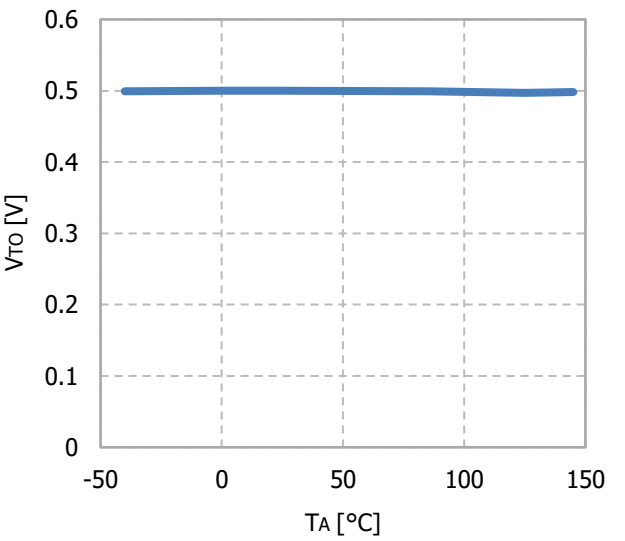
ゼロ電流検出ヒステリシス電圧　温度特性



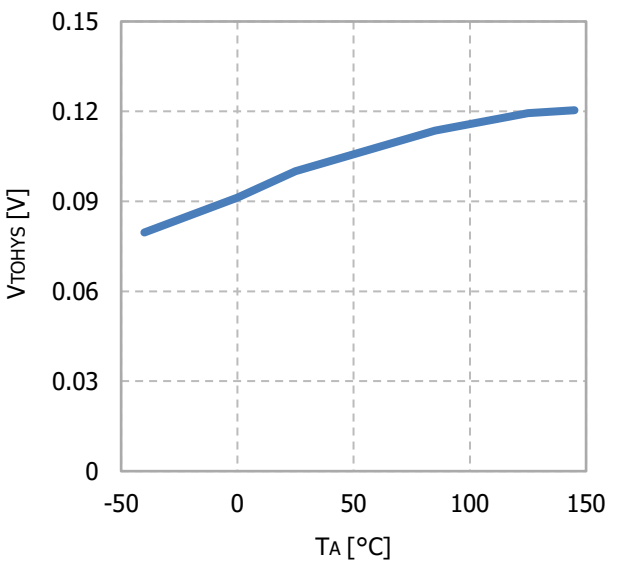
GATEターンオン遅延時間　温度特性



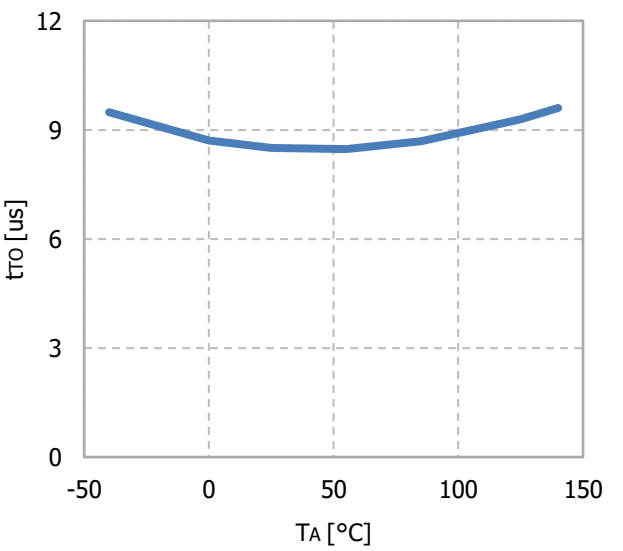
タイムアウト開始電圧　温度特性



タイムアウトヒステリシス電圧　温度特性

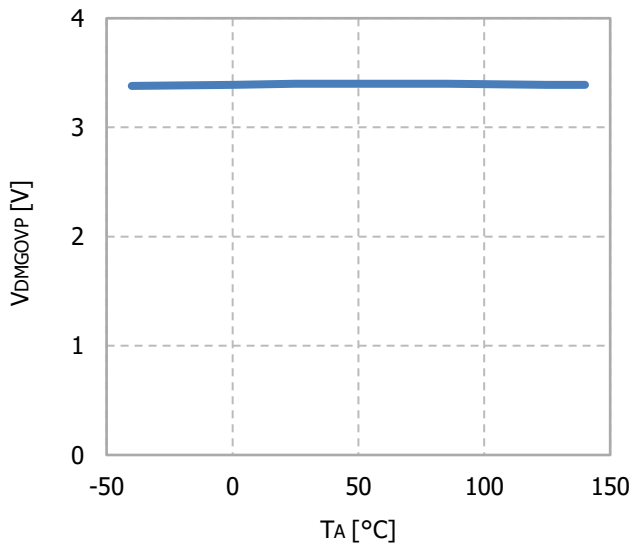


タイムアウト時間　温度特性

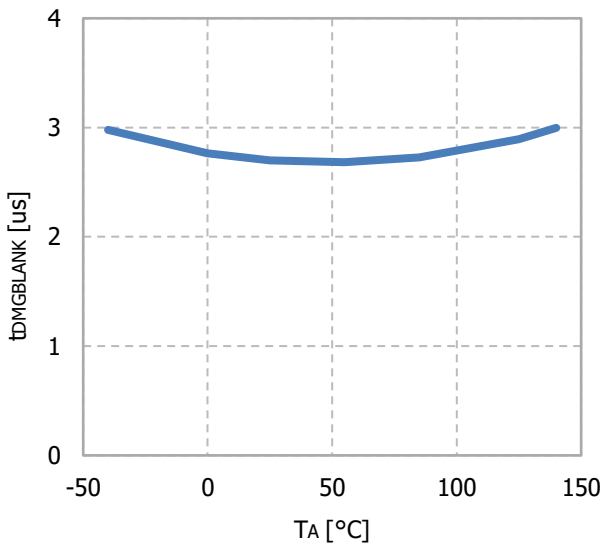


基本特性

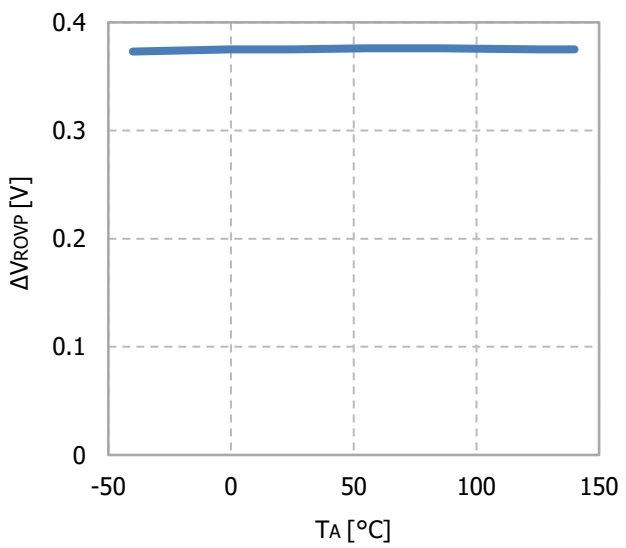
DMG固定過電圧検出電圧　温度特性



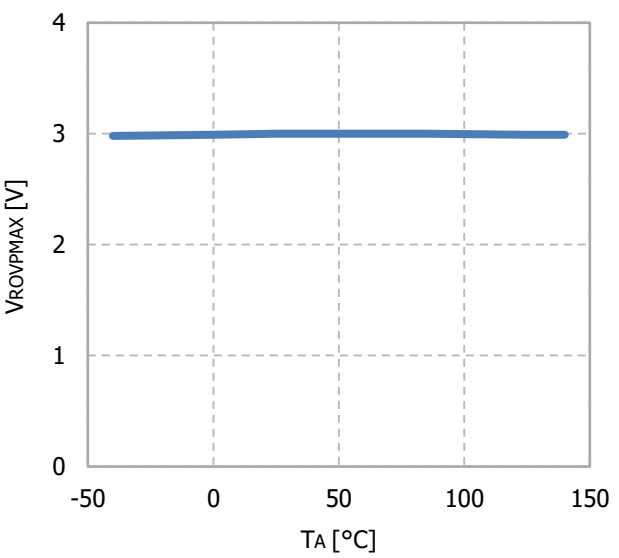
DMG過電圧検出ブランキング時間　温度特性



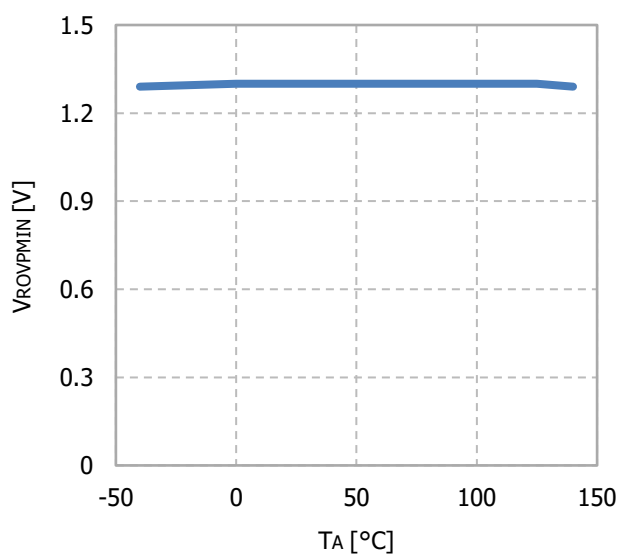
ループオープン時DMG相対過電圧　温度特性



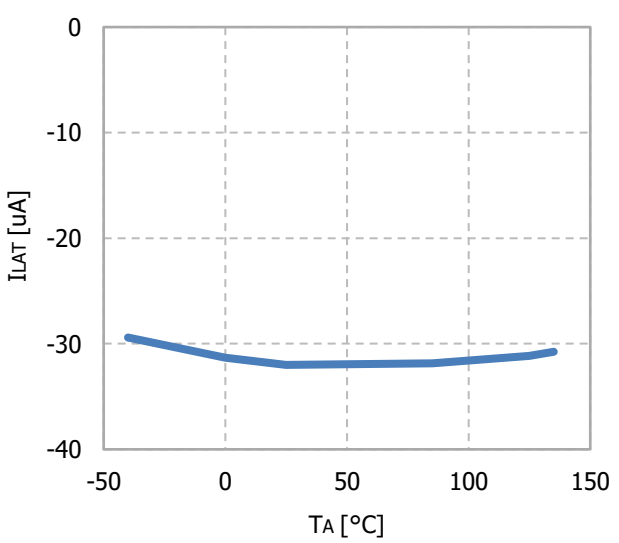
ループオープン時DMG上限過電圧　温度特性



ループオープン時DMG下限過電圧　温度特性

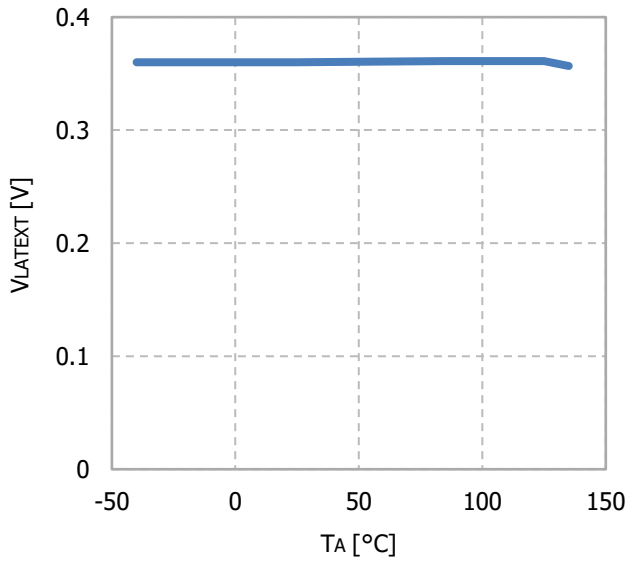


LATソース電流　温度特性

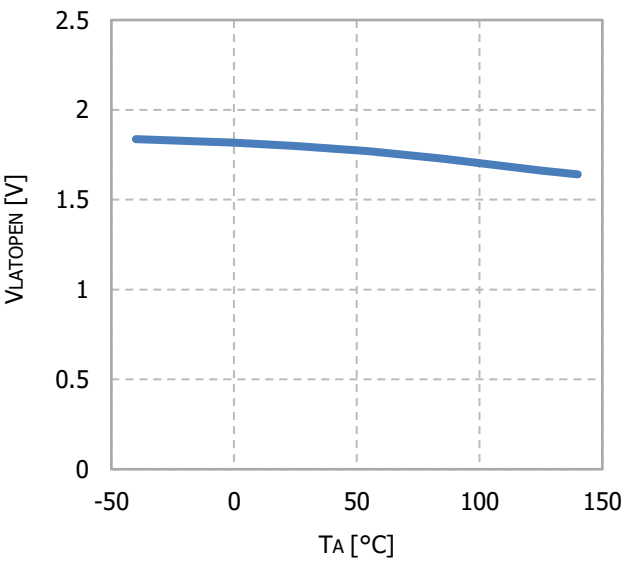


基本特性

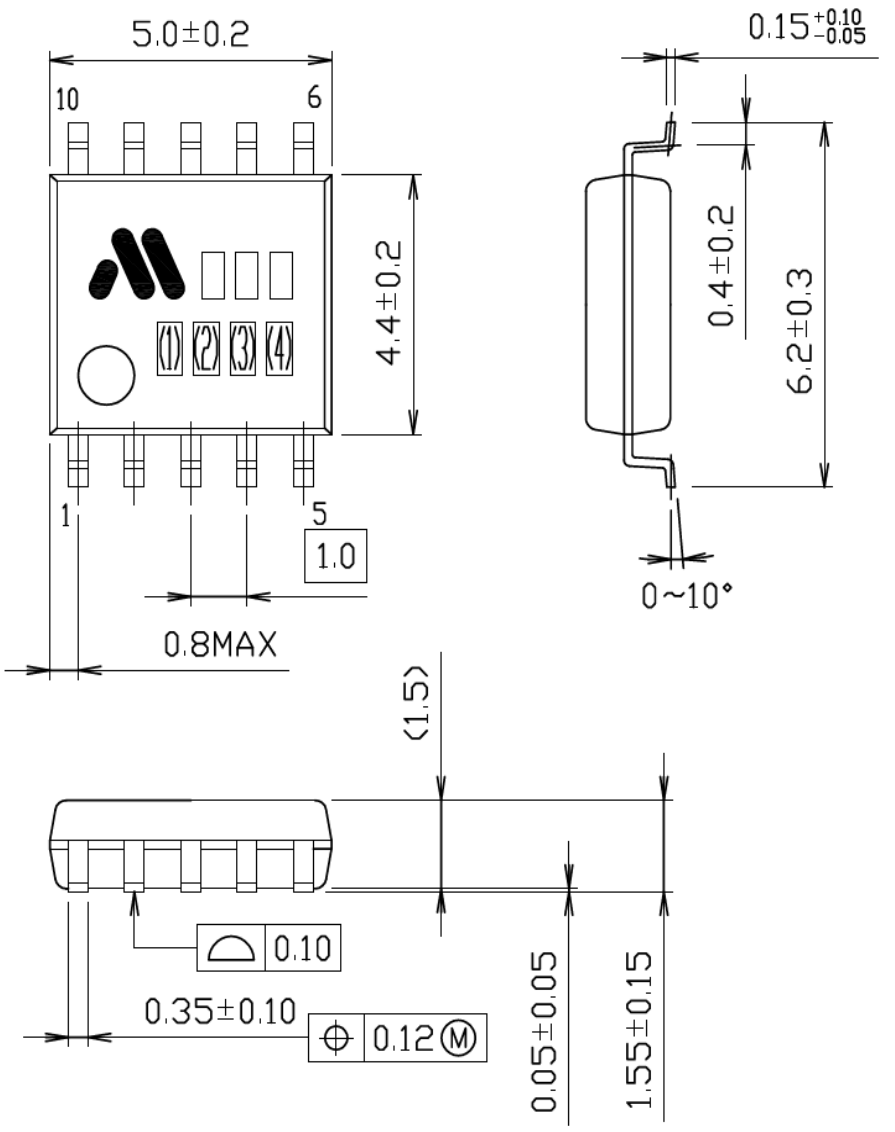
外部ラッチ停止電圧　温度特性



LAT端子オープン時電圧　温度特性



外形図

パッケージ：SOP-10A

UNIT	mm