MITSUMI

電源バックアップ用スーパーキャパシタ充放電制御 IC

MM4039XR

概要

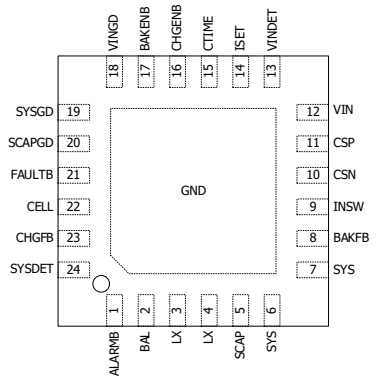
3.3V 系および 5V 系のシステムに対応した電源バックアップ用スーパーキャパシタ充放電制御 IC です。
入力電源からシステムに電力供給しつつスーパーキャパシタを充電し、入力電源喪失時には、スーパーキャパシタからシステムに電力供給するバックアップ動作へシームレスに切り替え、マイコンやメモリなどを適切にクローズ処理する時間を提供します。

用途

監視カメラ，産業用 IoT 機器，業務用ハンディターミナル
キャパシタ UPS　他

パッケージ

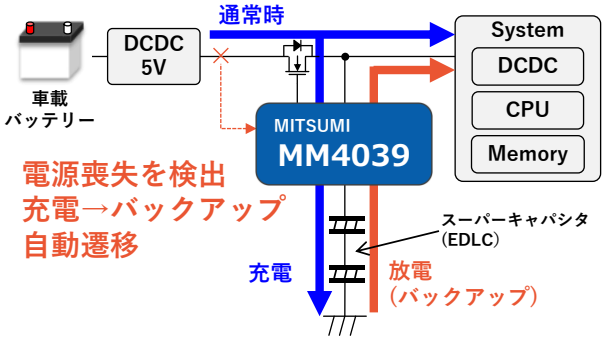
SQFN-24A (4.0mm x 4.0mm x 0.75mm)



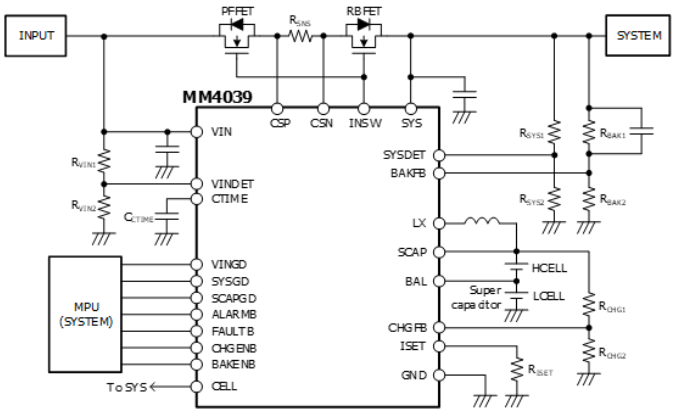
特長

1. スーパーキャパシタを用いた電源バックアップ構成を容易に実現
2. スーパーキャパシタ 2 直用 セルバランス機能内蔵
3. 入力ロードスイッチ駆動用チャージポンプ内蔵
4. システム電力供給を優先する入力電流分配機能(IINDPM 機能)
5. 入力過電圧保護付き 13V 高耐圧入力対応
6. 入力過電流保護機能
7. 小型パッケージ採用（4.0mm x 4.0mm x 0.75mm）
8. 動作温度範囲　Ta=-40～105℃

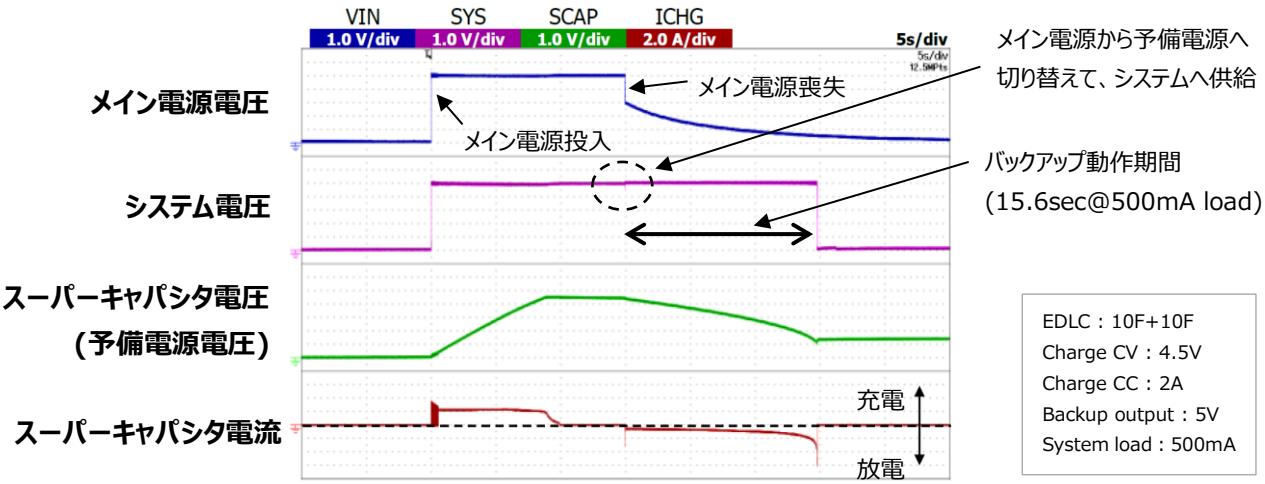
使用例（ドライブレコーダー）



応用回路例

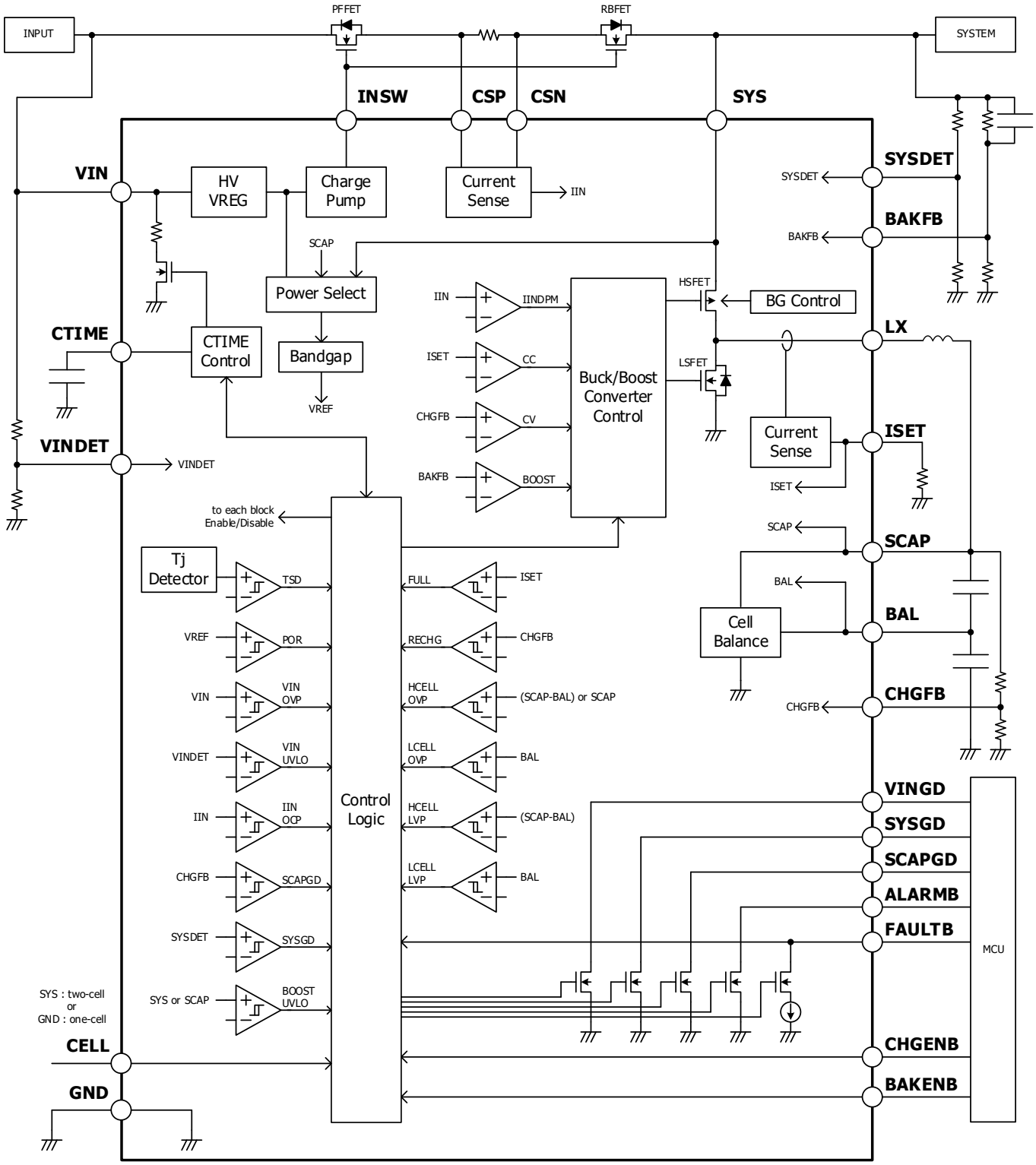


代表特性

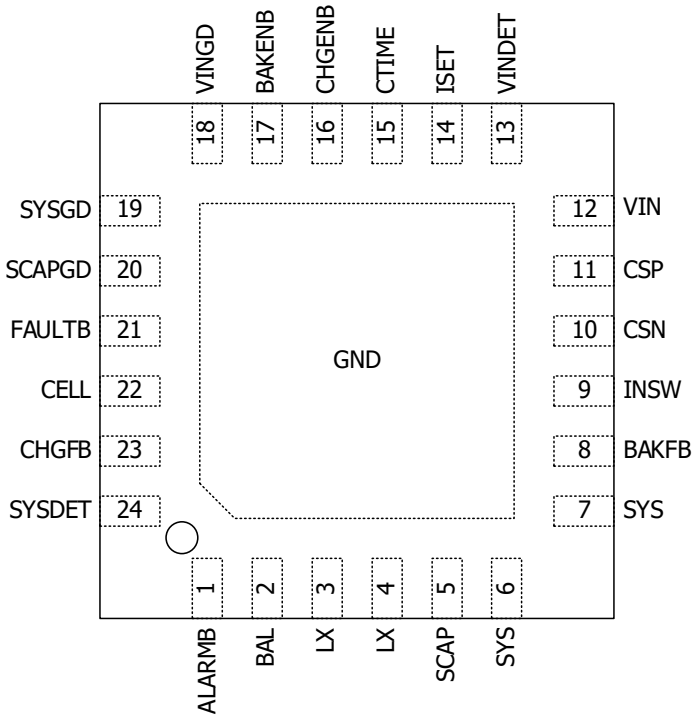


■ 本リーフレットに記載の会社名・社名ロゴ・商品名・製品名・サービス名等は、各社・各団体の商標または登録商標です。
■ 記載された製品は改良などにより、外観及び記載事項の一部を予告なく変更することがあります。
■ 記載内容は実際にご注文される時点での個別の製品の仕様を保証するものではありませんので、ご使用にあたりましては、必ず製品仕様書・製品規格をご請求の上、確認して頂きますようお願い致します。

1. ブロック図


INPUT
PFFET
RBFET
SYSTEM
INSW
CSP
CSN
SYS
VIN
HV VREG
Charge Pump
Current Sense
IIN
SYSDET
BAKFB
SCAP
Power Select
Bandgap
VREF
CTIME
CTIME Control
VINDET
IIN
IINDPM
ISET
CC
CHGFB
CV
BAKFB
BOOST
Buck/Boost Converter Control
HSFET
LSFET
BG Control
LX
Current Sense
ISET
to each block Enable/Disable
Tj Detector
TSD
VREF
POR
VIN
VIN OVP
VINDET
VIN UVLO
IIN
IIN OCP
CHGFB
SCAPGD
SYSDET
SYSGD
SYS or SCAP
BOOST UVLO
Control Logic
FULL
RECHG
HCELL OVP
LCELL OVP
HCELL LVP
LCELL LVP
(SCAP-BAL) or SCAP
BAL
(SCAP-BAL)
Cell Balance
VINGD
SYSGD
SCAPGD
ALARMB
FAULTB
MCU
CHGENB
BAKENB
SYS : two-cell
or
GND : one-cell
CELL
GND

2. 端子配置図



(TOP VIEW)

3. 端子説明

端子番号	ピン名称	端子説明
1	ALARMB	システム保護機能インジケータ。NMOSオープンドレイン出力です。通常時は"Hi-Z"、保護動作時は"Low"になります。詳細は、15ページの8-7-2を参照してください。
2	BAL	セルバランス端子。CELL ＝ "H"時(2直選択時)は、2つのスーパーキャパシタの中点を接続します。CELL ＝ "L"時(1直選択時)は、オープンもしくはGNDに接続します。
3,4	LX	DCDCコンバータ用インダクタ接続端子。
5	SCAP	スーパーキャパシタ接続端子。スーパーキャパシタの＋側を接続します。
6,7	SYS	システム接続端子。充電モード時は、充電用の電源入力端子になります。バックアップモード時は、システム用電源出力端子になります。
8	BAKFB	バックアップ昇圧DCDCコンバータ用フィードバック端子。対SYSに抵抗R_{BAK1}、対GNDに抵抗R_{BAK2}を接続します。詳細は、14ページの8-4を参照してください。
9	INSW	入力ロードスイッチ駆動用チャージポンプ出力端子。外付けNchFETのゲートに接続します。
10	CSN	入力電流センスー端子。対CSPにセンス抵抗R_{SNS}を接続します。詳細は、13ページの8-3-1、15ページの8-7-2を参照してください。
11	CSP	入力電流センス＋端子。対CSNにセンス抵抗R_{SNS}を接続します。詳細は、13ページの8-3-1、15ページの8-7-2を参照してください。
12	VIN	入力電源接続端子。
13	VINDET	入力電源検出端子。対VINに抵抗R_{VIN1}、対GNDに抵抗R_{VIN2}を接続します。詳細は、13ページの8-2、15ページの8-6-1を参照してください。
14	ISET	充電電流設定端子。対GNDに抵抗R_{ISET}を接続します。詳細は、13ページの8-3-1を参照してください。

端子番号	ピン名称	端子説明
15	CTIME	モード切り替え不感時間設定端子。対GNDに容量C_{CTIME}を接続します。詳細は、14ページの8-4を参照してください。
16	CHGENB	アクティブ・ローの充電動作イネーブル端子。"H/L"入力。
17	BAKENB	アクティブ・ローのバックアップ動作イネーブル端子。"H/L"入力。
18	VINGD	VINDET電圧インジケータ。NMOSオープンドレイン出力です。詳細は、15ページの8-6-1を参照してください。
19	SYSGD	SYSDET電圧インジケータ。NMOSオープンドレイン出力です。詳細は、15ページの8-6-2を参照してください。
20	SCAPGD	CHGFB電圧インジケータ。NMOSオープンドレイン出力です。詳細は、15ページの8-6-3を参照してください。
21	FAULTB	スーパーキャパシタ保護インジケータ。詳細は、15ページの8-7-1を参照してください。
22	CELL	スーパーキャパシタ1直/2直選択端子。"H/L"入力。詳細は、13ページの8-1を参照してください。
23	CHGFB	充電降圧DCDCコンバータ用フィードバック端子。対SCAPに抵抗R_{CHG1}、対GNDに抵抗R_{CHG2}を接続します。詳細は、13ページの8-3-1を参照してください。
24	SYSDET	システム電圧検出端子。対SYSに抵抗R_{SYS1}、対GNDに抵抗R_{SYS2}を接続します。詳細は、15ページの8-6-2を参照してください。
Exposed pad	GND	グランド端子。放熱用PADを兼ねます。基板グランドプレーンへの接続を推奨します。

4. 絶対最大定格

(特記なき場合 ：Ta = 25°C)

項目		記号	最小	最大	単位
保存温度		Tstg	-55	150	°C
接合温度		Tj_{MAX}	-40	150	°C
入力電圧	ALARMB, VIN	Vin_{MAX1}	-0.3	13	V
	上記以外	Vin_{MAX2}	-0.3	6	V
シンク電流	ALARMB, VINGD, SYSGD, SCAPGD	$Isink_{MAX}$	-	15	mA
許容損失	基板実装時(*1)	Pd	-	2.5	W

(*1) 基板サイズ ： 70 mm × 70 mm × 0.8 mm　材質 ： ガラスエポキシ　層数 ： 4 層　銅配線率 ： 90%

5. 推奨動作範囲

(特記なき場合 ：Ta = 25°C)

項目		記号	最小	最大	単位
動作周囲温度(*2)		Topr	-40	105	°C
接合温度		Tj	-40	125	°C
入力電圧	VIN	V_{VIN}	3	5.6	V
出力電流	降圧 DCDC (充電電流)	I_{OUT1}	-	2.5	A
	昇圧 DCDC (バックアップ電流)	I_{OUT2}	-	2.5	A
ISET 抵抗		R_{ISET}	0.96	4.8	kΩ

(*2) 基板サイズ ： 70 mm × 70 mm × 0.8 mm　材質 ： ガラスエポキシ　層数 ： 4 層　銅配線率 ： 90%

6. 電気的特性

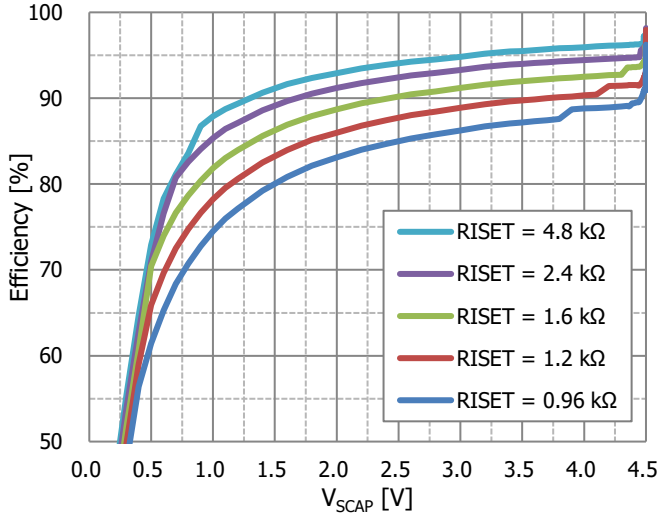
(特記なき場合 ：V_{VIN} = 5 V, V_{SCAP} = 2.5 V, Ta = 25°C)

項目	記号	条件	最小	標準	最大	単位
消費電流						
パワーオンリセット	V_{POR}	(The higher voltage of V_{VIN} and V_{SYS} and V_{SCAP}) rising	2.5	2.6	2.7	V
充電モード時 消費電流	I_{VIN1}	VIN pin, V_{VIN} = 5 V, CELL = "H", charging terminated	-	120	200	μA
	I_{SYS1}	SYS pin, V_{VIN} = 5 V, V_{SYS} = 5 V, CELL = "H", charging terminated, BAKENB = "L"	-	95	160	μA
	I_{SYS2}	SYS pin, V_{VIN} = 5 V, V_{SYS} = 5 V, CELL = "H", charging terminated, BAKENB = "H"	-	5	10	μA
	I_{SCAP1}	SCAP pin, V_{VIN} = 5 V, V_{SCAP} = 4.5 V, CELL = "H", charging terminated	-	2.5	5	μA
バックアップモード時 消費電流	I_{SYS3}	SYS pin, V_{VIN} = 0 V, V_{SCAP} = 4.5 V, CELL = "H", converter not switching	-	65	110	μA
	I_{SCAP2}	SCAP pin, V_{VIN} = 0 V, V_{SCAP} = 4.5 V, CELL = "H", converter not switching	-	1	2	μA
シャットダウンモード時 消費電流	I_{VIN2}	VIN pin, V_{VIN} = 5 V, V_{SCAP} = 4.5 V, CHGENB = BAKENB = CELL = "H"	-	40	60	μA
	I_{SCAP3}	SCAP pin, V_{VIN} = 5 V, V_{SCAP} = 4.5 V, CHGENB = BAKENB = CELL = "H"	-	3.5	7	μA
シャットダウンモード時 放電電流	I_{CS}	CSP pin + CSN pin, V_{CSP} = V_{CSN} = 5 V, CHGENB = BAKENB = CELL = "H"	-	10	20	mA
充電モード(降圧スイッチング)						
入力電流制限時電圧	V_{IINDPM}	V_{CSP} - V_{CSN}	18.8	20	21.2	mV
CHGFB 制御電圧	$V_{FB(CHG)}$		788.5	800	811.5	mV
CHGFB 入力リーク電流	$I_{FB(CHG)}$		-40	-	40	nA
充電制御電圧 設定範囲	V_{REG_RNG}		2	-	4.5	V
充電電流設定範囲	I_{CHG_RNG}		0.5	-	2.5	A
充電電流計算式	I_{CHG}	V_{SCAP} = 2.8 V	2400 / R_{ISET}			A
充電電流精度 1 (% of setting)	I_{CHG_ACC1}	V_{SCAP} = 2.8 V, R_{ISET} < 2 kΩ	-5	-	+5	%
	I_{CHG_ACC2}	V_{SCAP} = 2.8 V, R_{ISET} ≥ 2 kΩ	-7.5	-	+7.5	%
充電電流精度 2 (offset)	I_{CHG_OFFSET}	V_{SCAP} = 2.8 V ex) when R_{ISET} < 2 kΩ Min. : -5% -40 mA Max. : +5% +40 mA	-40	-	40	mA
ISET 制御電圧	$V_{ISET(CHG)}$	V_{ISET} when charging with I_{CHG}	-	800	-	mV
満充電検出電圧	V_{EOC}	When detect V_{ISET} < V_{EOC} , full charge is determined.	-	100	-	mV
満充電検出デグリッチ時間	t_{EOC}		-	5	-	ms
再充電検出電圧	V_{RECHG}	V_{CHGFB} falling, As Percentage to $V_{FB(CHG)}$	96.25	97.5	98.75	%
再充電検出デグリッチ時間	t_{RECHG}		-	5	-	ms
セルバランス 制御電圧	V_{BALV}		-50	V_{SCAP} × 0.5	+50	mV
セルバランス ソース電流	$I_{BALSOURCE}$	V_{SCAP} = 4.5 V, V_{BAL} = V_{BALV} - 0.1 V	-	50	-	mA
セルバランス シンク電流	$I_{BALSINK}$	V_{SCAP} = 4.5 V, V_{BAL} = V_{BALV} + 0.1 V	-	50	-	mA
SYS-SCAP 電位差 UVLO	$V_{UVLO(CHG)}$	(V_{SYS} - V_{SCAP}) falling	10	50	90	mV
SYS-SCAP 電位差 UVLO ヒステリシス	$V_{UVLO(CHG)_HYS}$	(V_{SYS} - V_{SCAP}) rising	100	150	200	mV
充電時スイッチング周波数	$f_{LX(CHG)}$		2	2.25	2.5	MHz
充電時 HSFET ON 抵抗	$R_{HS(CHG)}$		-	135	-	mΩ
充電時 LSFET ON 抵抗	$R_{LS(CHG)}$		-	55	-	mΩ
充電過電流検出電流	$I_{OCP(CHG)}$		3	4.5	-	A

項目	記号	条件	最小	標準	最大	単位
充電過電圧検出電圧	$V_{SCAPOVP}$	(V_{SCAP} - V_{BAL}) rising or V_{BAL} rising, CELL = "H" V_{SCAP} rising, CELL = "L"	2.6	2.7	2.8	V
充電過電圧検出電圧ヒステリシス	$V_{SCAPOVP_HYS}$		-	60	-	mV
バックアップモード(昇圧スイッチング)						
BAKFB 制御電圧	$V_{FB(BAK)}$		781	800	819	mV
BAKFB 入力リーク電流	$I_{FB(BAK)}$		-40	-	40	nA
バックアップ出力電圧 設定範囲	V_{BAK_RNG}		2.7	-	5	V
バックアップ時 UVLO	$V_{UVLO(BAK)}$	(The higher voltage of V_{SYS} and V_{SCAP}) falling	2.35	2.45	2.55	V
バックアップ時 UVLO ヒステリシス	$V_{UVLO(BAK)_HYS}$		-	0.15	-	V
バックアップ時スイッチング周波数	$f_{LX(BAK)}$		1	1.125	1.25	MHz
バックアップ時 HSFET ON 抵抗	$R_{HS(BAK)}$		-	55	-	mΩ
バックアップ時 LSFET ON 抵抗	$R_{LS(BAK)}$		-	55	-	mΩ
バックアップ過電流検出電流	$I_{OCP(BAK)}$		5.5	6.5	7.5	A
バックアップ出力 過電圧検出電圧	V_{SYSOVP}	V_{SYS} rising	5.3	5.5	5.7	V
バックアップ出力 過電圧検出電圧ヒステリシス	V_{SYSOVP_HYS}		-	0.1	-	V
バックアップ入力 低電圧検出電圧	$V_{SCAPLVP}$	(V_{SCAP} - V_{BAL}) falling or V_{BAL} falling, CELL = "H"	0	60	-	mV
バックアップ入力 低電圧検出電圧ヒステリシス	$V_{SCAPLVP_HYS}$		-	50	-	mV
モード切り替え不感時間	t_{CTIME}	C_{CTIME} = 1 nF	-	1.9	-	ms
VIN プルダウン抵抗	$R_{VINPULL}$	V_{VIN} = 5 V in mode switching dead time	-	150	-	Ω
電圧検出コンパレータ						
VINDET 検出電圧	$V_{VINGDDET}$	V_{VINDET} falling	945	960	975	mV
VINDET 検出電圧ヒステリシス	$V_{VINGDDET_HYS}$		-	40	-	mV
VINDET 入力電流	I_{VINDET}		-40	-	40	nA
SYSGD 検出電圧	$V_{SYSGDDET}$	V_{SYSDET} rising	740	760	780	mV
SYSGD 検出電圧ヒステリシス	$V_{SYSGDDET_HYS}$		-	20	-	mV
SYSGD 検出デグリッチ時間	t_{SYSDET}		-	100	-	μs
SYSDET 入力リーク電流	I_{SYSDET}		-40	-	40	nA
SCAPGD 検出電圧	$V_{SCAPDET}$	V_{CHGFB} rising, As Percentage to $V_{FB(CHG)}$	91.25	92.5	93.75	%
SCAPGD 検出電圧ヒステリシス	$V_{SCAPDET_HYS}$		-	2.5	-	%
SCAPGD 検出デグリッチ時間	$t_{SCAPDET}$		-	100	-	μs
外付け FET 用チャージポンプ						
INSW 出力電圧	$V_{INSWOUT}$		V_{VIN} × 1.77	V_{VIN} × 1.88	V_{VIN} × 1.99	V
INSW 電流能力	I_{INSW}	V_{INSW} = $V_{INSWOUT}$ × 0.9	-	5	-	μA
入力過電圧保護						
入力 OVP 電圧	V_{INOVP}	V_{VIN} rising	6.0	6.3	6.6	V
入力 OVP 解除電圧	V_{INOVP_REL}	V_{VIN} falling	5.6	5.7	5.8	V
入力過電流保護						
入力 OCP 検出電圧	V_{INOCP}	(V_{CSP} - V_{CSN}) rising	30	40	50	mV
入力 OCP 検出デグリッチ時間	t_{INOCP}		-	5	-	ms
サーマルシャットダウン						
サーマルシャットダウン温度	T_{SHUT}	Temperature increasing	-	160	-	°C
サーマルシャットダウン温度ヒステリシス	T_{SHUT_HYS}		-	15	-	°C
ロジック入出力						
入力電圧 L	V_{ILO}	CELL pin, CHGENB pin, BAKENB pin, FAULTB pin	-	-	0.4	V

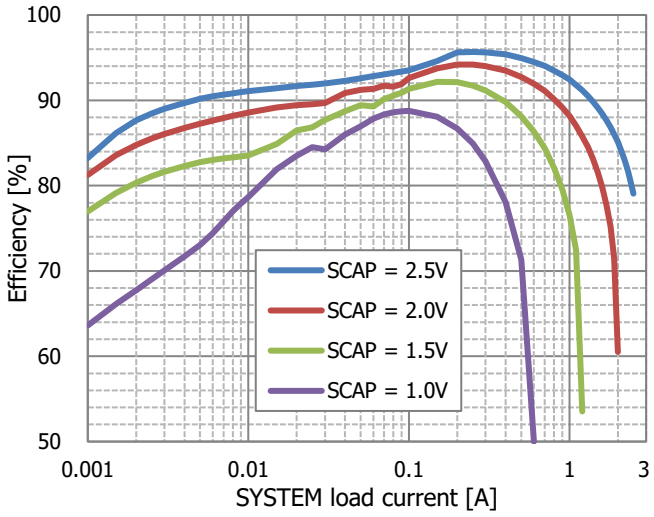
項目	記号	条件	最小	標準	最大	単位
入力電圧 H	V_{IHI}	CELL pin, CHGENB pin, BAKENB pin, FAULTB pin	1.3	-	-	V
シンク時電圧	V_{OL}	VINGD pin, SYSGD pin, SCAPGD pin, ALARMB pin at low, Sink current = 5 mA	-	-	0.4	V
入力リーク電流	I_{LEAK}	VINGD pin, SYSGD pin, SCAPGD pin, ALARMB pin, FAULTB pin at Hi-Z, Pin = 5 V	-	-	1	μA
FAULTB 端子プルダウン電流	$I_{PULLDOWN}$	V_{FAULTB} = 0.4 V	6	10	14	μA

7. 基本特性



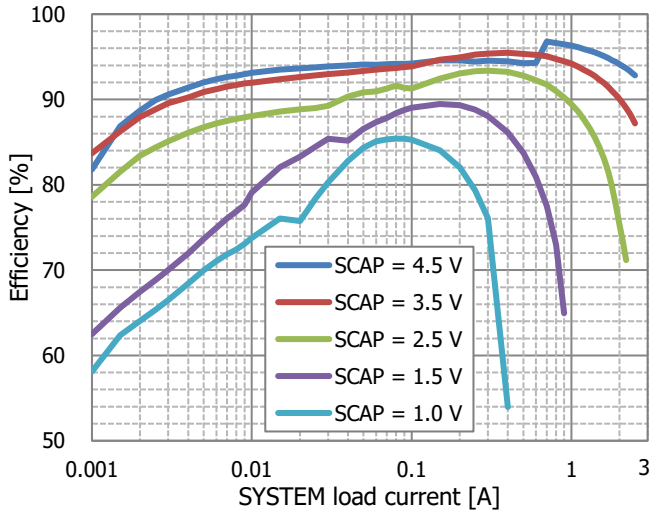
V_{VIN} = 5 V

Figure 1. Charging Efficiency vs. V_{SCAP}



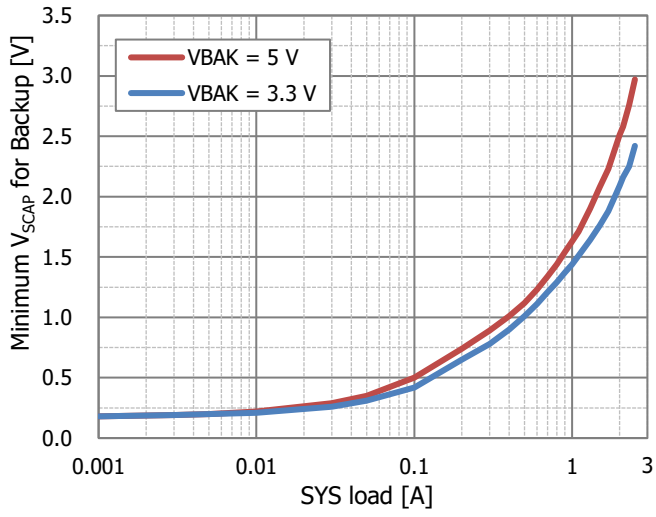
V_{BAK} = 3.3 V

Figure 2. Backup Efficiency vs. SYSTEM load 1



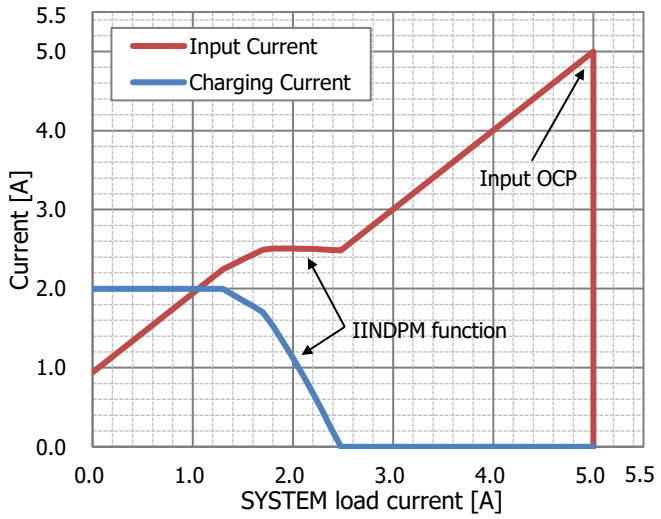
V_{BAK} = 5 V

Figure 3. Backup Efficiency vs. SYSTEM load 2



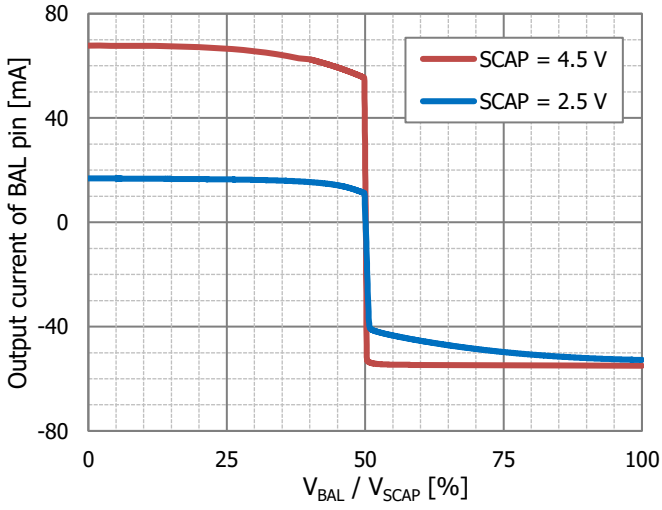
SYSDET = BAKFB, SYSGD falling

Figure 4. Minimum V_{SCAP} for Backup vs. SYSTEM load



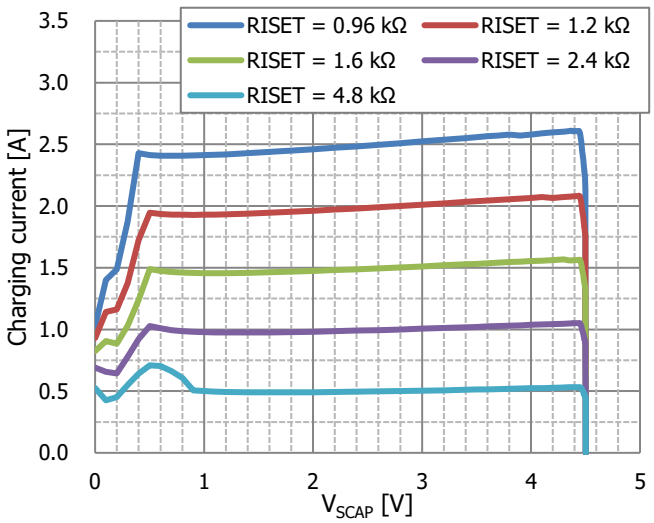
V_{VIN} = 5 V, V_{SCAP} = 2 V, R_{SNS} = 8 mΩ, R_{ISET} = 1.15 kΩ

Figure 5. IINDPM function and Input OCP



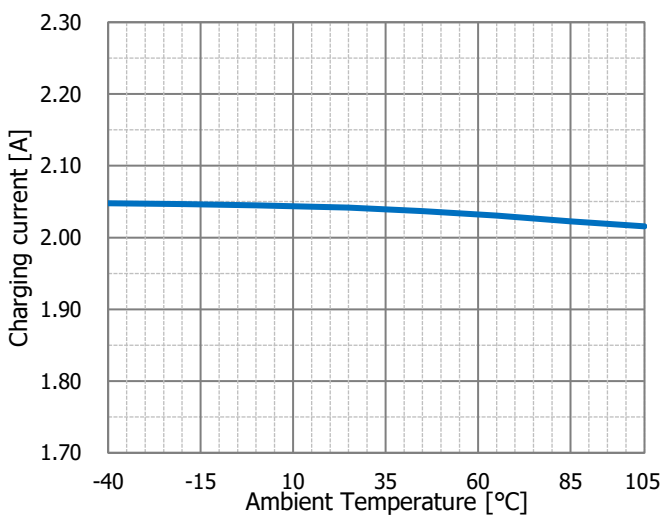
V_{VIN} = 5 V, CELL = "H"

Figure 6. Output current of BAL pin at Cell balance



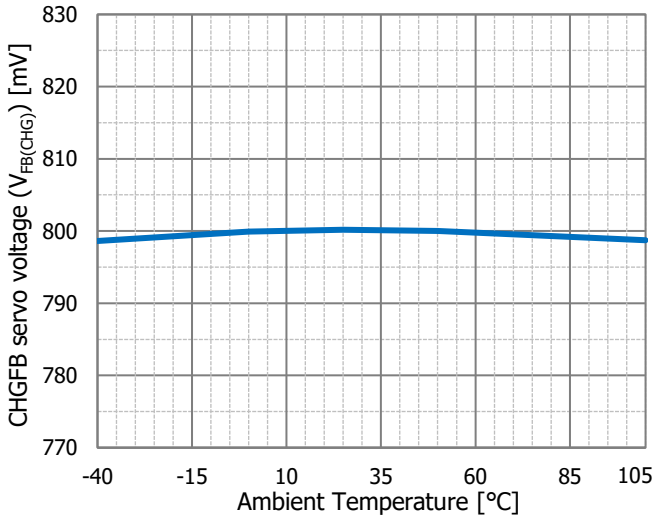
V_{VIN} = 5 V, V_{REG} = 4.5 V

Figure 7. Charging current vs. V_{SCAP}



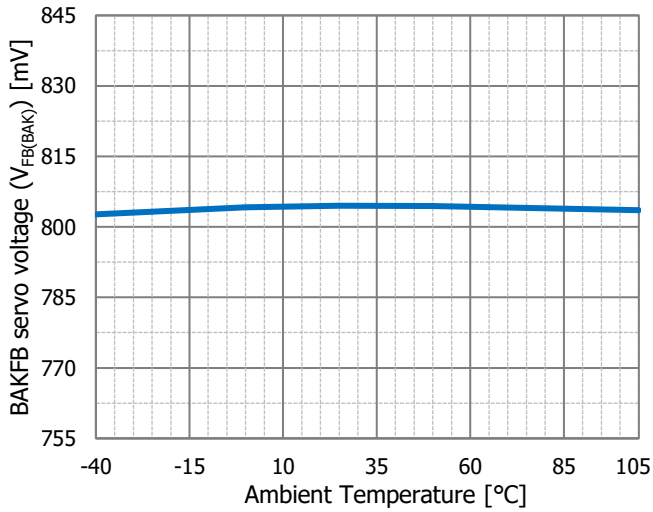
V_{VIN} = 5 V, V_{SCAP} = 2.8 V, R_{ISET} = 1 kΩ

Figure 8. Charging current vs. Ambient temp.



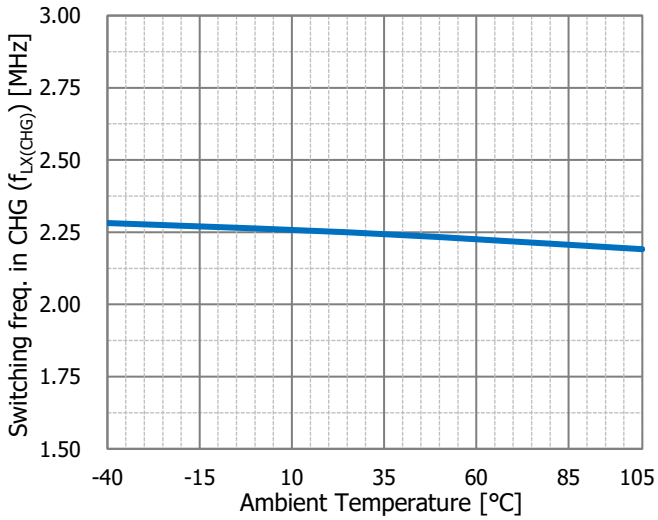
V_{VIN} = 5 V

Figure 9. CHGFB servo voltage vs. Ambient temp.



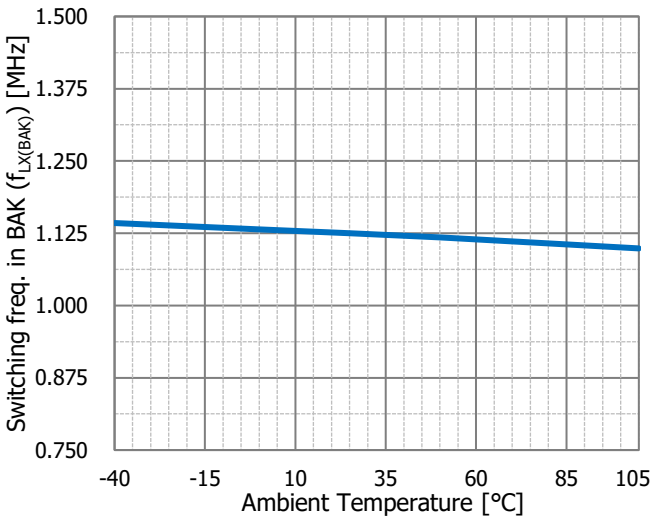
V_{BAK} = 5 V

Figure 10. BAKFB servo voltage vs. Ambient temp.



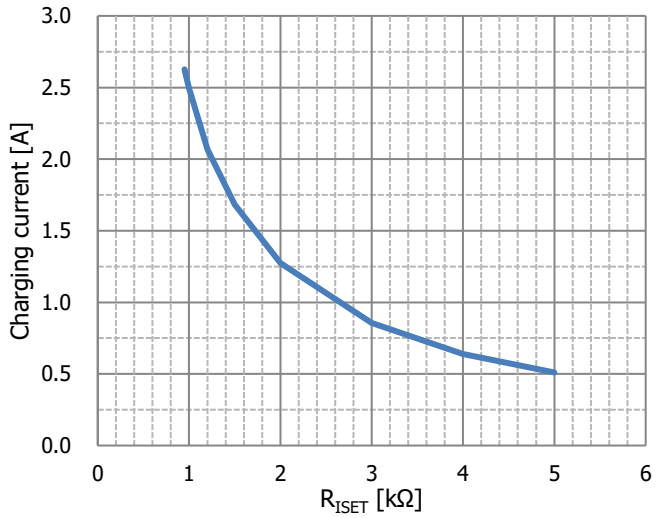
V_{VIN} = 5 V

Figure 11. Switching freq. in Charge vs. Ambient temp.



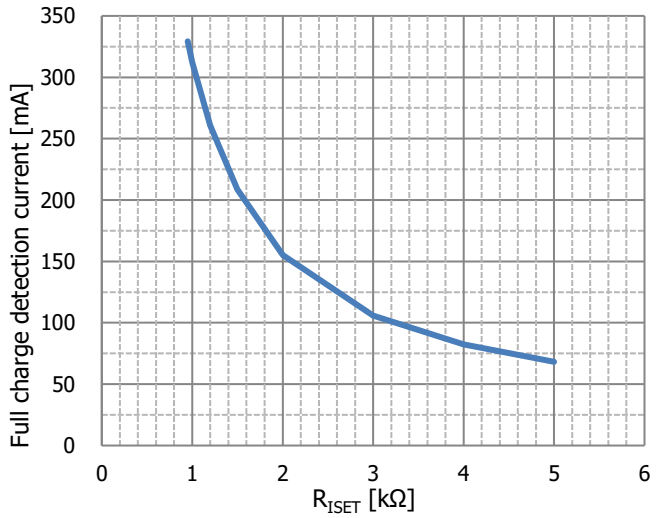
V_{BAK} = 5 V

Figure 12. Switching freq. in Backup vs. Ambient temp.



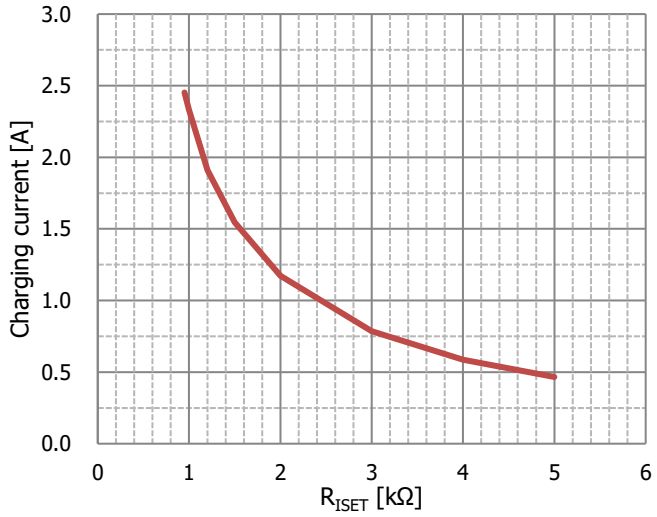
V_{VIN} = 5 V, V_{SCAP} = 4 V

Figure 13. Charging current vs. R_{ISET} 1



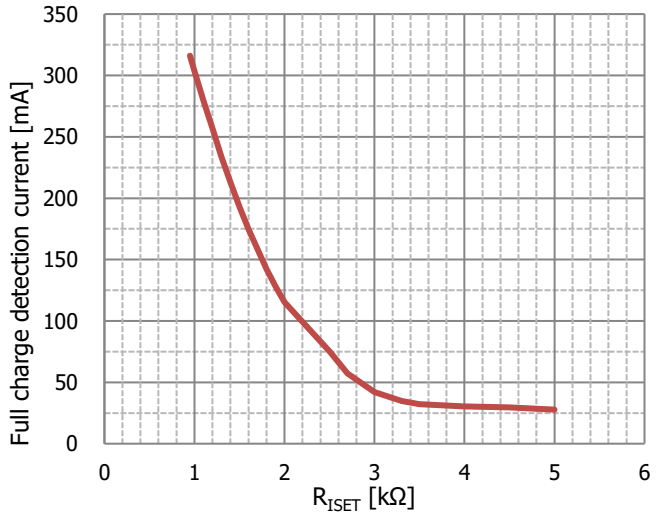
V_{VIN} = 5 V, V_{REG} = 4.5 V

Figure 14. Full charge detection current vs. R_{ISET} 1



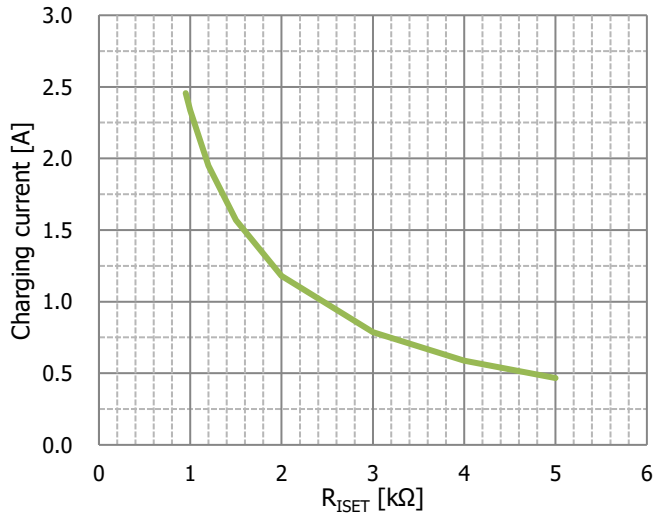
V_{VIN} = 5 V, V_{SCAP} = 2 V

Figure 15. Charging current vs. R_{ISET} 2



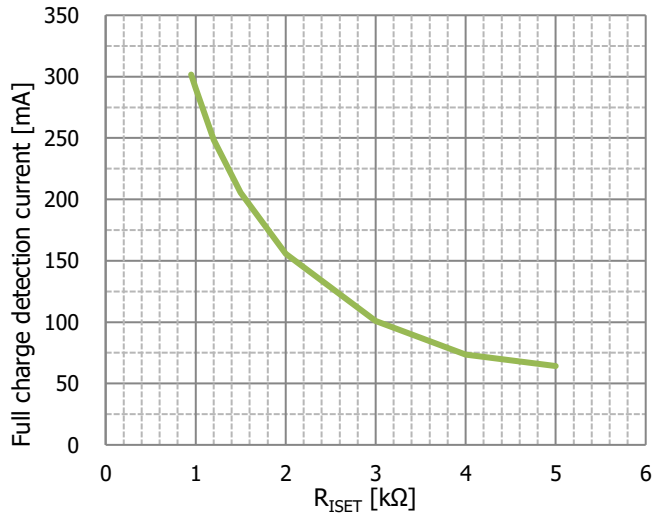
V_{VIN} = 5 V, V_{REG} = 2.5 V

Figure 16. Full charge detection current vs. R_{ISET} 2



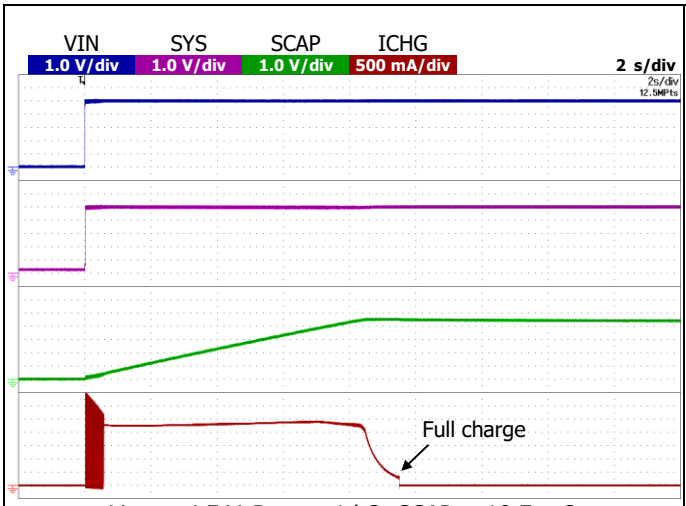
V_{VIN} = 3.3 V, V_{SCAP} = 2 V

Figure 17. Charging current vs. R_{ISET} 3



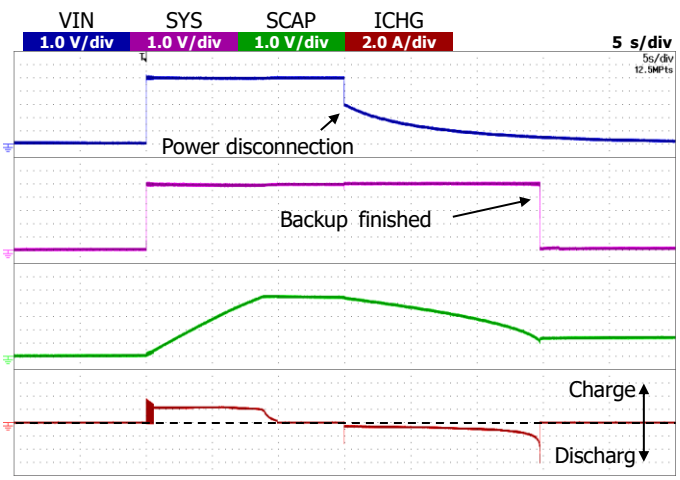
V_{VIN} = 3.3 V, V_{REG} = 2.5 V

Figure 18. Full charge detection current vs. R_{ISET} 3



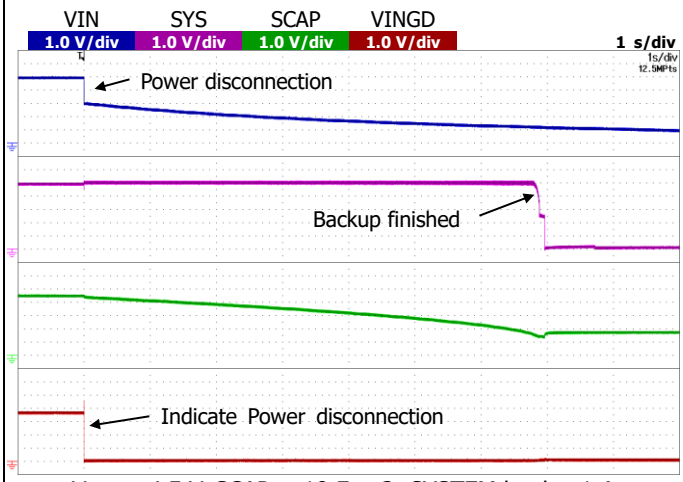
V_{REG} = 4.5 V, R_{ISET} = 1 kΩ, SCAP = 10 F × 2
V_{VIN} = OPEN to 5 V

Figure 19. Power on and Charging mode



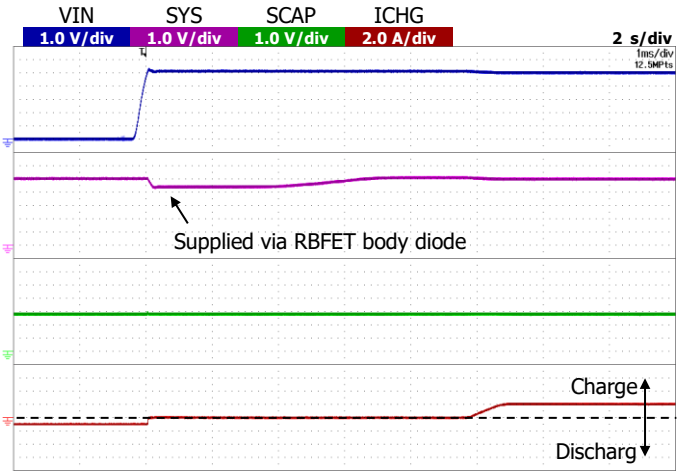
V_{REG} = 4.5 V, R_{ISET} = 1 kΩ, SCAP = 10 F × 2,
SYSTEM load = 500 mA, V_{VIN} = OPEN to 5 V to OPEN

Figure 20. Power on and disconnection



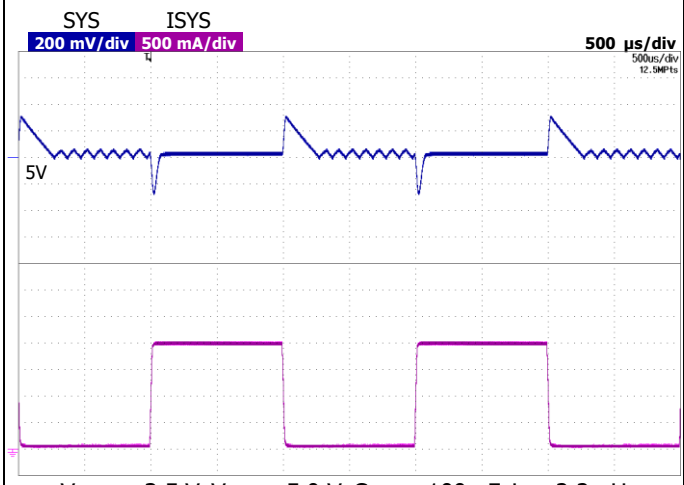
V_{REG} = 4.5 V, SCAP = 10 F × 2, SYSTEM load = 1 A
V_{VIN} = 5 V to OPEN

Figure 21. Power disconnection and Backup mode



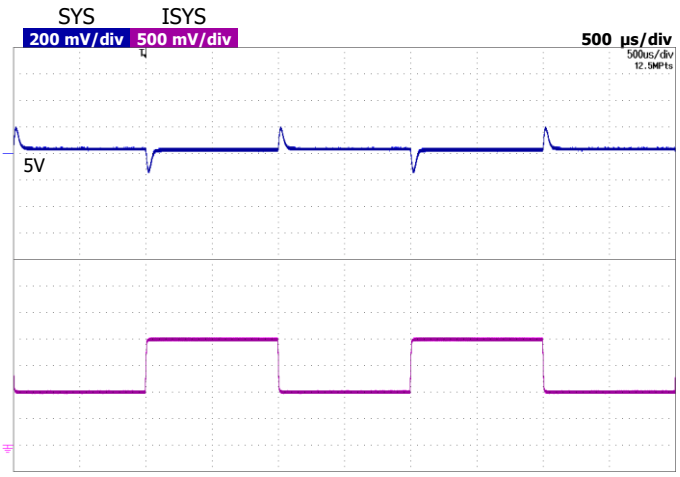
V_{SCAP} = 2.8 V, V_{BAK} = 5.0 V, without PFFET
V_{VIN} = OPEN to 5 V

Figure 22. Power connection during backup w/o PFFET



V_{SCAP} = 3.5 V, V_{BAK} = 5.0 V, C_{SYS} = 100 µF, L = 2.2 µH
SYSTEM load = 50 mA to 2 A to 50 mA

Figure 23. Transient response in Backup mode 1



V_{SCAP} = 3.5 V, V_{BAK} = 5.0 V, C_{SYS} = 100 µF, L = 2.2 µH
SYSTEM load = 1 A to 2 A to 1 A

Figure 24. Transient response in Backup mode 2

8. 機能説明

MM4039は、3.3 V系および5 V系のシステムに対応した電源バックアップ用スーパーキャパシタ充放電制御ICです。
入力電源からシステムに電力供給しつつスーパーキャパシタを充電し、入力電源喪失時には、スーパーキャパシタからシステムに電力供給するバックアップ動作へシームレスに切り替えます。入力ロードスイッチの外付けNchFETを駆動するチャージポンプ回路、充電降圧DCDCコンバータ、バックアップ昇圧DCDCコンバータを内蔵しており、容易に電源バックアップ回路を作ることが可能です。DCDCコンバータは、いずれも逆流防止付き同期整流型で、高効率です。スーパーキャパシタは1直/2直に対応し、2直時用のセルバランス機能も内蔵しています。

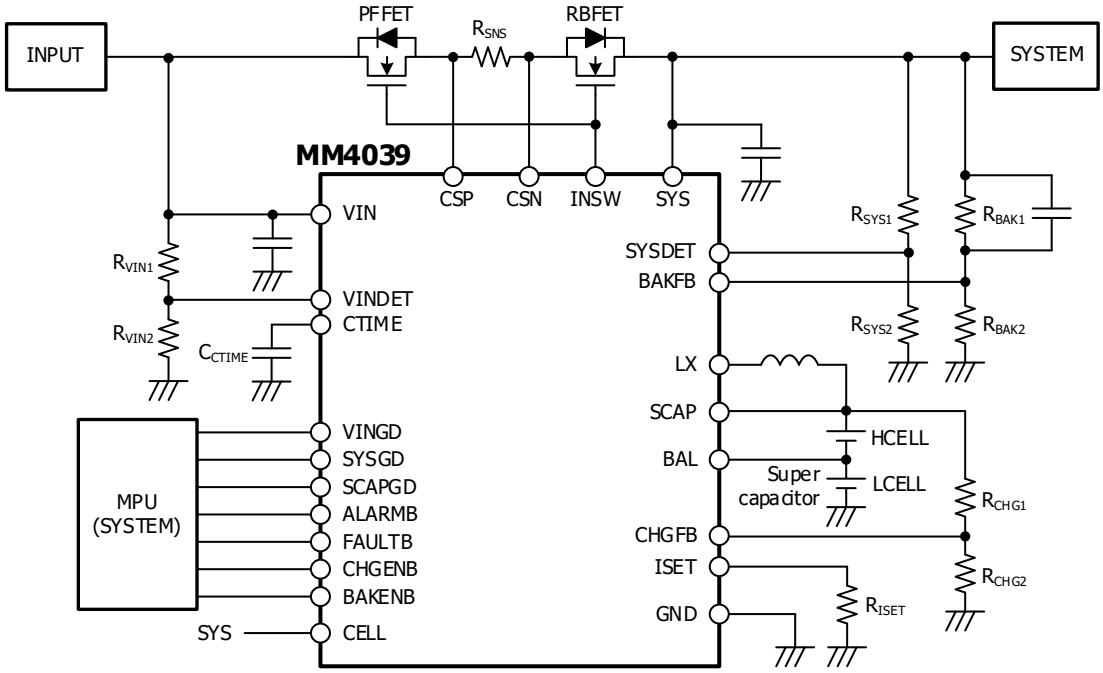


Figure 25. Typical circuit example

8-1. CELL 端子

MM4039は、スーパーキャパシタ1直/2直に対応しており、CELL端子で選択します。

- スーパーキャパシタ1直の場合 ：CELL端子をGNDに接続し、CELL = "L"で使用します。
- スーパーキャパシタ2直の場合 ：CELL端子をSYSに接続し、CELL = "H"で使用します。

8-2. 入力電源検出

MM4039は、VINDET端子の電圧で入力電源の接続有無を判定し、電源接続時は充電モード、電源未接続時はバックアップモードで動作します。入力電源検出閾値(=$V_{INDETTH}$)は、外付け抵抗R_{VIN1},R_{VIN2}で設定します。

$$V_{INDETTH} = V_{VINGDDET} \times (1 + (R_{VIN1} / R_{VIN2}))$$

8-3. 充電モード

入力電圧が入力電源検出閾値(=$V_{INDETTH}$)以上になると、チャージポンプを起動して外付けNchFETをONさせ、入力電源からシステム負荷へ電力供給を開始します。

外付けNchFETがONしている時に下記2条件が同時に成立していると、SYS端子を電源として、充電降圧DCDCコンバータがスーパーキャパシタへの充電動作を行います。

- CHGENB端子で充電動作がイネーブルになっている。(CHGENB = "L")
- SYS電圧がSCAP電圧より高い。($V_{SYS} > V_{SCAP} + V_{UVLO(CHG)}$)

8-3-1. CCCV 充電

外付け抵抗R_{ISET}で設定した充電電流(=I_{CHG})と、外付け抵抗R_{CHG1},R_{CHG2}で設定した充電制御電圧(=V_{REG})でCCCV充電動作を行います。

$$I_{CHG} = 2400 / R_{ISET}$$
$$V_{REG} = V_{FB(CHG)} \times (1 + (R_{CHG1} / R_{CHG2}))$$

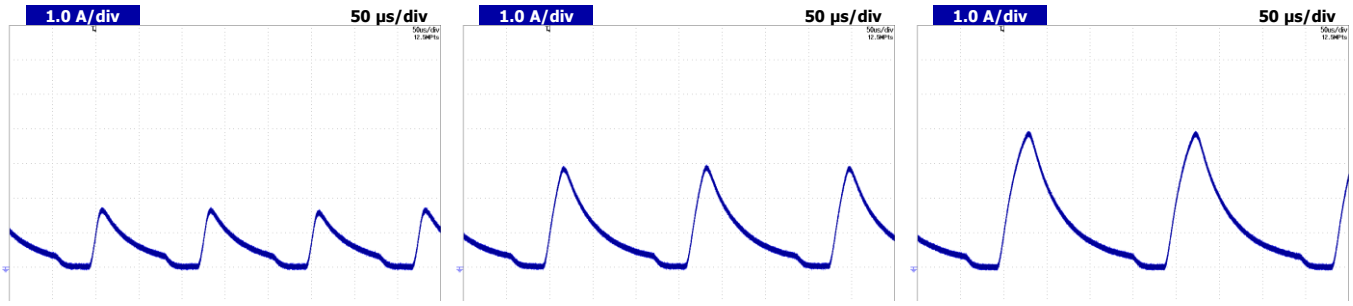
IINDPM 機能

システム負荷電流と充電用SYS電流の合計値が、外付け抵抗R_{SNS}で設定した入力電流制限値(=I_{INLIM})以上にならないように、充電電流を減少させ、システム負荷への電力供給を優先させます。

$I_{INLIM} = V_{IINDPM} / R_{SNS}$

低 SCAP 電圧時の充電電流

SCAP電圧が低い時(V_{SCAP} < 1 V)、充電降圧DCDCコンバータは、PWM制御の線形性を維持できなくなります。そのため、出力電流には設定したI_{CHG}に対してオーバーシュートとアンダーシュートが発生します。



V_{VIN} = 5 V, V_{SCAP} = 0 V, I_{CHG} = 500 mA　V_{VIN} = 5 V, V_{SCAP} = 0 V, I_{CHG} = 1500 mA　V_{VIN} = 5 V, V_{SCAP} = 0 V, I_{CHG} = 2500 mA

Figure 26. Charge current waveform at low SCAP voltage

8-3-2. 満充電

CV充電動作になると、充電電流が減少します。これにあわせて、ISET電圧が低下します。ISET電圧が満充電検出電圧(=V_{EOC})以下になったことを検出(デグリッチ時間：t_{EOC})すると、満充電となり充電動作を停止します。満充電と判定される充電電流値は、11ページのFigure 14、Figure 16、Figure 18を参照してください。IINDPM機能によって充電電流が減少している時は、満充電判定が行われません。

8-3-3. 再充電

満充電後、CHGFB電圧が再充電検出電圧(=V_{RECHG})以下になったことを検出(デグリッチ時間:t_{RECHG})すると、充電動作を再開します。

8-3-4. セルバランス機能

CELL = "H"時(2直選択時)の充電モード中、スーパーキャパシタのHCELLとLCELLの電圧を均等にするため、BAL端子をセルバランス制御電圧(=V_{BALV})にサーボ制御します。BAL端子のソース能力とシンク能力は、それぞれ$I_{BALSOURCE}$と$I_{BALSINK}$です。セルバランス機能は、CCCV充電中、満充電中のいずれでも動作します。
CELL = "L"時(1直選択時)、本機能は動作しません。BAL端子はオープン、もしくはGNDに接続してください。

8-4. バックアップモード

入力電圧が入力電源検出閾値(=$V_{INDETTH}$)以下になると、チャージポンプを停止して外付けNchFETをOFFさせます。

外付けNchFETがOFFしている時に下記2条件が同時に成立していると、スーパーキャパシタを電源として、バックアップ昇圧DCDCコンバータが起動し、システム負荷への電力供給(バックアップ動作)を行います。

- BAKENB端子でバックアップ動作がイネーブルになっている。(BAKENB = "L")
- SYS電圧もしくはSCAP電圧がバックアップ時UVLOより高い。((V_{SYS} or V_{SCAP}) > $V_{UVLO(BAK)}$)

バックアップ出力電圧(=V_{BAK})は、外付け抵抗R_{BAK1},R_{BAK2}で設定します。

$V_{BAK} = V_{FB(BAK)} \times (1 + (R_{BAK1} / R_{BAK2}))$

バックアップモードでは、軽負荷時の効率を改善するため、軽負荷を検出するとPFM制御へ自動遷移します。

モード切り替え不感時間

充電モードからバックアップモードに移行する際、入力電源からシステム負荷への電流が急停止するため、入力側でリンギングが発生することがあります。このリンギングが原因で充電モードとバックアップモードが繰り返し切り替わることを防ぐため、バックアップモードに切り替わった直後に不感時間を設けています。この時間中はバックアップモードに固定されると同時に、VIN端子内部のVINプルダウン抵抗(=$R_{VINPULL}$)でプルダウンし、VINを放電します。このモード切り替え不感時間(=t_{CTIME})は、外付け容量C_{CTIME}で設定します。

$t_{CTIME} = C_{CTIME} \times 1.9 \times 10^6$

8-5. シャットダウンモード

CHGENB端子とBAKENB端子を両方とも"H"にすると、シャットダウンモードになります。シャットダウンモードでは、入力電圧やスーパーキャパシタ電圧によらず、チャージポンプを停止して外付けNchFETをOFFさせ、充電降圧DCDCコンバータとバックアップ昇圧DCDCコンバータも動作を停止します。

8-6. 電圧検出インジケータ

8-6-1. VINGD 端子

VINGD端子は、NMOSオープンドレイン出力のVINDET電圧インジケータです。VINDET電圧が、VINDET検出電圧(=$V_{VINGDDET}$)以上になると"Hi-Z"、以下になると"Low"になります。

8-6-2. SYSGD 端子

SYSGD端子は、NMOSオープンドレイン出力のSYSDET電圧インジケータです。SYSDET電圧が、SYSGD検出電圧(=$V_{SYSGDDET}$)以上になったことを検出(デグリッチ時間:t_{SYSDET})すると"Hi-Z"、以下になったことを検出(デグリッチ時間:t_{SYSDET})すると"Low"になります。

8-6-3. SCAPGD 端子

SCAPGD端子は、NMOSオープンドレイン出力のCHGFB電圧インジケータです。CHGFB電圧が、SCAPGD検出電圧(=$V_{SCAPDET}$)以上になったことを検出(デグリッチ時間:$t_{SCAPDET}$)すると"Hi-Z"、以下になったことを検出(デグリッチ時間:$t_{SCAPDET}$)すると"Low"になります。

8-7. 保護機能

MM4039は、スーパーキャパシタ保護/システム保護/DCDCコンバータ保護を内蔵しており、端子短絡時などのエラー発生時においても、デバイス破壊を防ぎます。

8-7-1. スーパーキャパシタ保護(FAULTB 端子)

スーパーキャパシタ保護として、「充電モード SCAP過電圧保護」「バックアップモード SCAP過放電保護」があり、インジケータとしてFAULTB端子があります。FAULTB端子はNMOSオープンドレイン出力で、通常時は"Hi-Z"、保護動作時はFAULTB端子プルダウン電流(=$I_{PULLDOWN}$)でプルダウンし"Low"になります。
スーパーキャパシタの保護機能を使用しない場合は、FAULTB端子に"H"電圧を印加してください。

充電モード SCAP 過電圧保護

充電モード時、スーパーキャパシタの電圧が充電過電圧検出電圧(=$V_{SCAPOVP}$)以上になると、充電降圧DCDCコンバータを停止し、FAULTB端子を"Low"にします。過電圧の監視は、HCELLとLCELLを個別に行います。自動復帰型です。

バックアップモード SCAP 過放電保護

CELL = "H"時(2直選択時)のバックアップモード中、スーパーキャパシタの電圧がバックアップ入力低電圧検出電圧(=$V_{SCAPLVP}$)以下になると、バックアップ昇圧DCDCコンバータを停止し、FAULTB端子を"Low"にします。過放電の監視は、HCELLとLCELLを個別に行います。自動復帰型です。
CELL = "L"時(1直選択時)、本機能は動作しません。

8-7-2. システム保護(ALARMB 端子)

システム保護として、「入力過電圧保護」「入力過電流保護」「サーマルシャットダウン」があり、インジケータとしてALARMB端子があります。ALARMB端子はNMOSオープンドレイン出力で、通常時は"Hi-Z"、保護動作時は"Low"になります。

入力過電圧保護

VIN電圧が入力OVP電圧(=V_{INOVP})以上になると、チャージポンプを停止して外付けNchFETをOFFさせます。また、充電降圧DCDCコンバータ/バックアップ昇圧DCDCコンバータも停止します。自動復帰型です。

入力過電流保護

外付け抵抗R_{SNS}で設定した入力過電流値(=I_{INOCP})以上の入力電流を検出(デグリッチ時間:t_{INOCP})すると、チャージポンプ出力を停止して外付けNchFETをOFFさせます。また、充電降圧DCDCコンバータ/バックアップ昇圧DCDCコンバータも停止します。ラッチオフ型です。ラッチ解除には、13ページの「入力電源検出」で電源未接続時と判定されることが必要です。

$I_{INOCP} = V_{INOCP} / R_{SNS}$

サーマルシャットダウン

熱破壊を防ぐためにサーマルシャットダウン回路を内蔵しており、ジャンクション温度がサーマルシャットダウン温度(=T_{SHUT})以上になると、チャージポンプ出力を停止して外付けNchFETをOFFさせます。また、充電降圧DCDCコンバータ/バックアップ昇圧DCDCコンバータも停止します。自動復帰型です。
なお、サーマルシャットダウンは絶対最大定格を超えた状態での動作となります。そのため、この機能を積極的に使用するアプリケーション設計は避けてください。

8-7-3. DCDC コンバータ保護

充電降圧 DCDC コンバータ 出力過電圧保護

15ページの「充電モード SCAP過電圧保護」を参照してください。

充電降圧 DCDC コンバータ 過電流保護

充電モード時、内蔵FETに流れる電流が充電過電流検出電流(=$I_{OCP(CHG)}$)以上になると、スイッチング動作を停止します。自動復帰型です。

バックアップ昇圧 DCDC コンバータ 出力過電圧保護

バックアップモード時、SYS電圧がバックアップ出力過電圧検出電圧(=V_{SYSOVP})以上になると、スイッチング動作を停止します。自動復帰型です。

バックアップ昇圧 DCDC コンバータ 過電流保護

バックアップモード時、内蔵FETに流れる電流が、バックアップ過電流検出電流(=$I_{OCP(BAK)}$)以上になると、スイッチング動作を停止します。自動復帰型です。

9. 応用回路例

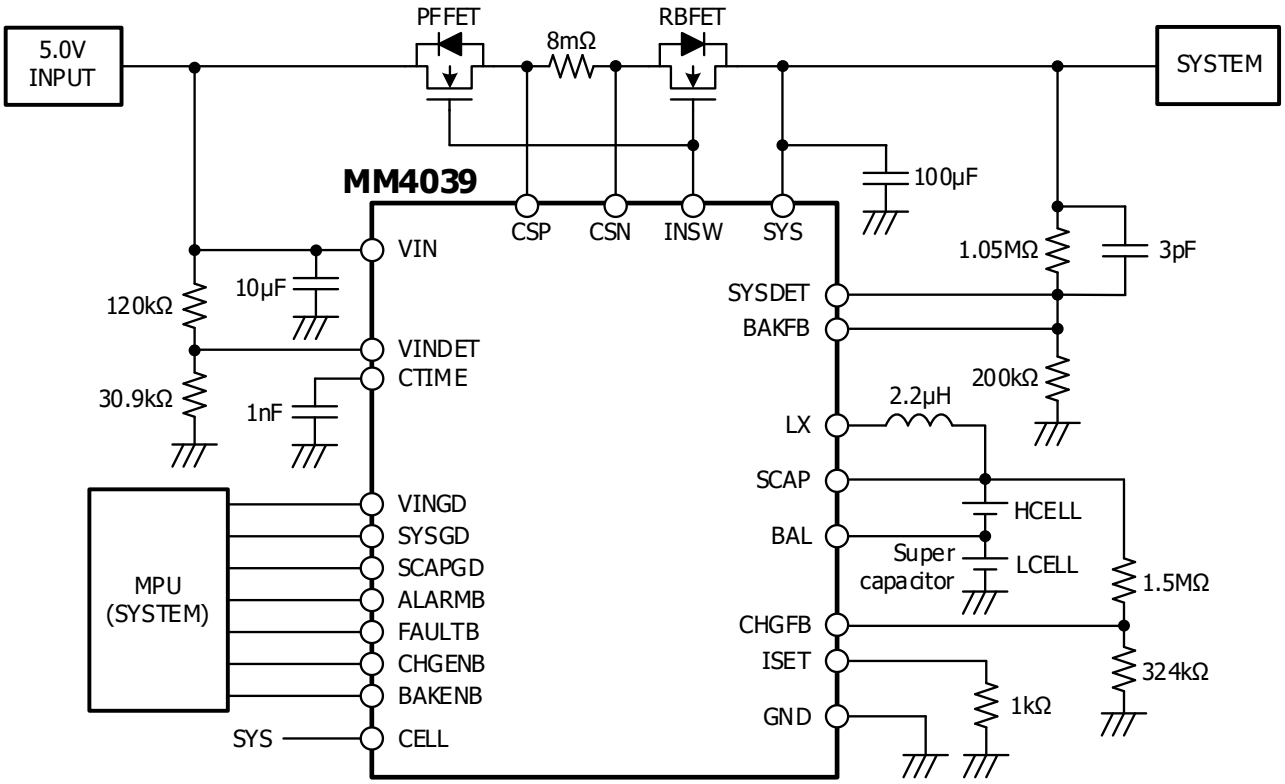


Figure 27. 5 V system, Supercapacitor two-cell

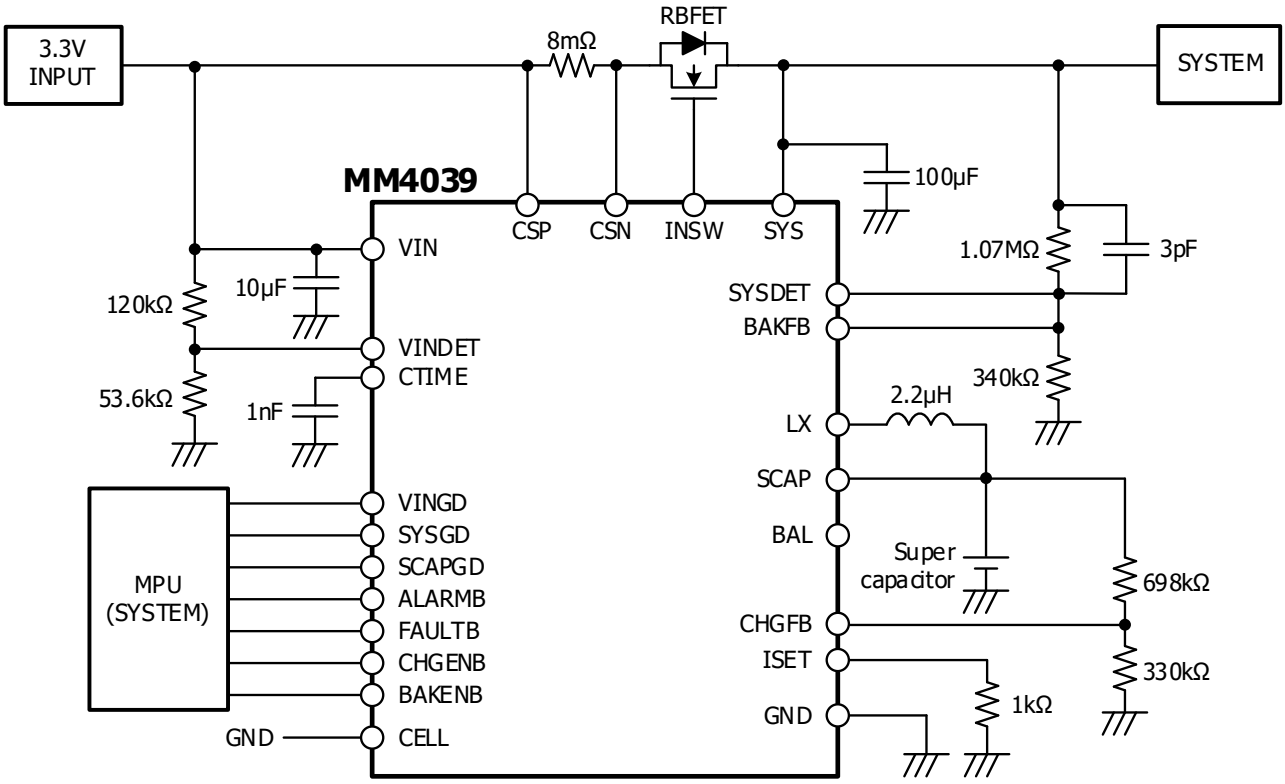
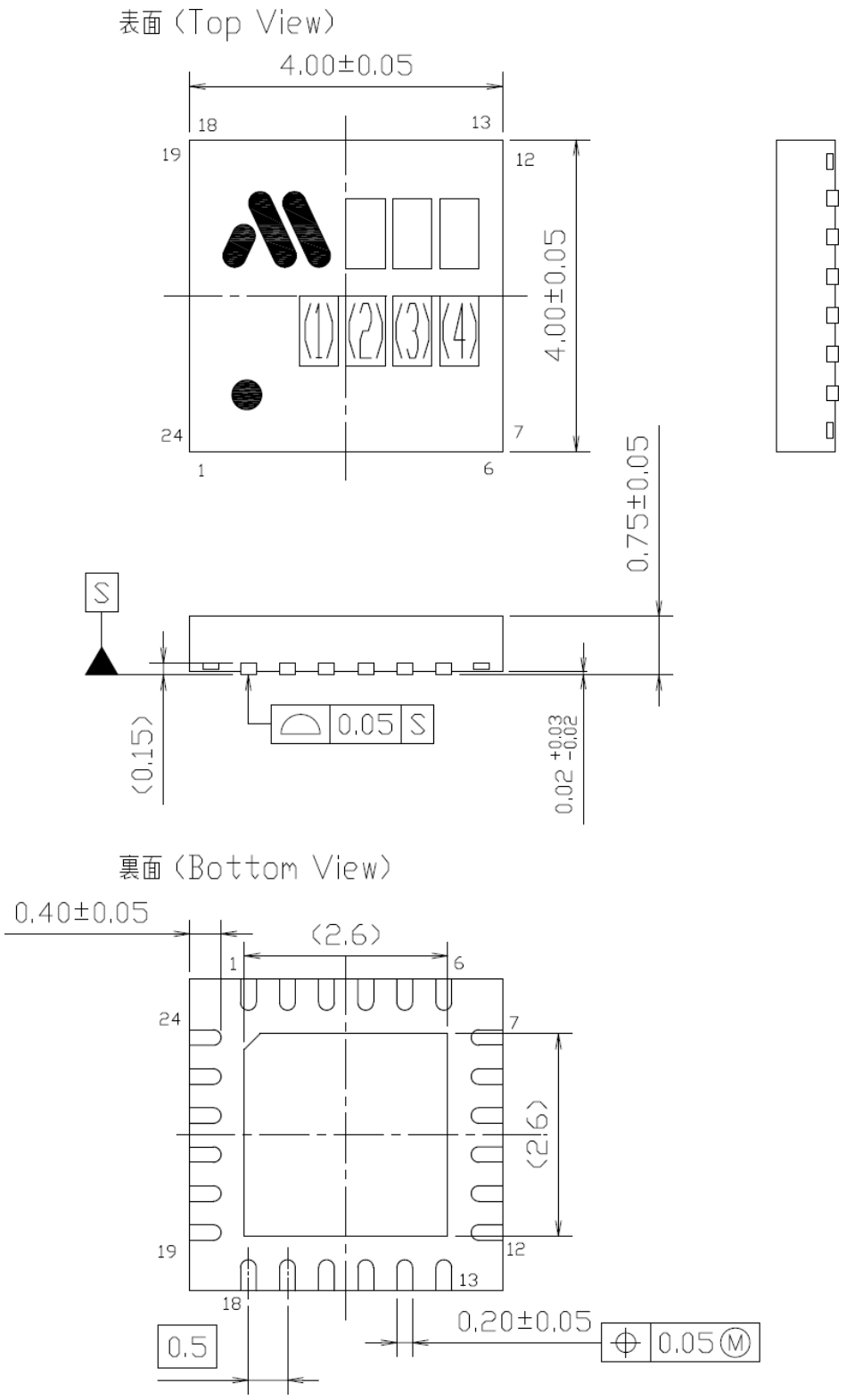


Figure 28. 3.3 V system, Supercapacitor one-cell without input-OVP function

10. 外形図

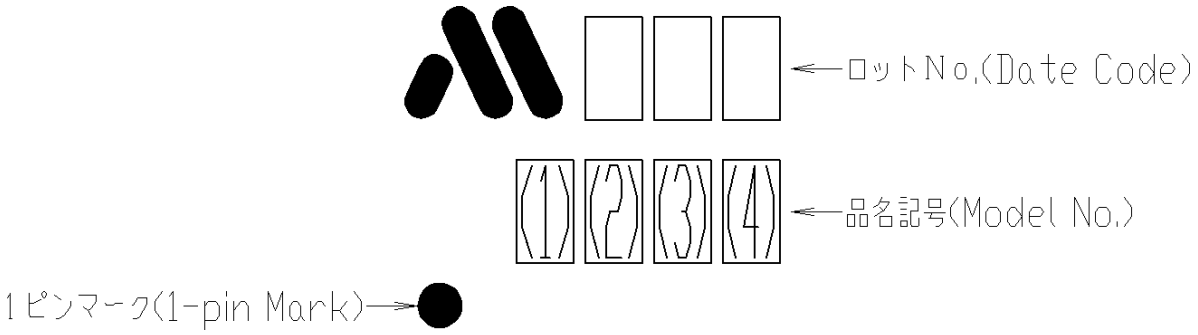
パッケージ ： SQFN-24A

UNIT	mm



No. SEM.-SP-R24A-0001

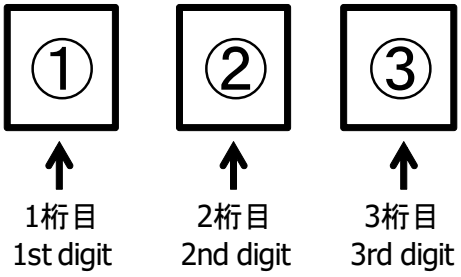
11. マーク内容



機種名	品名記号			
	(1)	(2)	(3)	(4)
MM4039XRRE	0	3	9	X

3桁ロットNo. 判別方法

How to identify 3 characteristic lot numbers.



(1) ロットNo. の1桁目 (①)は生産年(西暦)の末尾を示す。
The 1st digit (①) shows the last digit of a production year (western calendar).

(2) 2桁目(②)、及び3桁目(③)の数字は、量産に於ける生産週を示す。
The 2nd (②) and 3rd (③) digit show a production week of mass production.

【生産年の表記方法/How to indicate a production year】

1桁目(①)/The 1st digit (①)	
西暦年末尾 the last digit of a production year	使用表示文字 mark
xxx1	1
xxx2	2
xxx3	3
xxx4	4
xxx5	5
xxx6	6
xxx7	7
xxx8	8
xxx9	9
xxx0	0

2桁目、及び3桁目(②③)/The 2nd and 3rd digit (②③)			
生産週 production week	使用表示文字 mark	生産週 production week	使用表示文字 mark
1	01	27	27
2	02	28	28
3	03	29	29
4	04	30	30
5	05	31	31
6	06	32	32
7	07	33	33
8	08	34	34
9	09	35	35
10	10	36	36
11	11	37	37
12	12	38	38
13	13	39	39
14	14	40	40
15	15	41	41
16	16	42	42
17	17	43	43
18	18	44	44
19	19	45	45
20	20	46	46
21	21	47	47
22	22	48	48
23	23	49	49
24	24	50	50
25	25	51	51
26	26	52	52
		53	53