

4fscクロックジェネレータ Monolithic IC MM1093

'92.1.28

概要

本ICは、Y/C分離に必要なコムフィルタを構成するCCDを駆動するため、あるいはデジタルコムフィルタを構成するA/D、及びD/Aコンバータのサンプリングのためのクロックを発生するICです。

入力クロマ信号に同期したサブキャリア発振器 (3.58MHz or 4.43MHz)、及びそれを4通倍したクロック発振器を内蔵し、NTSC方式対応のMM1093ND、NF、及びPAL方式対応のMM1093PD、PFがあります。

特長

- (1) 入力クロマ信号に同期したfsc及び4fsc発振器内蔵
- (2) 1端子VCXOによる外付け部品点数減
- (3) +5V単一電源

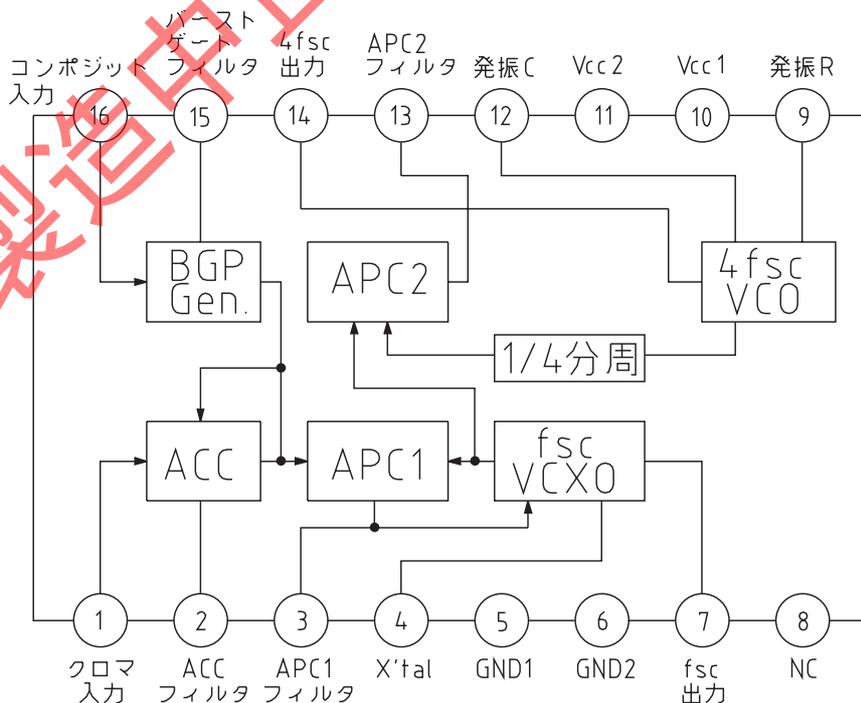
パッケージ

SOP-16A (MM1093NF)
DIP-16B (MM1093ND)

用途

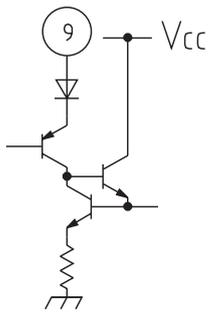
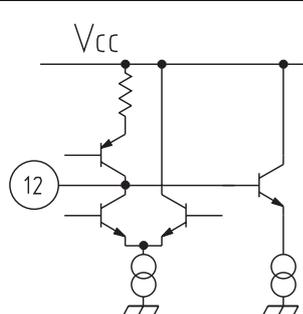
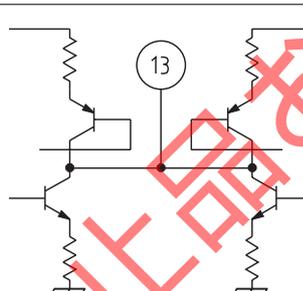
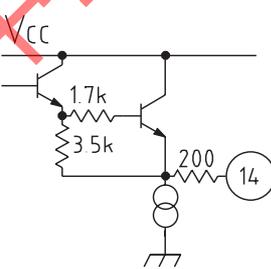
- (1) TV
- (2) VTR

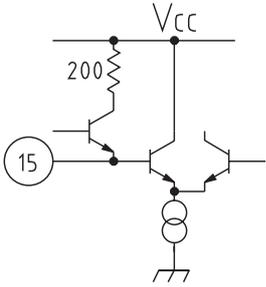
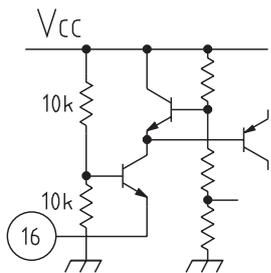
等価回路図



端子説明

ピンNo.	端子名	等価回路図	端子説明
1	クロマ入力		クロマ信号入力端子
2	ACCフィルタ		ACCフィルタ端子
3	APC1フィルタ		fsc系APC回路のフィルタ端子
4	X' tal		VCXO回路X' tal端子
5	GND1		fsc系GND端子
6	GND2		4fsc系GND端子
7	fsc出力		入力クロマ信号と同期したサブキャリアを出力する端子 NTSC:3.579545MHz PAL:4.433619MHz

8	NC		NC端子
9	発振R		4fscVCOのフリーラン周波数を決定する抵抗を接続する端子
10	Vcc1		fsc系電源端子
11	Vcc2		4fsc電源端子
12	発振C		4fscVCOのフリーラン周波数を決定するコンデンサを接続する端子
13	APC2フィルタ		4fsc系APC回路のフィルタ端子
14	4fsc出力		入力クロマ信号に同期し、4通倍された信号を出力する端子

<p>15</p>	<p>バーストゲートフィルタ</p>		<p>バーストゲートパルスを作成するための端子</p>
<p>16</p>	<p>コンポジット入力</p>		<p>コンポジット信号入力端子</p>

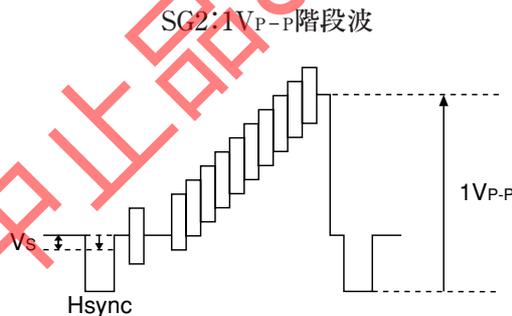
最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-40~+125	°C
動作温度	T _{OPR}	-20~+75	°C
電源電圧	V _{CC max.}	7	V
許容損失	P _d	350	mW

電気的特性 (特記なき場合Ta=25°C、Vcc=5.0V、SG1、SG2:無信号、SW1:A)

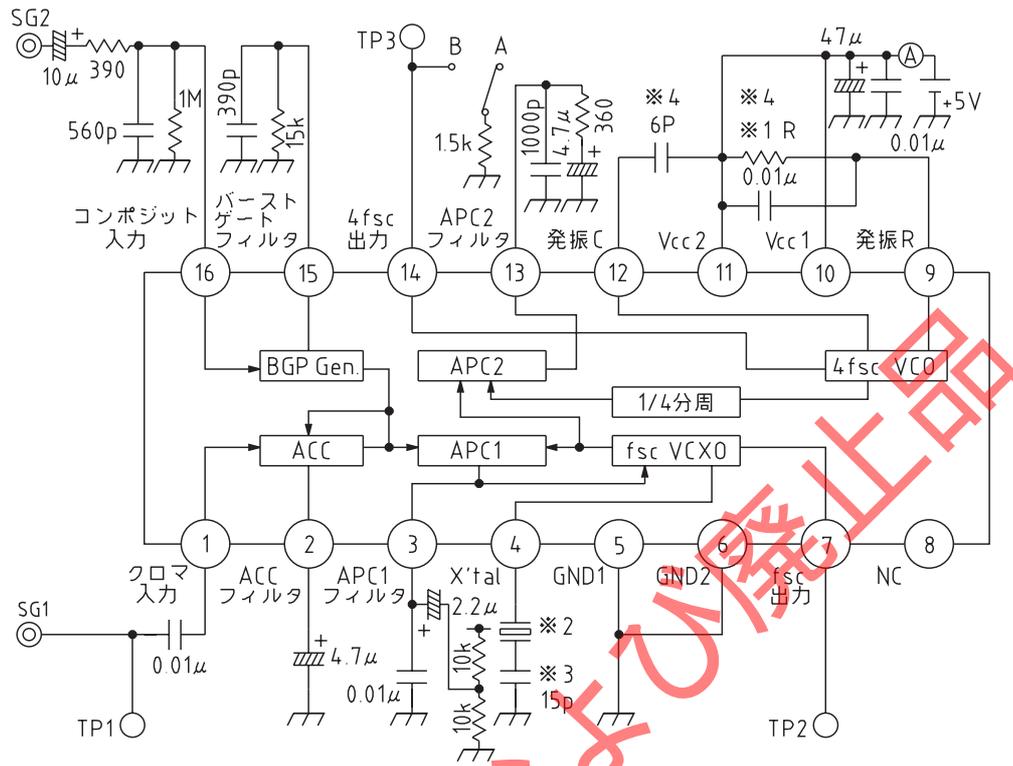
項目	記号	測定回路	測定条件	最小	標準	最大	単位
動作電源電圧	Vcc	Vcc		4.7	5.0	5.3	V
消費電流	Icc	-			24	32	mA
同期分離回路							
同期分離レベル	Vs	TP3	SG2:1V _{P-P} 階段波 ※1 SG1:セパレートクロマ信号 SW1:B ※5	40	80	120	mV
PLL回路							
ACC入力振幅範囲	V _{IN}	TP1	SG1:セパレートクロマ信号 ※2 ※5	15		560	mV _{P-P}
APC1周波数引き込み範囲	f _c	TP2	SG1:正弦波143mV _{P-P} SG2:1V _{P-P} 階段波 ※3	400			Hz
VCO1フリーラン周波数偏差	Δf ₀		※4	-250	0	250	Hz
fSC出力レベル	V _{o1}	TP2	SG1:セパレートクロマ信号 SG2:1V _{P-P} 階段波 ※5	0.8	1.0	1.2	V _{P-P}
fSC出力デューティ	Do1		SG1:セパレートクロマ信号 SG2:1V _{P-P} 階段波 ※5	45	50	55	%
4fsc回路							
4fSC出力レベル	V _{o2}	TP3	SG1:セパレートクロマ信号 SG2:1V _{P-P} 階段波 SW1:B ※5	0.8	1.0	1.2	V _{P-P}
4fSC出力デューティ	Do2		SG1:セパレートクロマ信号 SG2:1V _{P-P} 階段波 SW1:B ※5	45	50	55	%
fSC漏れ	L _{fsc}		SG1:セパレートクロマ信号 SG2:1V _{P-P} 階段波 SW1:B ※5		-50		dB

注: ※1 同期分離レベル
1V_{P-P}階段波の同期信号レベルを0Vから上げていった時、SG1入力信号とTP3出力信号が同期した時のレベルを測定する。



- ※2 ACC入力振幅範囲
クロマ入力に入力可能なセパレートクロマ信号のバースト信号振幅で定義する。
- ※3 APC1周波数引き込み範囲
fo:NTSC 3.579545MHz
PAL 4.433619MHz
SG1入力信号とTP2出力が同期していない時、入力信号の周波数をHigh側よりfo、Low側よりfoに変化させた時、TP2の出力信号と同期した時の周波数とfoとの差の小さい方で定義する。
- ※4 VCO1フリーラン周波数偏差
TP2の出力信号周波数とfoとの差で定義する。
- ※5 セパレートクロマ信号は、標準でバースト信号143mV_{P-P}とする。

測定回路図



注:※1 NTSC:R=5.6k

PAL:R=4.3k

※2 推奨水晶振動子

東京電波(株)殿 TR-49相当品

NTSC:3.579545MHz

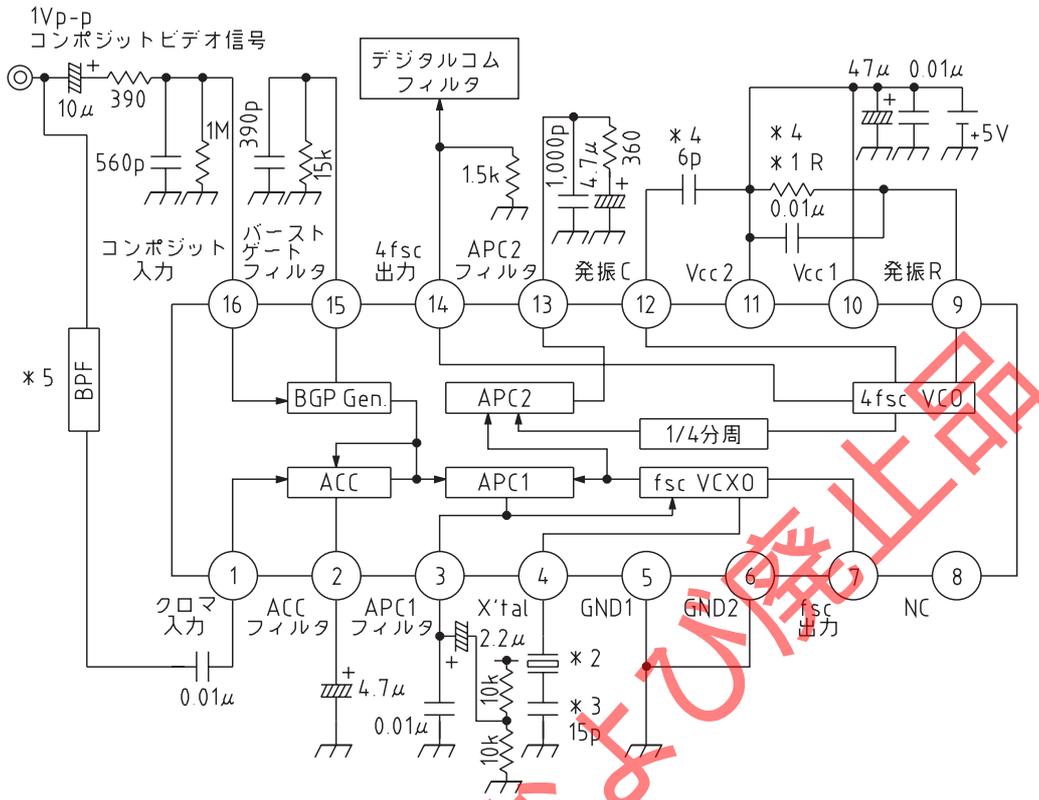
PAL:4.433619MHz

※3 精度±5%以内、温特CHの物を使用して下さい。

※4 基板の浮遊容量等でR・Cが変わります。VCOロック時の13PIN電圧が約2VになるようにR・Cを選定下さい。

またCは4PF以上、Rは3.3kΩ以上を使用して下さい。

応用回路図



- 注: ※1 NTSC: R = 5.6k
 PAL: R = 4.3k
- ※2 推奨水晶振動子
 東京電波(株) 殿 TR-49相当品
 NTSC: 3.579545MHz
 PAL: 4.433619MHz
- ※3 精度 ±5%以内、温特CHの物を使用して下さい。
- ※4 基板の浮遊容量等で R・C が変わります。VCO のロック時の 13PIN の電圧が約 2V になるように R・C を選定して下さい。
 また C は 4PF 以上、R は 3.3kΩ 以上を使用して下さい。
- ※5 BPF 参考回路図参照

