

欧州2-SCART対応DVDレコーダ用AVスイッチ Monolithic IC MM1763

概要

本ICは、I²C BUS制御4入力3出力AVスイッチと、LPF内蔵6chビデオドライバを1チップにした製品です。AVスイッチの3出力のうち2出力は75Ωドライバであるため、欧州の2-SCARTに対応したDVDレコーダなどの録画機器アナログインタフェースに最適です。

特長

- (1) I²C BUSによるシリアルコントロール
- (2) スイッチ+ドライバの豊富な機能で、小型パッケージに収納(SSOP-42)
- (3) セット内構成を考え、最適化された端子配置(煩雑にならない基板配線が可能)
- (4) 高性能4次LPFを内蔵した6chビデオドライバ
- (5) 0~6dBの設定が可能な、新規考案可変利得アンプを内蔵した音声出力
- (6) V_{CC}=5V、12Vの内、12V OFFでの自動パワーセーブ機能を内蔵
(12V ONでも、シリアル制御でのパワーセーブも可能)

パッケージ

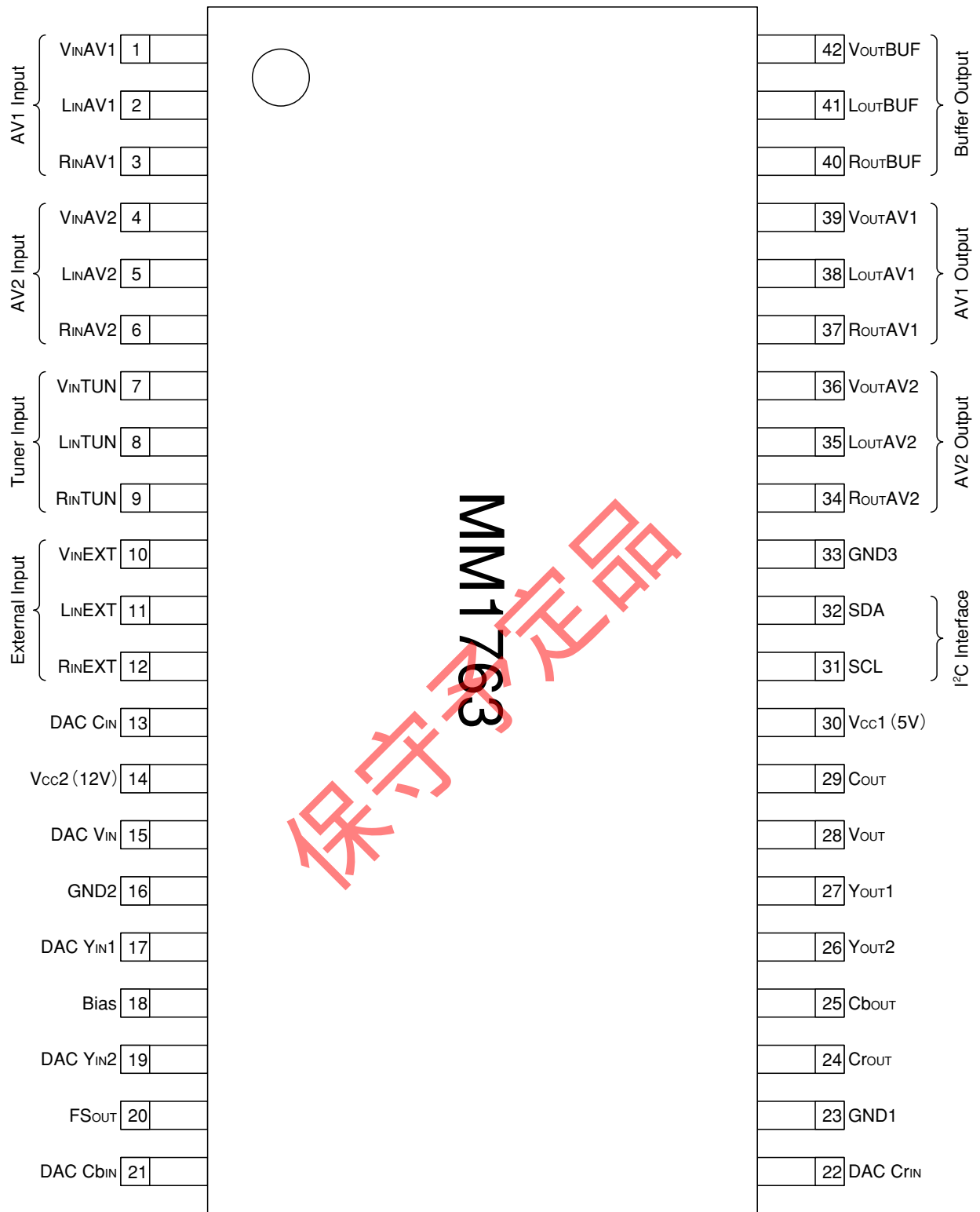
SSOP-42A

用途

- (1) DVDレコーダ
- (2) VCR
- (3) セットトップボックス
- (4) 録画機器

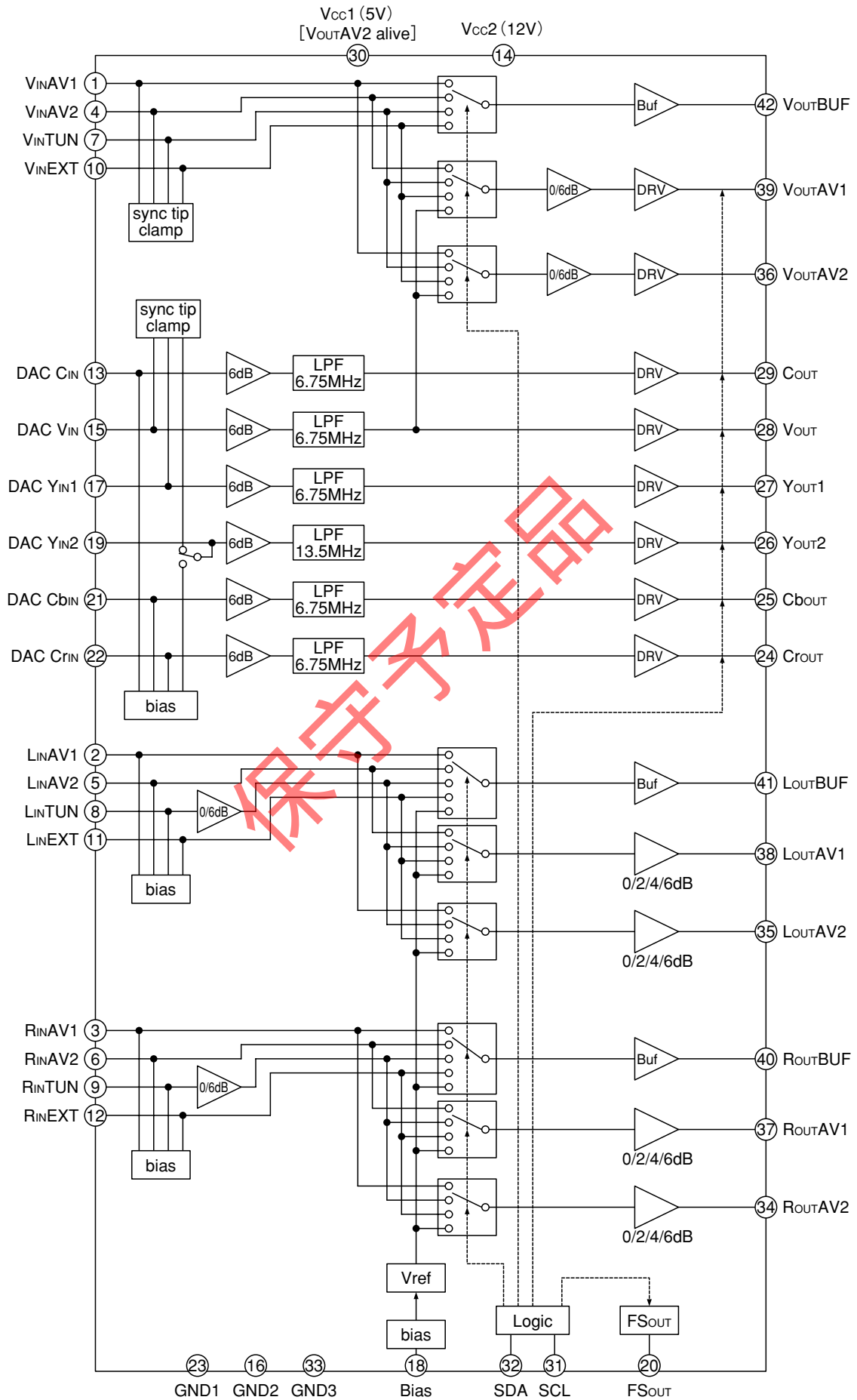
保守予定品

端子接続図

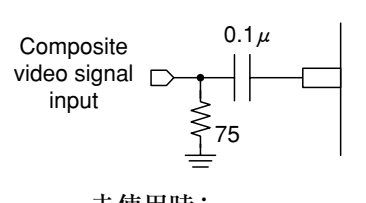
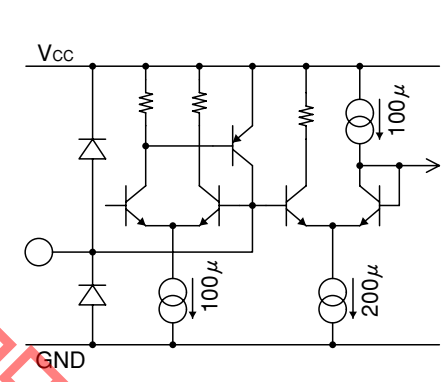
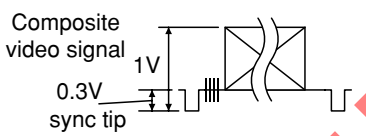
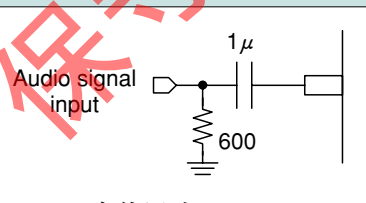
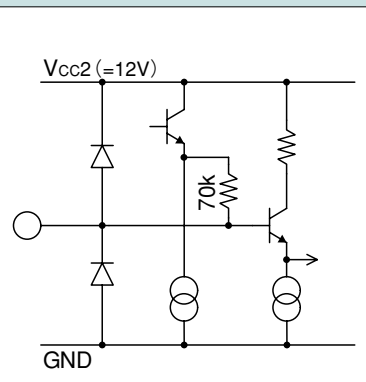
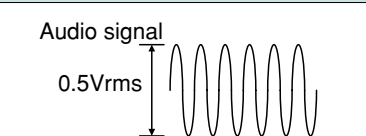


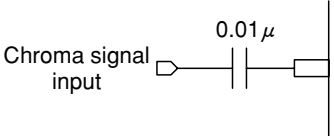
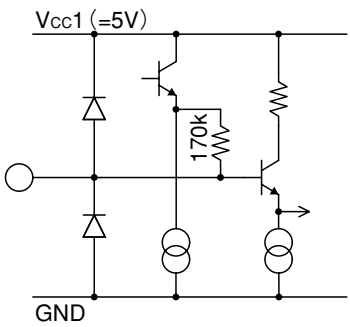
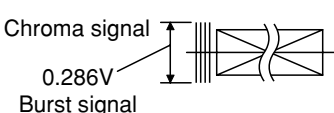
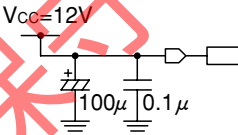
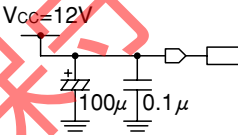
1	V _{IN} AV1	8	L _{IN} TUN	15	DAC V _{IN}	22	DAC C _{rin}	29	C _{out}	36	V _{OUT} AV2
2	L _{IN} AV1	9	R _{IN} TUN	16	GND2	23	GND1	30	V _{cc1} (5V)	37	R _{OUT} AV1
3	R _{IN} AV1	10	V _{IN} EXT	17	DAC Y _{IN1}	24	C _{rout}	31	SCL	38	L _{OUT} AV1
4	V _{IN} AV2	11	L _{IN} EXT	18	BIAS	25	C _{bout}	32	SDA	39	V _{OUT} AV1
5	L _{IN} AV2	12	R _{IN} EXT	19	DAC Y _{IN2}	26	Y _{out2}	33	GND3	40	R _{OUT} BUF
6	R _{IN} AV2	13	DAC C _{in}	20	FS _{out}	27	Y _{out1}	34	R _{OUT} AV2	41	L _{OUT} BUF
7	V _{IN} TUN	14	V _{cc2} (12V)	21	DAC C _{bin}	28	V _{out}	35	L _{OUT} AV2	42	V _{OUT} BUF

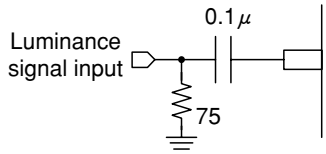
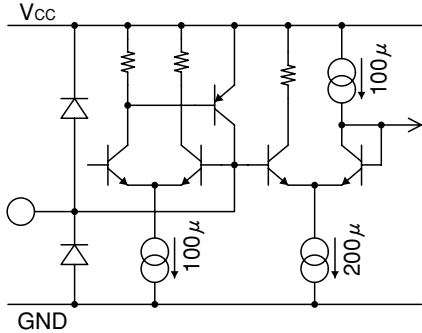
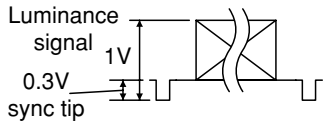
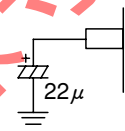
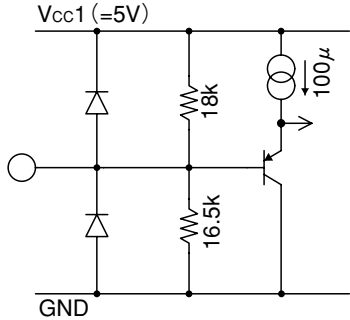
ブロック図

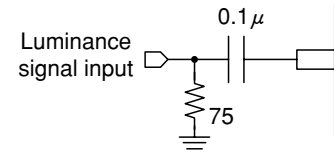
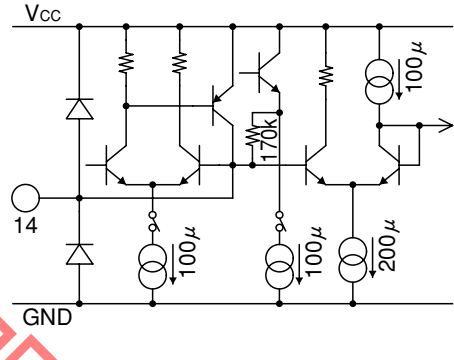
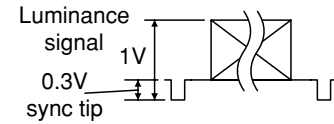
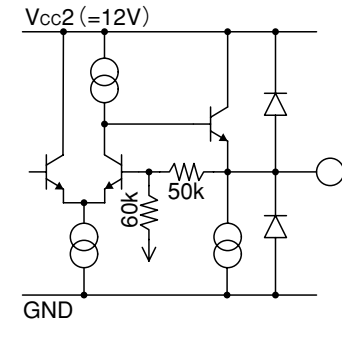


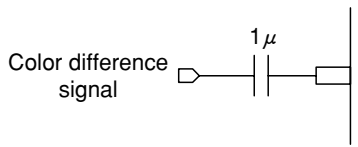
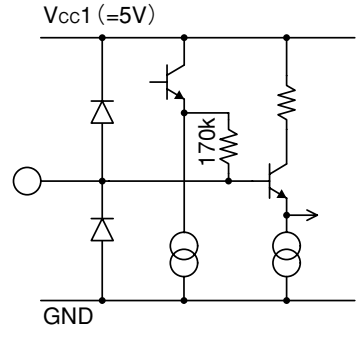
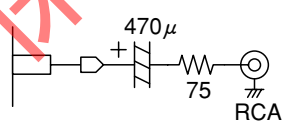
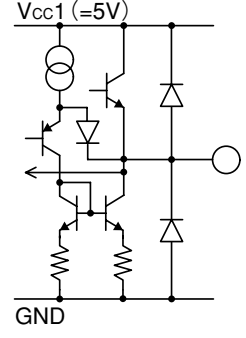
端子説明

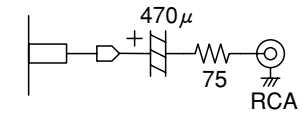
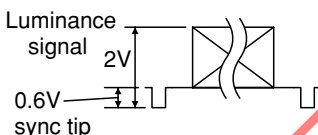
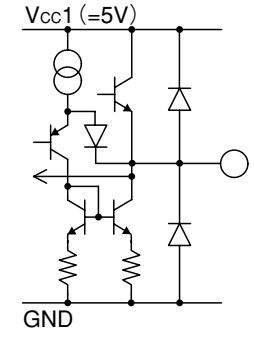
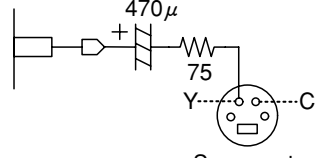
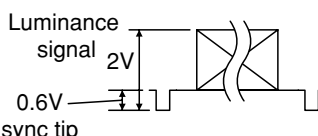
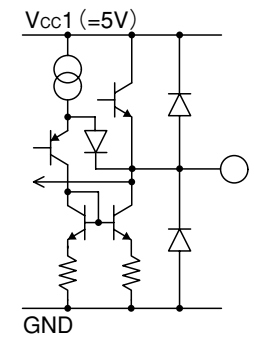
ピンNo.	端子名	端子説明	
機能			
1 4 7 10 15	V _{INAV1} V _{INAV2} V _{INTUN} V _{INEXT} DAC V _{IN}	コンポジット信号入力 入力クランプ 端子電圧:1.1V typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		入力信号	
機能			
2 3 5 6 8 9 11 12	L _{INAV1} R _{INAV1} L _{INAV2} R _{INAV2} L _{INTUN} R _{INTUN} L _{INEXT} R _{INEXT}	オーディオ信号入力 入力インピーダンス:70kΩ typ. 端子電圧:7.0V typ. 入力ダイナミックレンジ:3V _{rms} min.	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		入力信号	

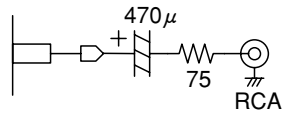
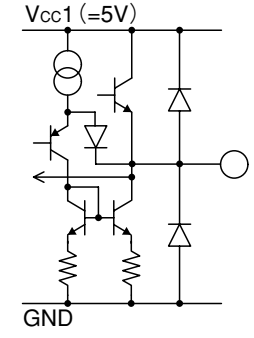
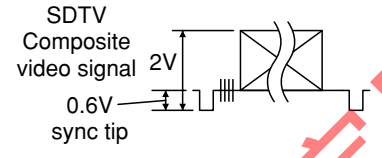
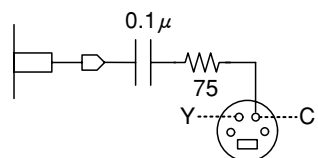
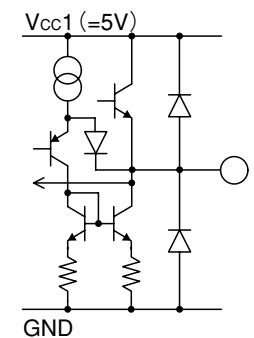
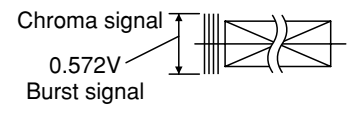
ピンNo.	端子名	端子説明	
13	DAC C _{IN}	機能	
		クロマ信号入力 入力バイアス 端子電圧:2.4V typ. 入力インピーダンス:170kΩ typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p>未使用時: OPEN</p>	
		入力信号	
 <p>0.286V Burst signal</p>			
14	Vcc2	機能	
		電源電圧供給 電源電圧印加端子です。12Vを印加して下さい。 注:バイパスコンデンサはできるだけ端子直近に配置して下さい。	
		外付け素子	等価回路
			
		入力信号	
DC voltage: +11.2V~+12.8V			
16 23 33	GND2 GND1 GND3	機能 GND グラウンド	

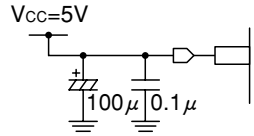
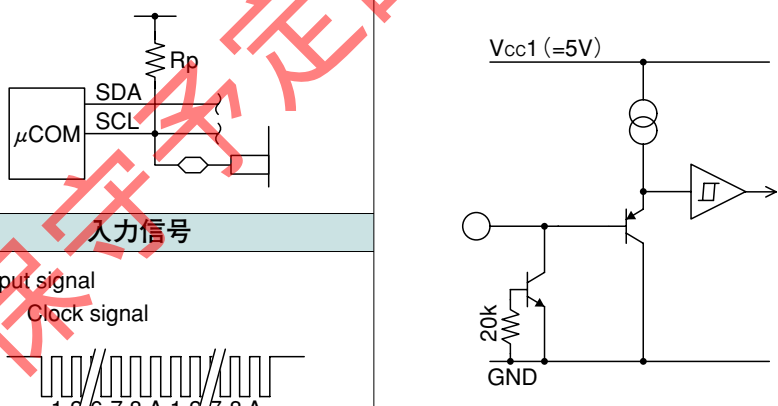

ピンNo.	端子名	端子説明	
17	DAC Y _{IN1}	機能	
		輝度信号入力 入力クランプ 端子電圧:1.1V typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時:open</p>	
		入力信号	
			
18	BIAS	機能	
		バイアス IC内部で使用される基準電圧は全てこの端子の抵抗分割を元に作られます。 基準電圧安定化のためにフィルタコンデンサを外付けする端子です。 入力インピーダンス:8.6kΩ typ.	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時:open</p>	
		出力信号	

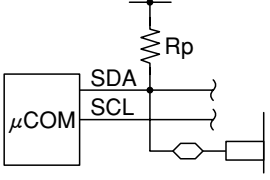
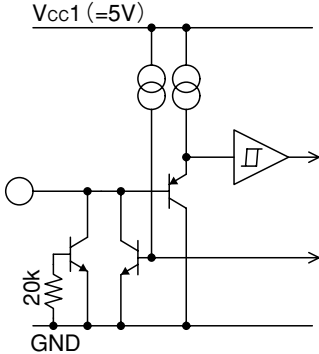
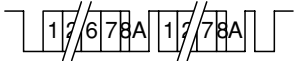
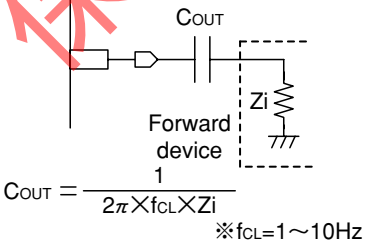
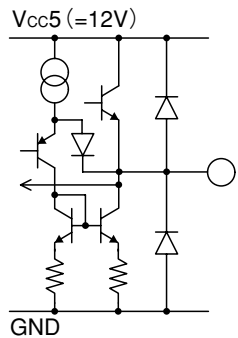
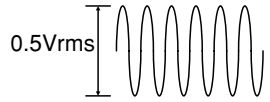
ピンNo.	端子名	端子説明																			
19	DAC Y _{IN2}	機能																			
		<p>輝度信号(G信号)入力 入力クランプとバイアスの選択 端子電圧:1.1V typ.(Clamp select) 2.4V typ.(Bias select) 入力ダイナミックレンジ:1.3V_{P-P} min.</p>																			
		外付け素子	等価回路																		
		 <p>未使用時: open</p>																			
		入力信号																			
																					
20	FS _{OUT}	機能																			
		<p>SCART端子用DC(3値)出力端子 SCART端子のファンクションスイッチ信号を出力する端子です。I²C制御でL/M/Hの3値出力をコントロールできます(スイッチ制御表参照)。</p> <p>出力インピーダンス:500Ω typ. "Low"出力電圧:0V typ. "Middle"出力電圧:6V typ. "High"出力電圧:10V typ.</p>																			
		外付け素子	等価回路																		
		<p>未使用時: open</p>																			
		出力信号																			
		<p>DC voltage:</p> <table border="1" data-bbox="542 1568 925 1758"> <thead> <tr> <th>b01</th> <th>b00</th> <th colspan="2">DC_{OUT}</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>L</td> <td>Level 0</td> </tr> <tr> <td>0</td> <td>1</td> <td>M</td> <td>Level 1A</td> </tr> <tr> <td>1</td> <td>0</td> <td rowspan="2">H</td> <td rowspan="2">Level 1B</td> </tr> <tr> <td>1</td> <td>1</td> </tr> </tbody> </table>		b01	b00	DC _{OUT}		0	0	L	Level 0	0	1	M	Level 1A	1	0	H	Level 1B	1	1
b01	b00	DC _{OUT}																			
0	0	L	Level 0																		
0	1	M	Level 1A																		
1	0	H	Level 1B																		
1	1																				

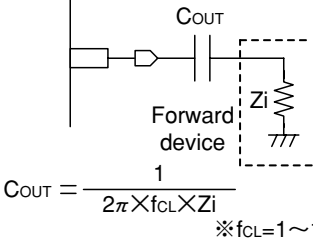
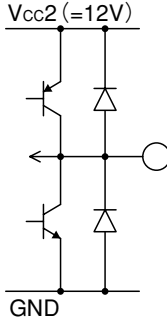
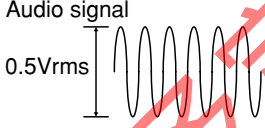
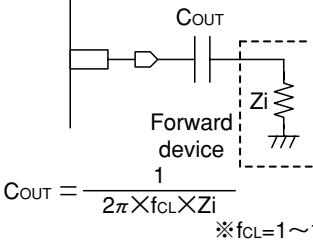
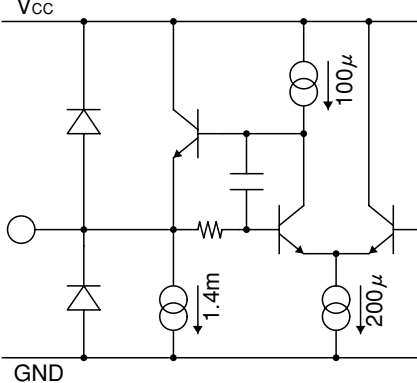
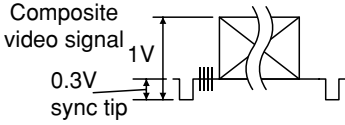
ピンNo.	端子名	端子説明	
21 22	DAC CbIN DAC CrIN	機能	
		色差信号入力 入力バイアス 端子電圧:2.4V typ. 入力インピーダンス:170kΩ typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		入力信号	
		Color difference signal 0.7V	
24 25	Crout Cbout	機能	
		色差出力 色差信号外部出力用端子です。 端子電圧:2.4V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		出力信号	
		Color difference signal 1.4V	

ピンNo.	端子名	端子説明	
26	Yout2	機能	
		<p>輝度出力 (525p) 輝度信号 (525p) 外部出力用端子です。</p> <p>端子電圧: 1.1V typ. 負荷抵抗: 150Ω × 2 最大許容浮遊容量: 20pF</p>	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時: open</p> <p style="text-align: center;">出力信号</p> 	
27	Yout1	機能	
		<p>輝度出力 (525i) 輝度信号 (525i) 外部出力用端子です。</p> <p>端子電圧: 1.1V typ. 負荷抵抗: 150Ω × 2 最大許容浮遊容量: 20pF</p>	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時: open</p> <p style="text-align: center;">出力信号</p> 	

ピンNo.	端子名	端子説明	
機能			
<p>コンポジットビデオ出力 コンポジットビデオ信号外部出力用端子です。</p> <p>端子電圧:1.1V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF</p>			
		外付け素子	等価回路
<p>28 36 39</p>	<p>V_{OUT} V_{OUTAV2} V_{OUTAV1}</p>	 <p style="text-align: center;">未使用時:open</p>	
		出力信号	
		 <p>SDTV Composite video signal 2V 0.6V sync tip</p>	
機能			
<p>クロマ出力 クロマ信号外部出力用端子です。</p> <p>端子電圧:2.4V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF</p>			
		外付け素子	等価回路
<p>29</p>	<p>C_{OUT}</p>	 <p style="text-align: center;">未使用時:open</p>	
		出力信号	
		 <p>Chroma signal 0.572V Burst signal</p>	

ピンNo.	端子名	端子説明	
30	Vcc1	機能	
		電源電圧供給 電源電圧印加端子です。5Vを印加して下さい。 注：バイパスコンデンサはできるだけ端子直近に配置して下さい。	
		外付け素子	等価回路
			
入力信号			
		DC voltage: +4.5V~+5.5V	
31	SCL	機能	
		I ² C BUS CLK入力 I ² C BUSのSCLラインを接続する端子です。	
		外付け素子	等価回路
			
入力信号			
Input signal Clock signal 			

ピンNo.	端子名	端子説明	
機能			
32	SDA	I ² C BUS DATA入出力 I ² C BUSのSDAラインを接続する端子です。	
		外付け素子	等価回路
			
		入出力信号	
Input signal Control registers Output signal States registers 			
機能			
34 35 37 38	ROUTAV2 LOUTAV2 ROUTAV1 LOUTAV1	オーディオ信号出力 オーディオ信号外部出力用端子です。 端子電圧:6.3V typ. 負荷抵抗:600Ω max. 最大許容浮遊容量:20pF	
		外付け素子	等価回路
			
		出力信号	
Audio signal 0.5Vrms 			

ピンNo.	端子名	端子説明	
機能			
<p>オーディオ信号出力 オーディオ信号出力用端子です。</p> <p>端子電圧:6.3V typ. 負荷抵抗:1kΩ max. 最大許容浮遊容量:20pF</p>			
外付け素子		等価回路	
40 41	ROUTBUF LOUTBUF	 <p style="text-align: center;">未使用時: open</p>	
出力信号			
			
機能			
<p>コンポジットビデオ出力 コンポジットビデオ信号出力用端子です。</p> <p>端子電圧:1.1V typ. 負荷抵抗:1kΩ max. 最大許容浮遊容量:20pF</p>			
外付け素子		等価回路	
42	VOUTBUF	 <p style="text-align: center;">未使用時: open</p>	
出力信号			
			

最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-55~+150	°C
動作温度	T _{OPR}	-20~+75	°C
電源電圧	V _{CC max.}	13	V
許容損失(※1)	P _d	2.4	W

注1:※1 基板実装時の許容損失。基板サイズ:190×150×1.6mm ガラエボ

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-20~+75	°C
V _{CC1} 動作電圧	V _{CC1OP}	4.5~5.5	V
V _{CC2} 動作電圧	V _{CC2OP}	11.2~12.8	V

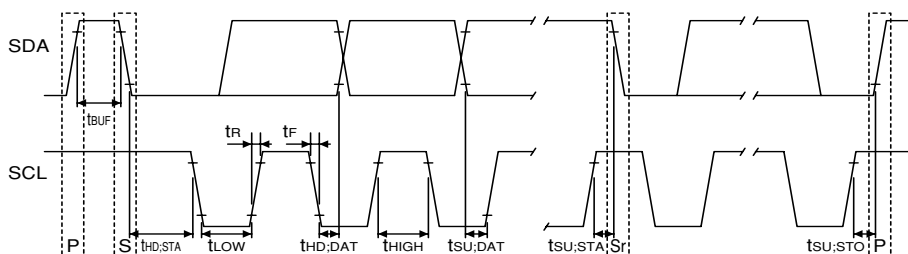
電気的特性 (特記無き場合Ta=25°C, V_{CC1}=5V, V_{CC2}=12V)

項目		記号	測定条件	最小	標準	最大	単位
V _{CC1} 消費電流		I _{CC1}	No signal (V _{CC} =5V)	75	105	135	mA
V _{CC2} 消費電流		I _{CC2}	No signal (V _{CC} =12V)	19	26	33	mA
スタンバイ時V _{CC1} 消費電流		I _{CC3}	No signal (V _{CC} =5V)	18	25	32	mA
FS _{OUT} 出力電圧	H	F _{SH}	R _L = 10k Ω	9.5	10.5	12	V
	M	F _{SM}		4.5	6	7	V
	L	F _{SL}		0	0.01	2	V
端子電圧	ビデオ入力(クランプ)	V _{INCn}		0.8	1.1	1.4	V
	ビデオ入力(バイアス)	V _{INBn}		2.1	2.4	2.7	V
	オーディオ入力	A _{INn}		6.5	7	7.5	V
	ビデオ出力(クランプ)	V _{OUTCn}			1.1		V
	ビデオ出力(バイアス)	V _{OUTBn}			2.4		V
	オーディオ出力	A _{OUTn}			6.3		V
[V _{OUT} BUF]							
電圧利得		G _{Vn}	SIN wave:1V f=100kHz	-0.3	0	0.3	dB
周波数特性		f _{Vn}	SIN wave:1V 10MHz/100kHz	-1	0	1	dB
出力ダイナミックレンジ		DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.9		V
微分利得		DG _{Vn}	Staircase signal 1V		0.2	1	%
微分位相		DP _{Vn}	Staircase signal 1V		0.1	1	deg
[V _{OUT} AV1, V _{OUT} AV2]							
電圧利得		G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB
周波数特性		f _{Vn}	SIN wave:1V 6.75MHz/100kHz	-1	0	1	dB
出力ダイナミックレンジ		DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V
微分利得		DG _{Vn}	Staircase signal 1V		2	3	%
微分位相		DP _{Vn}	Staircase signal 1V		1	2	deg

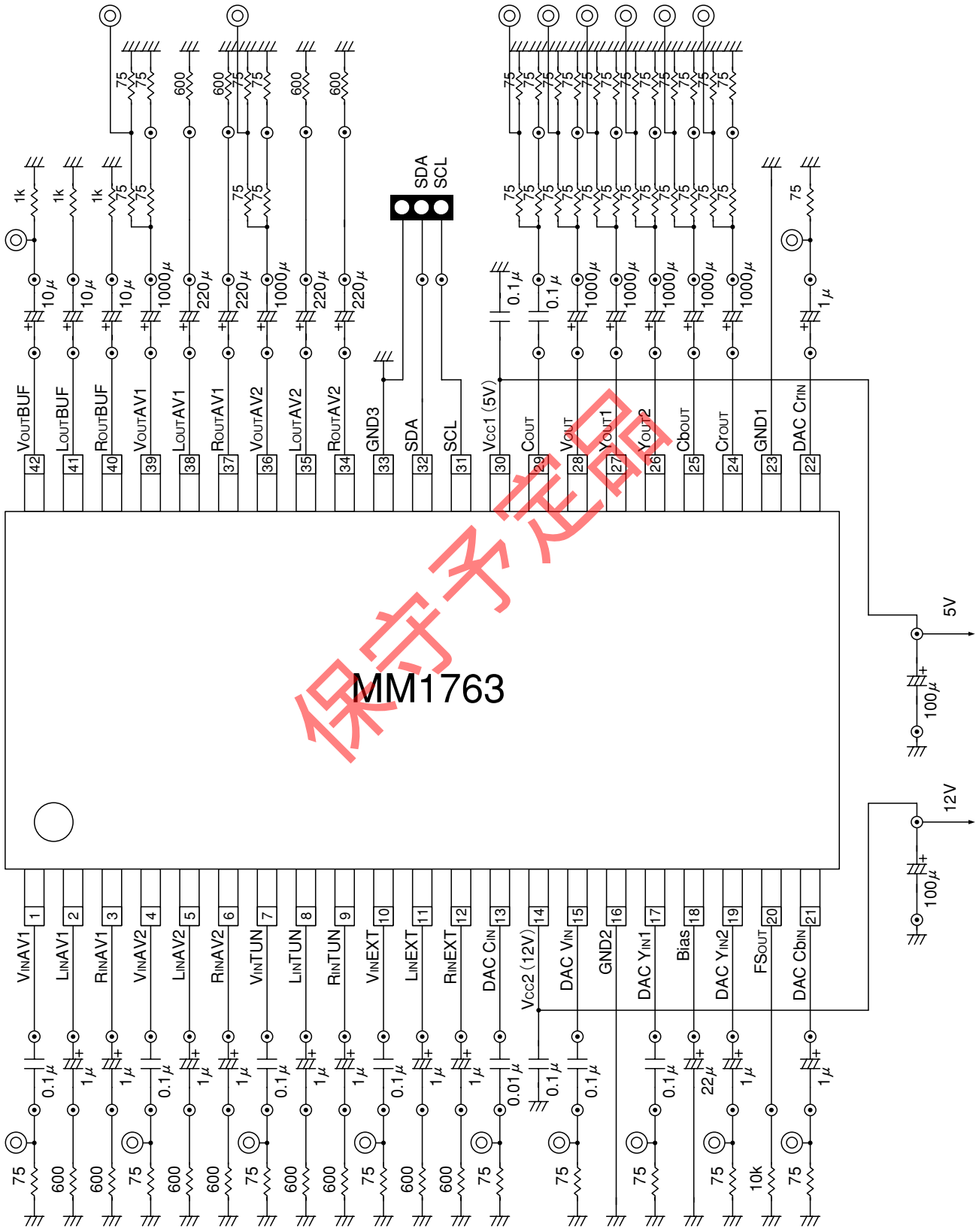
項目	記号	測定条件	最小	標準	最大	単位
[C _{OUT} , V _{OUT} , Y _{OUT1}]						
電圧利得	G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB
周波数特性 1	f1 _{Vn}	SIN wave:1V 6.75MHz/100kHz	-1	0	1	dB
周波数特性 2	f2 _{Vn}	SIN wave:1V 27MHz/100kHz		-30	-24	dB
出力ダイナミックレンジ	DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V
微分利得	DG _{Vn}	Staircase signal 1V		1	2	%
微分位相	DP _{Vn}	Staircase signal 1V		1	2	deg
S/N	SN _{Vn}	BW:100kHz~6MHz		80		dB
群遅延時間	t _{Vn}	at 100kHz		50	80	ns
群遅延時間偏差	Δt _{Vn}	to 3.58MHz		5	10	ns
		to 4.43MHz		10	20	ns
		to 6MHz		20	28	ns
[Y _{OUT2} , C _{bOUT} , C _{rOUT}]						
電圧利得	G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB
周波数特性 1	f1 _{V(YOUT2)}	100[IRE] SIN wave + 40[IRE] sync 13.5MHz/100kHz	-1	0	1	dB
周波数特性 2	f2 _{V(CbOUT, CrOUT)}	100[IRE] SIN wave + 40[IRE] sync 6.75MHz/100kHz	-1	0	1	dB
周波数特性 3	f3 _{Vn}	100[IRE] SIN wave + 40[IRE] sync 54MHz/100kHz		-30	-24	dB
出力ダイナミックレンジ	DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V
微分利得	DG _{Vn}	Staircase signal 1V		1	2	%
微分位相	DP _{Vn}	Staircase signal 1V		1	2	deg
S/N	SN _{Vn}	BW:100kHz~6MHz		80		dB
群遅延時間	t _{Vn}	at 100kHz		25	50	ns
群遅延時間偏差 1	Δt1 _{V(YOUT2)}	to 2MHz		1	10	ns
		to 8MHz		2	10	ns
		to 12MHz		10	20	ns
群遅延時間偏差 2	Δt2 _{V(CbOUT)} Δt2 _{V(CrOUT)}	to 1MHz		1	10	ns
		to 4MHz		2	10	ns
		to 6MHz		10	20	ns
[L _{OUTBUF} , R _{OUTBUF}]						
電圧利得	G0 _{An}	SIN wave:1Vrms f=1kHz	-0.5	0	0.5	dB
	G6 _{An}	SIN wave:0.5Vrms f=1kHz	5.5	6	6.5	dB
出力ダイナミックレンジ	DR _{An}	SIN wave:1kHz THD=1%	3			Vrms
全高調波歪率	THD _{An}	SIN wave:1kHz, 0dB V _{OUT} =1Vrms, R _L =10kΩ 30kHz-LPF		0.005	0.05	%
出力雑音電圧	VN _{An}	A curve		3		μVrms
出力オフセット電圧	VOF _{An}	at the switching		0	±15	mV

項目		記号	測定条件	最小	標準	最大	単位
[L _{OUT} AV1, L _{OUT} AV2, R _{OUT} AV1, R _{OUT} AV2]							
電圧利得		G0 _{An}	SIN wave:1Vrms f=1kHz	-0.5	0	0.5	dB
		G2 _{An}	SIN wave:0.79Vrms f=1kHz	1.5	2	2.5	dB
		G4 _{An}	SIN wave:0.63Vrms f=1kHz	3.5	4	4.5	dB
		G6 _{An}	SIN wave:0.5Vrms f=1kHz	5.5	6	6.5	dB
		G8 _{An}	SIN wave:0.4Vrms f=1kHz	7.5	8	8.5	dB
		G10 _{An}	SIN wave:0.32Vrms f=1kHz	9.5	10	10.5	dB
		G12 _{An}	SIN wave:0.25Vrms f=1kHz	11.5	12	12.5	dB
出力ダイナミックレンジ		DR _{An}	SIN wave:1kHz THD=1%	3			Vrms
全高調波歪率		THD _{An}	SIN wave:1kHz, 0dB V _{OUT} =1Vrms, R _L =10kΩ 30kHz-LPF		0.005	0.05	%
出力雑音電圧		VN _{An}	A curve		5		μVrms
出力オフセット電圧		VOF _{An}	at the switching		0	±15	mV
クロストーク	V _{OUT}	CT _{Vn}			-60	-50	dB
	L _{OUT} , R _{OUT}	CT _{An}			-90	-70	dB
映像入力インピーダンス		Z _{inVn}	13, 21, 22 pin	120	170	220	kΩ
音声入力インピーダンス		Z _{inAn}	L:2, 5, 8, 11, R:3, 6, 9, 12 pin	50	70	90	kΩ
出力インピーダンス		Z _{OUT}	F _{Sout}	300	500	800	Ω
スタンバイV _{CC2} 入力電圧	L	V _{THVCC2L}				2.0	V
	H	V _{THVCC2H}		3.5			V
[I ² C condition]							
入力電圧 L		V _{IL}		0		0.7	V
入力電圧 H		V _{IH}		2.1		5.0	V
SDA出力Lowレベル		V _{OL}	SDA sink 3mA	0		0.4	V
Highレベル時入力電流		I _{IH}	SDA, SCL=4.5V	-10		10	μA
Lowレベル時入力電流		I _{IL}	SDA, SCL=0.4V	-10		10	μA
クロック周波数		f _{SCL}				100	kHz
データ転送待ち時間		t _{BUF}		4.7			μs
SCLスタートホールド時間		t _{HD:STA}		4.0			μs
SCL Lowレベルホールド時間		t _{LOW}		4.7			μs
SCL Highレベルホールド時間		t _{HIGH}		4.0			μs
開始条件セットアップ時間		t _{SU:STA}		4.7			μs
SDAデータホールド時間		t _{HD:DAT}		0			μs
SDAデータセットアップ時間		t _{SU:DAT}		250			ns
SDA, SCL立ち上がり時間		t _r				1000	ns
SDA, SCL立ち下がり時間		t _f				300	ns
停止条件セットアップ時間		t _{SU:STO}		4.0			μs

注:I²C条件

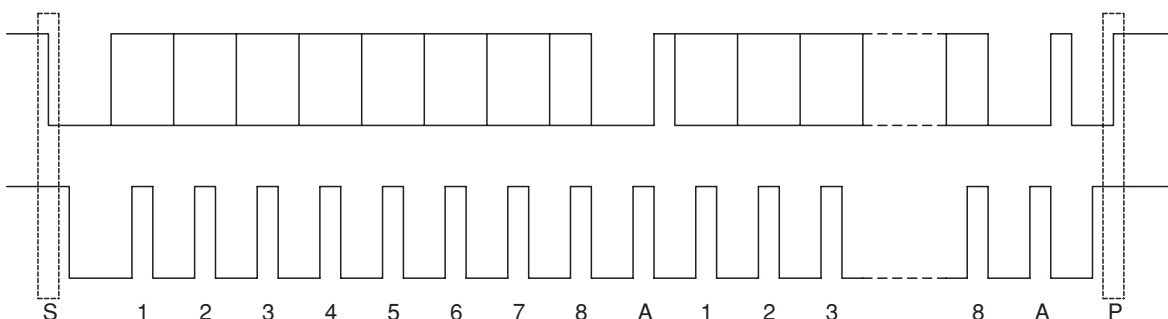


測定回路図



MM1763

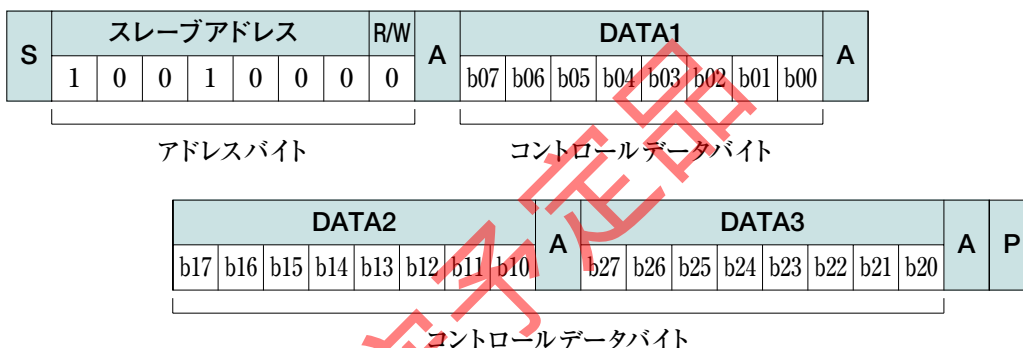
I²C BUS



I²C BUSはSDA、SCLの2ラインでデータ転送を行う機器内バスシステムです。データ転送は1バイト単位で行われ、各バイト終了後の確認応答が入ります。Start conditionからMSBファーストで送受信が行われます。

【コントロールレジスタ】

コントロールレジスタはMM1763のスイッチ状態を決めるため、マスターから送信されるデータです。データフォーマットは下図の様に設定されています。



アドレスバイトの内、先頭の7ビットはスレーブアドレスに、残りの1ビットがR/Wビットに割り付けられます。コントロールレジスタとして使用する場合は、R/Wを0に設定します。MM1763のスレーブアドレスは90Hとなります。

コントロールレジスタの各ビットとスイッチの制御内容の関係は次の図の様に決めてあります。コントロールレジスタの各ビットは電源投入時に0にリセットされます。

【コントロールデータ】

No.	Control DATA condition							
DATA1	b07	b06	b05	b04	b03	b02	b01	b00
	V _{OUT} BUF select		V _{OUT} AV1 select		V _{OUT} AV2 select		FS CTRL	
DATA2	b17	b16	b15	b14	b13	b12	b11	b10
	L/R _{OUT} BUF select		L/R _{OUT} AV1 select		L/R _{OUT} AV2 select			L/R _{OUT} BUF mute
DATA3	b27	b26	b25	b24	b23	b22	b21	b20
	0, 6dB select	clamp bias sel	V _{OUT} mute	L/R _{OUT} AV1 gain select		L/R _{OUT} AV2 gain select		

MM1763ではアドレスバイトとコントロールデータ3バイトの計4バイト構成で制御が行われます。過長データ（5バイト目以降）については全て無視するようになっています。

スイッチ制御の詳細は「スイッチ制御表」を参照下さい。

■ スイッチ制御表

■ Control register 1 (2nd byte)

Control register 1								V _{OUT} BUF select	V _{OUT} AV1 select	V _{OUT} AV2 select	FS CTRL
b07	b06	b05	b04	b03	b02	b01	b00				
0	0							V _{IN} TUN			
0	1							V _{IN} AV1			
1	0							V _{IN} AV2			
1	1							V _{IN} EXT			
		0	0						V _{IN} AV2		
		0	1						V _{IN} TUN		
		1	0						V _{IN} EXT		
		1	1						DAC V _{IN}		
				0	0					V _{IN} AV1	
				0	1					V _{IN} TUN	
				1	0					V _{IN} EXT	
				1	1					DAC V _{IN}	
						0	0				Low
						0	1				Middle
						1	0				High
						1	1				High

■ Control register 2 (3rd byte)

Control register 2								L/R _{OUT} BUF select	L/R _{OUT} AV1 select	L/R _{OUT} AV2 select	L/R _{OUT} BUF mute
b17	b16	b15	b14	b13	b12	b11	b10				
0	0							L/R _{IN} TUN			
0	1							L/R _{IN} AV1			
1	0							L/R _{IN} AV2			
1	1							L/R _{IN} EXT			
		0	0						mute		
		0	1						L/R _{IN} TUN		
		1	0						L/R _{IN} AV2		
		1	1						L/R _{IN} EXT		
				0	0					mute	
				0	1					L/R _{IN} TUN	
				1	0					L/R _{IN} AV1	
				1	1					L/R _{IN} EXT	
							0				on
							1				off

■ Control register 3 (4th byte)

Control register 3								0/6dB	clamp/bias	V _{OUT} mute	L/R _{OUT} AV1	L/R _{OUT} AV2
b27	b26	b25	b24	b23	b22	b21	b20	select	select	CTRL	gain select	gain select
0								0 dB				
1								6 dB				
	0								bias			
	1								clamp			
		0								active		
		1								mute		
			0	0							0 dB	
			0	1							2 dB	
			1	0							4 dB	
			1	1							6 dB	
					0	0						0 dB
					0	1						2 dB
					1	0						4 dB
					1	1						6 dB

【ステータスレジスタ】

MM1763では、マスターへのデバイス情報リターン処理は用意しておりません。R/Wビットに1を立てた場合、ステータスレジスタは全て1を返します。

この時、各スイッチの制御は一切発生しません。

保守予定品

応用回路図

